

# Перспективная схемотехника сварочных инверторов

Сергей Петров (г. Красноярск)

В статье представлен обзор публикаций, посвящённых разработке силовой части мощных ключевых преобразователей, которые применяются для построения сварочных инверторов.

Под сварочным инвертором понимается источник сварочного тока инверторного типа (ИИСТ) – мощный ключевой преобразователь, работающий на частотах 20...100 кГц с МОП- либо IGBT-транзисторами в качестве ключевых элементов. Силовую часть ИИСТ можно рассматривать безотносительно конкретной технологии сварочного процесса, т.к. основная её задача – обеспечить необходимый уровень мощности, подводить к сварочной дуге, а формирование нагрузочной характеристики, алгоритмов «поведения» ИИСТ и сервисных функций осуществляется блоком управления. Схемотехнические решения силовой части промышленных сварочных инверторов на примерах продукции известных в этой области производителей были проанализированы в [1]. Описанные ниже схемы силовой части ИИСТ могут найти применение в сварочных инверторах для любого типа сварочного про-

цесса из числа наиболее распространённых на практике: ручная дуговая сварка штучным электродом (ММА), полуавтоматическая сварка в среде защитного газа (MIG/MAG) и сварка неплавящимся вольфрамовым электродом в защитном газе (WIG/TIG).

## Однотактные сварочные инверторы

Утверждается [2], что в серийных ИИСТ применяются, в основном, две топологии силовой части: однотактный прямоходовой мостовой конвертер (ОПМК; в зарубежной литературе за этим типом преобразователя закрепилось название double-ended forward converter и asymmetric half-bridge) и конвертер мостового типа с ШИМ или с ШИМ и фазовым сдвигом (ШИМ-ФС).

Авторы также считают, что по совокупности свойств ОПМК является оптимальным типом преобразователя для построения ИИСТ на ток

до 200 А (известны промышленные ИИСТ с топологией ОПМК на ток до 250 А). Авторы разработали ИИСТ с топологией ОПМК на ток до 150 А, особенностью которого является применение бездиссипативного демпфера, снижающего коммутационные потери при выключении силовых транзисторов. Схема этого ИИСТ приведена на рисунке 1. Собственно бездиссипативный демпфер [3] состоит из элементов  $L_s$ ,  $C_s$ ,  $VDs1$ ,  $VDs2$ . Принцип работы демпфера проиллюстрирован диаграммами на рисунке 2.

Рассмотрим работу схемы в установившемся режиме. В течение интервала времени  $t_0...t_1$  транзисторы  $VT1$  и  $VT2$  находятся в проводящем состоянии ( $V_{ge1}$ ,  $V_{ge2}$  – напряжения на затворах  $VT1$  и  $VT2$ ). Через  $VT1$  ( $VT2$ ) течёт ток первичной обмотки  $I_p$  плюс ток намагничивания  $I_m$ . Ток коллектора  $VT1$  ( $VT2$ ) нарастает со скоростью:

$$\frac{di_c}{dt} = \frac{V_d - \frac{V_O}{n}}{L_{Lk} + \frac{L_0}{n^2}} + \frac{V_d}{L_m} = \frac{n(nV_d - V_O)}{L_0 + n^2L_{Lk}} + \frac{V_d}{L_m}, \quad (1)$$

где  $n$  – коэффициент трансформации силового трансформатора  $T1$  (под  $n$  понимается отношение числа витков первичной обмотки к числу витков вторичной),  $V_d$  – напряжение питания ( $V_d = 320$  В),  $V_O$  – выходное напряжение инвертора,  $L_0$  – индуктивность выходного дросселя,  $L_{Lk}$  – индуктивность рассеивания силового трансформатора, приведённая к первичной обмотке,  $L_m$  – индуктивность намагничивания  $T1$ . Авторы использовали трансформатор  $T1$  со следующими параметрами:  $L_{Lk} = 6,6$  мкГн,  $L_m = 1,1$  мГн и  $n = 2,8$ . Ток в обмотке выходного дросселя  $L_0$  на этом временном интервале нарастает со скоростью:

$$\frac{di_{L_0}}{dt} = \frac{nV_d - V_O}{L_0}. \quad (2)$$

В момент времени  $t_1$  выключаются транзисторы  $VT1$ ,  $VT2$  и демп-

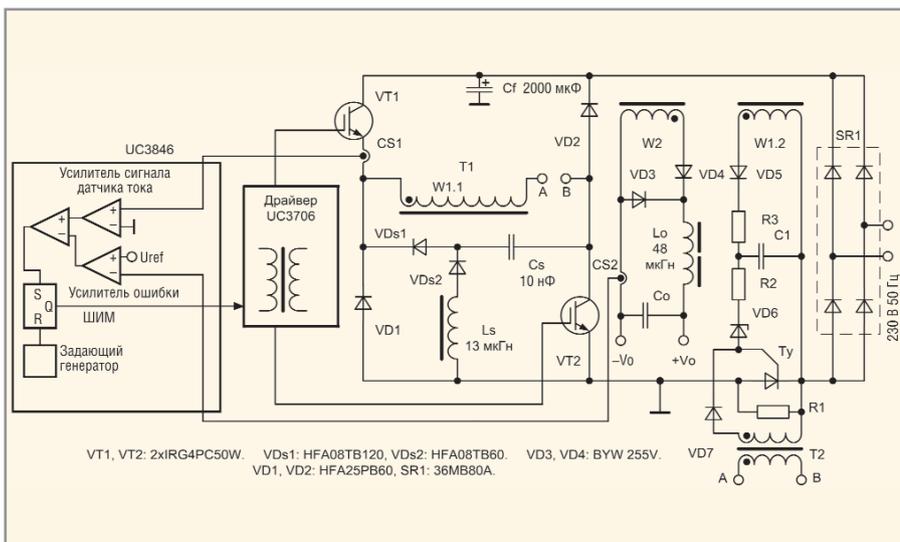


Рис. 1. Силовая часть сварочного инвертора из работы [2]  
Рабочая частота 40 кГц

ферный конденсатор Cs заряжается током:

$$I_{Cs} = I_{Cmax} = \frac{I_{L0max}}{n} + I_{\mu max} \quad (3)$$

где  $I_{Cmax}$  – мгновенное значение тока коллектора силового транзистора в момент  $t1$ , при этом считается, что в течение короткого интервала  $\Delta t = t2 - t1$  ток  $I_{Cmax}$  остаётся неизменным;  $I_{\mu max}$  – максимальное значение тока намагничивания. Таким образом, демпфер работает только на интервале  $t1...t2$ , когда при выключении транзисторов открывается диод VDs1 и конденсатор Cs оказывается подключенным параллельно первичной обмотке W1.1. За время  $t2 - t1$  демпферный конденсатор, заряжаясь, поглощает заряд  $Q = 2C_s V_d$ , что приводит к снижению скорости изменения напряжения на первичной обмотке и, следовательно, к затягиванию фронта напряжения коллектор-эмиттер транзисторов VT1 и VT2. Скорость нарастания напряжения на конденсаторе Cs равна:

$$\frac{dV_{Cs}}{dt} = \frac{I_{Cmax}}{Cs} \quad (4)$$

Номинал Cs, необходимый для эффективной работы демпфера, можно оценить из соотношения:

$$Cs > \frac{I_{Cmax} t_f}{2V_{IO}}, \quad (5)$$

где  $t_f$  – время выключения силового транзистора, а  $V_{IO}$  – величина напряжения на коллекторе транзистора при его выключении к тому моменту, когда ток коллектора спадёт до нуля. Обычно выбирается  $V_{IO} = 0,5V_d$ .

На интервале времени  $t2...t3$  транзисторы закрыты, конденсатор Cs заряжен до напряжения питания  $V_d$  и ток намагничивания T1 спадает до нуля. Ток выходного дросселя уменьшается со скоростью:

$$\frac{dI_{Lo}}{dt} = -\frac{V_O}{L_o} \quad (6)$$

В момент времени  $t3$  снова включаются транзисторы VT1 и VT2, причём скорость нарастания тока коллектора ограничена индуктивностью рассеивания  $L_{Lk}$ , которая играет роль демпфера «на включение» транзисторов. Конденсатор Cs перезаряжается через открытые приборы VT2, VDs2 с напряжения  $+V_d$  до  $-V_d$  и передаёт накопленную в пре-

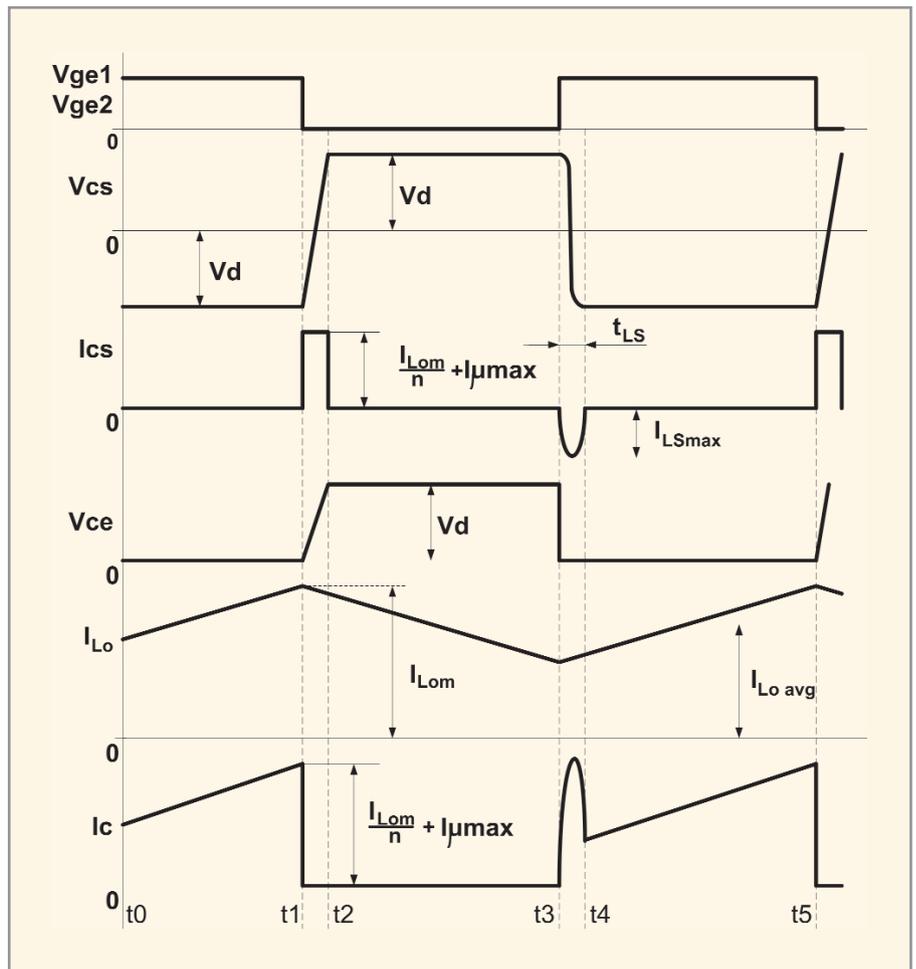


Рис. 2. Диаграммы напряжений и токов в ОПМК с бездиссипативным демпфером [2]

дыдущем такте энергию в индуктивность  $L_s$ . Напряжение на демпферном конденсаторе изменяется по закону:

$$V_{Cs}(t) = \frac{I_{Lsmax}}{\omega_s Cs} \cos \omega_s t, \quad (7)$$

где  $\omega_s = 1/\sqrt{L_s Cs}$  – собственная резонансная частота контура, образованного элементами демпфера  $L_s$  и  $C_s$ . Выбор номинала индуктивности производится, исходя из соотношения:

$$L_s > \frac{V_{dmax}^2}{I_{Lsmax}^2} C_s, \quad (8)$$

где  $V_{dmax}$  – максимально возможное напряжение питания,  $I_{Lsmax}$  – выбранная при расчёте демпфера амплитуда импульса тока через индуктивность  $L_s$ . Амплитуда этого импульса тока равна:

$$I_{Lsmax} = V_{dmax} \sqrt{Cs/Ls} = V_d / Z_s, \quad (9)$$

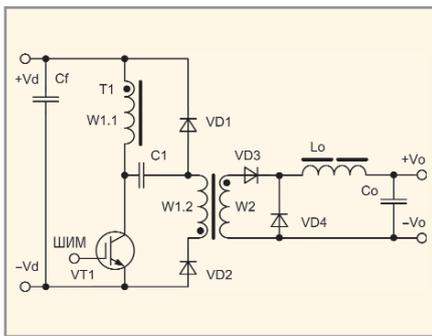
где  $Z_s = 1/\sqrt{Ls/Cs}$  – характеристическое сопротивление колебательного контура  $L_s C_s$ . Поскольку диод VDs2 не позволяет току в контуре совершить полный период колебания, импульсы

перезаряда Cs будут иметь форму полусинусоиды с длительностью:

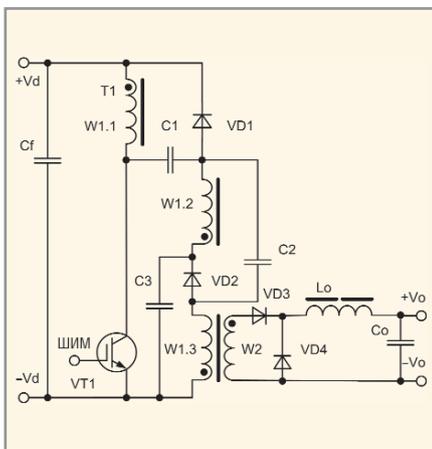
$$t_{IS} = \pi Cs \sqrt{Ls}. \quad (10)$$

К моменту времени  $t4$  конденсатор Cs заряжен до напряжения  $-V_d$  и подготовлен к следующему такту выключения транзисторов.

Следует обратить внимание на то, что выбор номиналов  $L_s$  и  $C_s$  на практике осуществляется на основе компромисса. Выбор затрудняется тем, что при коротком замыкании нагрузки, что является штатным режимом работы сварочного инвертора, блок управления силовой частью формирует короткие импульсы с типичной длительностью порядка 1 мкс. Длительность этих импульсов должна быть не менее длительности импульса тока перезаряда конденсатора Cs. В противном случае Cs перезаряжается не полностью, и эффективность демпфера падает, причём происходит это в «тяжёлом» для транзисторов режиме. Фактически разработчику приходится сначала



**Рис. 3. Однотактный прямоходовый преобразователь с фиксирующей обмоткой ( $W1.1 = W1.2$ ) [4]**



**Рис. 4. Улучшенный вариант ООПП с функцией демпфирования коллекторного напряжения  $W1.2 = W1.3 = 0,5W1.1$**

выбирать значение ёмкости  $C_s$ , исходя из параметров быстродействия применённых транзисторов, а затем, зная минимальную длительность проводящего состояния транзисторов  $t_{ONmin}$ , рассчитывать индуктивность  $L_s$  в соответствии с уравнением (10), соблюдая условие  $t_{LS} < t_{ONmin}$ .

При использовании «медленных» транзисторов потребуется относительно большая ёмкость конденсатора  $C_s$  и, следовательно, небольшая индуктивность  $L_s$ , что приведёт к тому, что амплитуда импульса тока перезаряда демпферного конденсатора может составлять десятки ампер. Невозможность независимого выбора номиналов  $C_s$  и  $L_s$  является общим недостатком демпферных цепей подобного типа. Наличие интервала времени, необходимого для перезаряда  $C_s$ , ограничивает частоту преобразования.

К интересным особенностям обсуждаемой схемы ОПМК можно отнести способ управления шунтирующим тиристором  $T_u$ . При включении инвертора в сеть 220...230 В

конденсатор фильтра  $C_f$  заряжается через токоограничивающий резистор  $R1$ . После окончания этого процесса запускается силовая часть, и на управляющий электрод тиристора  $T_u$  подаётся необходимое для его включения напряжение с дополнительной обмотки силового трансформатора  $W1.2$  (такое решение применяет в своих инверторах фирма ESAB).

Это напряжение подаётся с задержкой, величина которой определяется элементами  $C1, R3, VD6$ . Но в режиме короткого замыкания напряжение на  $W1.2$  падает ниже необходимого для управления тиристором уровня, и для решения этой проблемы авторы работы [2] применили дополнительный трансформатор тока  $T2$ , включенный в цепь первичной обмотки трансформатора  $T1$ . При коротком замыкании напряжение на вторичной обмотке  $T2$  максимально и достаточно для поддержания тиристора  $T_u$  в открытом состоянии.

Блок управления инвертором построен на базе микросхемы ШИМ-контроллера UC3846 фирмы Texas Instruments; управление силовыми транзисторами осуществляется драйвером, состоящим из микросхемы UC3706 и трансформатора гальванической развязки. Блок управления работает с двухпетлевой ООС: с датчика тока  $CS1$  снимается сигнал, пропорциональный мгновенному току первичной обмотки, а с датчика тока  $CS2$  – сигнал, пропорциональный мгновенному значению тока нагрузки. Авторы отмечают хорошую динамику регулирования – среднее значение заданного тока нагрузки устанавливается за время порядка 2 мс. Эффективность инвертора при токе нагрузки до 120 А составила около 90%.

Рассмотрим ещё один прототип сварочного инвертора, построенный по однотактной топологии: однотактный однотранзисторный прямоходовый преобразователь с фиксирующей обмоткой (ООПП) [4]. Структурная схема силовой части преобразователя показана на рисунке 3. В данной топологии обмотка  $w1.2$  не является размагничивающей, как в традиционной схеме однотактного прямоходового преобразователя с одним транзисто-

ром и размагничивающей обмоткой, а служит для перезаряда конденсатора  $C1$  при включенном состоянии  $VT1$ . При закрытом транзисторе  $VT1$  энергия, накопленная в индуктивностях рассеивания и намагничивания в предыдущем такте, возвращается в конденсатор  $C1$  и затем в источник питания. Если ёмкость этого конденсатора выбрана достаточно большой, среднее значение напряжения на «поперечном» конденсаторе  $C1$  равно напряжению питания  $V_d$ , а напряжение на коллекторе  $VT1$  фиксировано на уровне  $2V_d$ . Схема, показанная на рисунке 3, отличается от ранее известных схем ограничения напряжения на силовом транзисторе в ООПП наличием дополнительного диода  $VD2$ . В работе [5] описаны примеры использования подобных цепей ограничения напряжения (со структурой без  $VD2$ ) в составе других известных топологий однотактных однотранзисторных преобразователей: SEPIC, ZETA,  $Cuk$  и Flyback. Кроме того, описаны [6] полезные модификации данной схемы ограничения напряжения, расширяющие её возможности и область применения.

На рисунке 4 показан улучшенный вариант первоначальной схемы ООПП, в котором обеспечивается «мягкое» выключение транзистора  $VT1$  за счёт введения демпфирующих конденсаторов  $C2, C3$  и разделения вспомогательной первичной обмотки на две равные части –  $w1.2$  и  $w1.3$ . Авторами был изготовлен макетный образец сварочного инвертора по схеме, изображённой на рисунке 4 и получена мощность на нагрузке 3,9 кВт при напряжении 26 В и частоте преобразования 20 кГц.

С целью проверки эффективности демпфирования напряжения на коллекторе  $VT1$  и его фиксации автором данной статьи была разработана модель преобразователя по схеме рис. 4 в программе Micro-CAP 8. Моделирование работы схемы показало, что включение силового транзистора происходит «мягко» благодаря наличию индуктивности рассеивания, напряжение на коллекторе  $VT1$  ограничено на требуемом уровне, и отсутствуют индуктивные выбросы. При этом выявился ряд недостатков схемы:

демпфирование фронта напряжения на коллекторе VT1 происходит менее эффективно, чем в ОПМК (см. рис. 1), при одинаковых номиналах демпфирующих конденсаторов из-за индуктивности рассеивания, включенной последовательно с конденсаторами C2, C3. Кроме того, на фронте тока коллектора появляется импульс перезаряда указанных конденсаторов, амплитуда которого ограничена только значением индуктивности рассеивания. В переходных режимах (резкие изменения нагрузки, включение или выключение питания) возможен режим работы магнитопровода трансформатора в области насыщения. Последний недостаток можно устранить введением немагнитного зазора. По мнению автора, схема рис. 4 требует дополнительного изучения, и, возможно, оптимальным вариантом было бы использование ООПП аналогично схеме рис. 3, но с дополнительным бездиссипативным демпфером любого известного типа.

### ДВУХТАКТНЫЕ СВАРОЧНЫЕ ИНВЕРТОРЫ

Рассмотрим силовую часть ИИСТ, предложенную в [7] и показанную на рисунке 5. Она представляет собой мостовой конвертер с переключением силовых транзисторов при нулевом токе и напряжении, управляемый методом «ШИМ с регулируемым фазовым сдвигом» между сигналами управления полумостовыми «стойками» (Phase-shifted ZVZCS full bridge converter или PS-ZVZCS-FB). В отличие от обычного мостового конвертера с ШИМ-ФС (PS-ZVS-FB), в данной топологии добавлены элементы Cb и Ls, а вместо четырёх демпфирующих конденсаторов, устанавливаемых параллельно силовым транзисторам, в данной схеме достаточно двух.

Особенность заключается в реализации алгоритма управления силовыми транзисторами таким образом, чтобы одно плечо моста коммутировалось при нулевом напряжении на транзисторах, а второе – при нулевом токе через транзисторы. На рисунке 6 приведены диаграммы токов и напряжений в характерных точках преобразователя PS-ZVZCS-FB. Предполагается, что все элементы схемы идеальные,

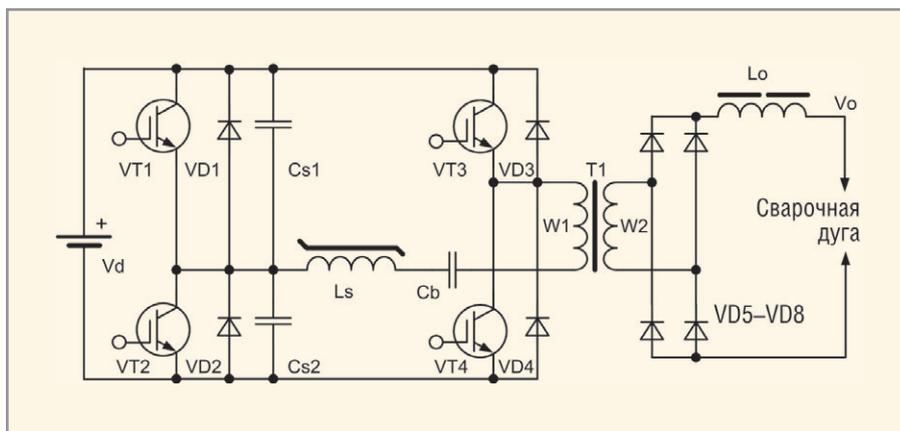


Рис. 5. Мостовой преобразователь с ШИМ-ФС и коммутацией при нулевом напряжении и токе ключей [7]

пульсации тока нагрузки равны нулю и индуктивность насыщающегося дросселя Ls много больше индуктивности рассеивания силового трансформатора  $L_{Lk}$ , приведённой к первичной обмотке. Можно выделить семь характерных временных интервалов в работе схемы.

В момент времени  $t0$  включается транзистор VT4, при этом VT1 уже находится в открытом состоянии. Дроссель Ls, пока ещё не насыщенный, ограничивает скорость нарастания тока коллектора VT4, обеспечивая «мягкое» включение. К моменту времени  $t1$  дроссель Ls насыщается из-за приложенного к нему напряжения.

На интервале времени  $t1...t2$  ток через блокировочный конденсатор Cb нарастает со скоростью,

определяемой индуктивностью рассеивания  $L_{Lk}$ , до значения тока нагрузки, приведённого к первичной обмотке T1.

В течение интервала  $t2...t3$  энергия из источника питания передаётся в нагрузку. Напряжение на конденсаторе Cb линейно возрастает от  $-V_{Cbmax}$  до  $+V_{Cbmax}$ . Этот конденсатор блокирует постоянную составляющую на первичной обмотке T1, сохраняя её в виде разности напряжений. В момент времени  $t3$  транзистор VT1 выключается, а VT4 остается включённым.

На интервале  $t3...t4$  демпферный конденсатор Cs1 разряжается, а Cs2 заряжается током  $I_{Cb}$ , текущим через блокирующий конденсатор, т.е. током размагничивания индуктивности рассеивания транс-

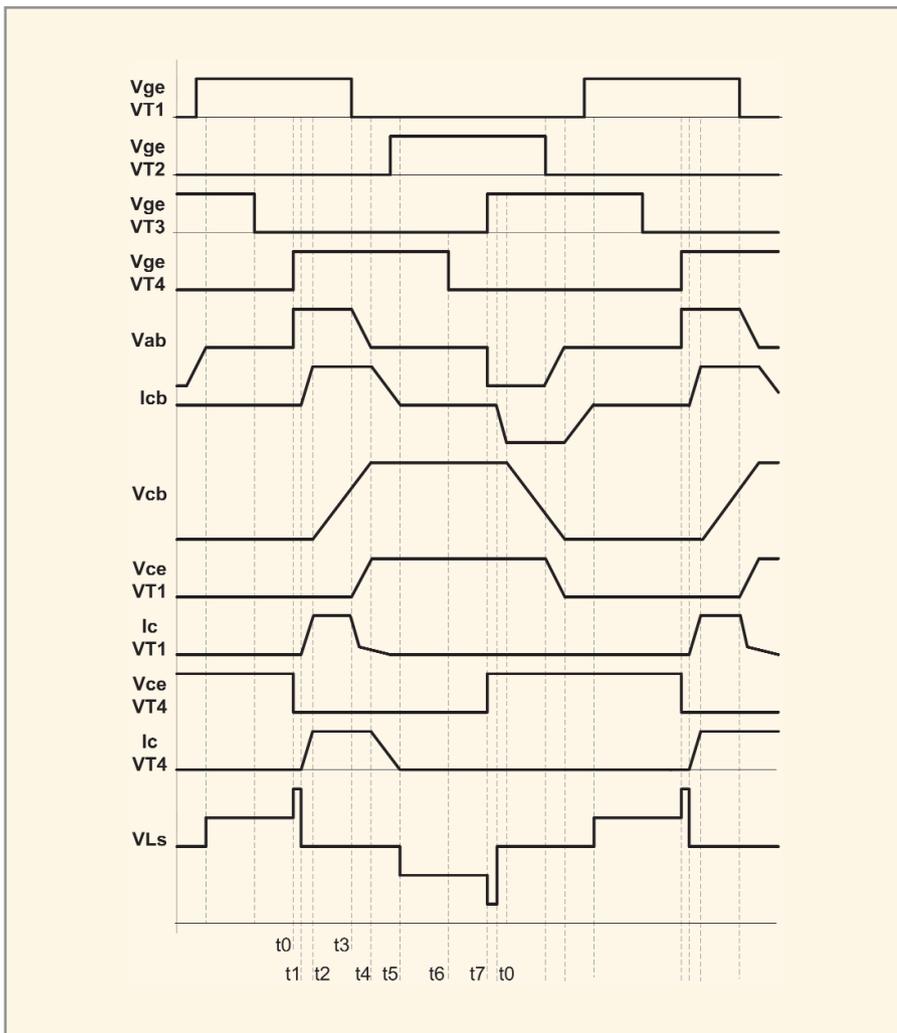


Рис. 6. Диаграммы токов и напряжений мостового преобразователя с ШИМ-ФС

форматора T1. По этой причине фронт напряжения коллектор-эмиттер VT1 затягивается и транзистор «мягко» выключается. Когда напряжение на вторичной обмотке становится меньше напряжения на нагрузке, процесс передачи энергии в нагрузку прекращается. Ток дросселя  $I_0$  начинает течь через все диоды выходного выпрямителя, и вторичная обмотка шунтируется. К моменту времени  $t_4$  конденсатор  $Cs1$  заряжается до напряжения питания, а  $Cs2$  полностью разряжается, после чего током дросселя  $I_s$  открывается диод VD2.

В начале интервала времени  $t_4...t_5$  на коллекторе VT2 из-за открытого диода VD2 удерживается нулевое напряжение, при котором можно включить этот транзистор; после этого напряжение на  $Cb$  прикладывается к насыщенному дросселю  $L_s$  и индуктивности рассеивания, ток  $I_{cb}$  линейно уменьшается, продолжая протекать через диод VD2. К мо-

менту времени  $t_5$  этот ток уменьшается до нуля и начинает течь через открытый транзистор VT2 в обратном направлении, а диод VD2 закрывается.

На интервале времени  $t_5...t_6$  дроссель  $L_s$  более не насыщен. По этой причине диагональный ток удерживается на низком уровне и предотвращается разряд блокирующего конденсатора  $Cb$  (собственно, для этого и необходим насыщающийся дроссель). Транзистор VT4 выключается при почти нулевом токе.

Интервал  $t_6...t_7$  даёт возможность рекомбинировать оставшимся носителям заряда в p-n-переходе внутреннего биполярного транзистора в составе прибора VT4. Транзистор запирается быстрее, чем без использования режима «выключения при нулевом токе».

В данной схеме важен оптимальный выбор номиналов демпферных конденсаторов  $Cs1$  и  $Cs2$  – от этого зависят коммутационные потери транзисторов VT1 и VT2

при выключении. Авторами было установлено, что увеличение ёмкости  $Cs1$  и  $Cs2$  свыше определённого «критического» значения не приводит к заметному снижению коммутационных потерь. Поэтому оптимально использовать номиналы  $Cs1 = Cs2 = Cscrit$ . Для случая  $Cs > Cscrit$  мощность коммутационных потерь при выключении транзисторов VT1 и VT2 составляет:

$$P_{SW\_OFF} = W_{SW\_OFF} \times F_{SW} = \frac{I_{cb}^2 t_f^2}{48C_s} F_{SW}. \quad (11)$$

Для случая  $Cs < Cscrit$ :

$$P_{SW\_OFF} = \frac{I_{cb}^2 t_f^2}{48C_s} F_{SW} \left[ \frac{V_d C_s}{I_{cb} t_f} \left( 28 + 96 \left( \frac{V_d C_s}{I_{cb} t_f} - \frac{1}{I_{cb}} \sqrt{\frac{V_d C_s I_{cb}}{t_f}} \right) \right) \right]. \quad (12)$$

Величину  $Cscrit$  можно найти из соотношения:

$$C_{Scrit} = \frac{I_{cb} t_f}{4V_d}, \quad (13)$$

где  $t_f$  – время спада коллекторного тока,  $I_{cb}$  – ток через блокирующий конденсатор,  $V_d$  – напряжение питания преобразователя.

Насыщающийся дроссель  $L_s$  необходим для предотвращения разряда блокирующего конденсатора  $Cb$  на интервалах времени  $\Delta t_6 + \Delta t_7$  и ограничения тока при включении транзисторов VT3 и VT4. Поэтому насыщение дросселя  $L_s$  в течение указанных интервалов времени недопустимо. Параметры дросселя можно оценить из линеаризованных зависимостей напряжения на обмотке дросселя на интервалах  $\Delta t_7$ ,  $\Delta t_6$ ,  $\Delta t_1$  (см. рис. 6). Приняты следующие обозначения:  $\Delta t_1 = t_2 - t_1$ ,  $\Delta t_6 = t_6 - t_5$  и т.д. Площадь поперечного сечения магнитопровода и число витков дросселя  $L_s$  можно найти из выражения:

$$S_c N_{Ls} = \frac{V_{Cbmax} (\Delta t_6 + \Delta t_7) + (V_d + V_{Cbmax}) \Delta t_1}{B_{Ls\_sat}}, \quad (14)$$

где  $B_{Ls\_sat}$  – индукция насыщения магнитопровода дросселя  $L_s$ ,  $S_c$  – площадь поперечного сечения магнитопровода,  $N_{Ls}$  – число витков дросселя.

Выбор номинала блокирующего конденсатора производится на основе компромисса между желательным низким напряжением на конденсаторе  $V_{Cbmax}$  и длительностью времени спада тока диагонали моста  $\Delta t_5$ . По этой причине необходимо максимально уменьшать индуктивность рассеивания трансформатора Т1. Время спада тока, текущего по диагонали моста, зависит от величины индуктивности рассеивания, от времени перекрытия сигналов управления транзисторами на интервалах  $\Delta t_3, \Delta t_4$ , от ёмкости блокирующего конденсатора и индуктивности дросселя  $L_s$ :

$$\Delta t_5 = \frac{2C_B[I_S + I_{Lk}]}{\Delta t_3 + \Delta t_4} \quad (15)$$

Максимальное напряжение на блокирующем конденсаторе пропорционально току нагрузки и равно:

$$V_{Cbmax} = \frac{I_{Load}(\Delta t_3 + \Delta t_4)}{2nC_R} \quad (16)$$

где  $n$  – коэффициент трансформации.

Для управления ключевыми транзисторами авторами был разработан адаптивный алгоритм управления, гарантированно обеспечивающий коммутацию силовых транзисторов с низкими потерями во всём диапазоне нагрузок. Транзисторы VT1 и VT2 могут быть включены только после полного разряда конденсаторов Cs1 и Cs2, который производится током нагрузки, приведённым к первичной обмотке трансформатора Т1. Уменьшение тока нагрузки приводит к увеличению времени, необходимого для разряда Cs1 и Cs2. На холостом ходу разряд этих конденсаторов вообще не происходит, и при очередном включении транзисторов конденсаторы разряжаются прямо через них. Поэтому запасённая в демпферных конденсаторах энергия рассеивается на ключах VT1 и VT2. В результате на транзисторах выделяется мощность:

$$P_{SW\_ON} = 0,5C_S f_S V_d^2 \quad (17)$$

Для исключения этого вида потерь контролируется напряжение на демпферных конденсаторах и на выходе преобразователя. Импульсы управления транзисторами VT1 и VT2 блокируются до тех пор, пока

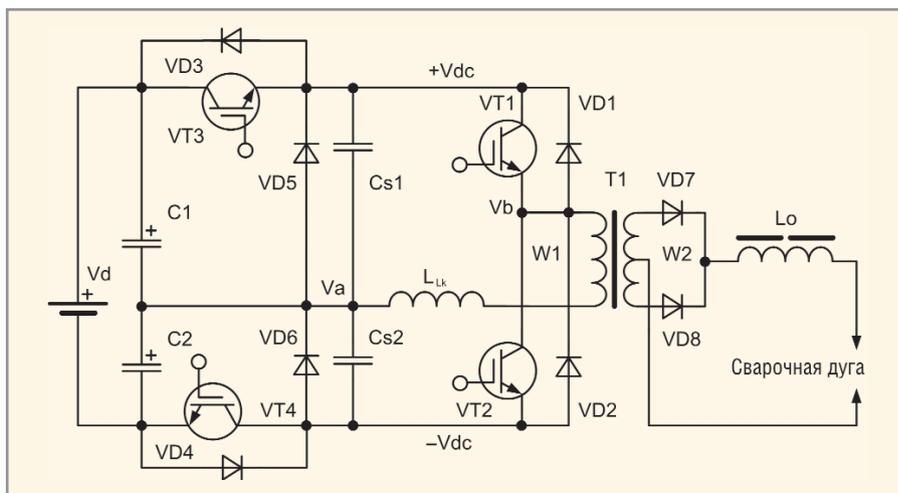


Рис. 7. Полумостовой сварочный инвертор с дополнительной коммутацией по шинам питания [8]

соответствующий конденсатор Cs1 или Cs2 не разрядится. В режиме холостого хода схема работает как обычный полумост, поскольку конденсаторы Cs1 и Cs2 не разряжаются и транзисторы VT1 и VT2 не включаются. Стабилизация тока дуги производится по сигналу датчика тока, установленного на вторичной стороне силового трансформатора.

Для оценки эффективности преобразователя авторами был изготовлен экспериментальный образец инвертора с питанием от однофазной сети и максимальной выходной мощностью 3,5 кВт. Были рассчитаны и использованы следующие компоненты:  $Cs1 = Cs2 = 7,5$  нФ,  $C_B = 1,32$  мкФ ( $V_{Cbmax} = 62$  В),  $LS = 110$  мкГн (в насыщенном состоянии 0,056 мкГн), индуктивность рассеивания 3,7 мкГн, коэффициент трансформации  $n = 4$ , VT1 – VT4 типа IRG4PC50U. В диапазоне нагрузок от 24 до 100% экспериментальный образец имел КПД 92% при рабочей частоте 50 кГц, т.е. примерно на 2% больше, чем ОПМК, показанный на рисунке 1. Может сложиться впечатление, что это несущественная разница, однако при разработке ИИСТ идёт борьба за доли процента эффективности.

Авторы работы обращают внимание на то, что повышению рабочей частоты препятствует индуктивность рассеивания силового трансформатора. Со своей стороны могу добавить, что из-за наличия интервалов времени, в течение которых происходит рекуперация реактивной мощности в демпферной цепи, эффективный коэффициент заполнения снижается. Это является своего рода платой за «мягкую» коммута-

цию силовых транзисторов и вынуждает уменьшать коэффициент трансформации. Авторы использовали трансформатор с  $n = 4$ , в то время как силовые трансформаторы в ИИСТ на основе «традиционного» мостового преобразователя обычно имеют коэффициент трансформации  $n = 6$ .

Обратимся теперь к оригинальному преобразователю, предложенному авторами работы [8]. Это – полумостовой конвертер с дополнительной коммутацией по шинам питания. Схема силовой части преобразователя показана на рисунке 7, где  $L_{Lk}$  – индуктивность рассеивания силового трансформатора Т1, Cs1 и Cs2 – демпферные конденсаторы, VD5 и VD6 – возвратные диоды, VT3 и VT4 – дополнительные транзисторы, коммутирующие напряжение питания плеч полумоста на транзисторах VT1 и VT2. Процессы, протекающие в схеме, поясняются диаграммами на рисунке 8.

Все активные коммутирующие элементы схемы включаются при нулевом токе (режим ZCS) и выключаются при нулевом напряжении (режим ZVS). Транзисторы полумоста VT1, VT2 управляются стандартной ШИМ, а вспомогательные ключи на транзисторах VT3, VT4 выключаются раньше основных (VT1, VT2) на время  $t_d$ . Рассмотрим кратко работу такого преобразователя.

Перед моментом времени  $t_0$  открыты транзисторы VT1 и VT3, через них течёт ток нагрузки (первичной обмотки), Cs1 заряжен до напряжения питания. Транзисторы VT2 и VT4 закрыты, а конденсатор Cs2 разряжен.

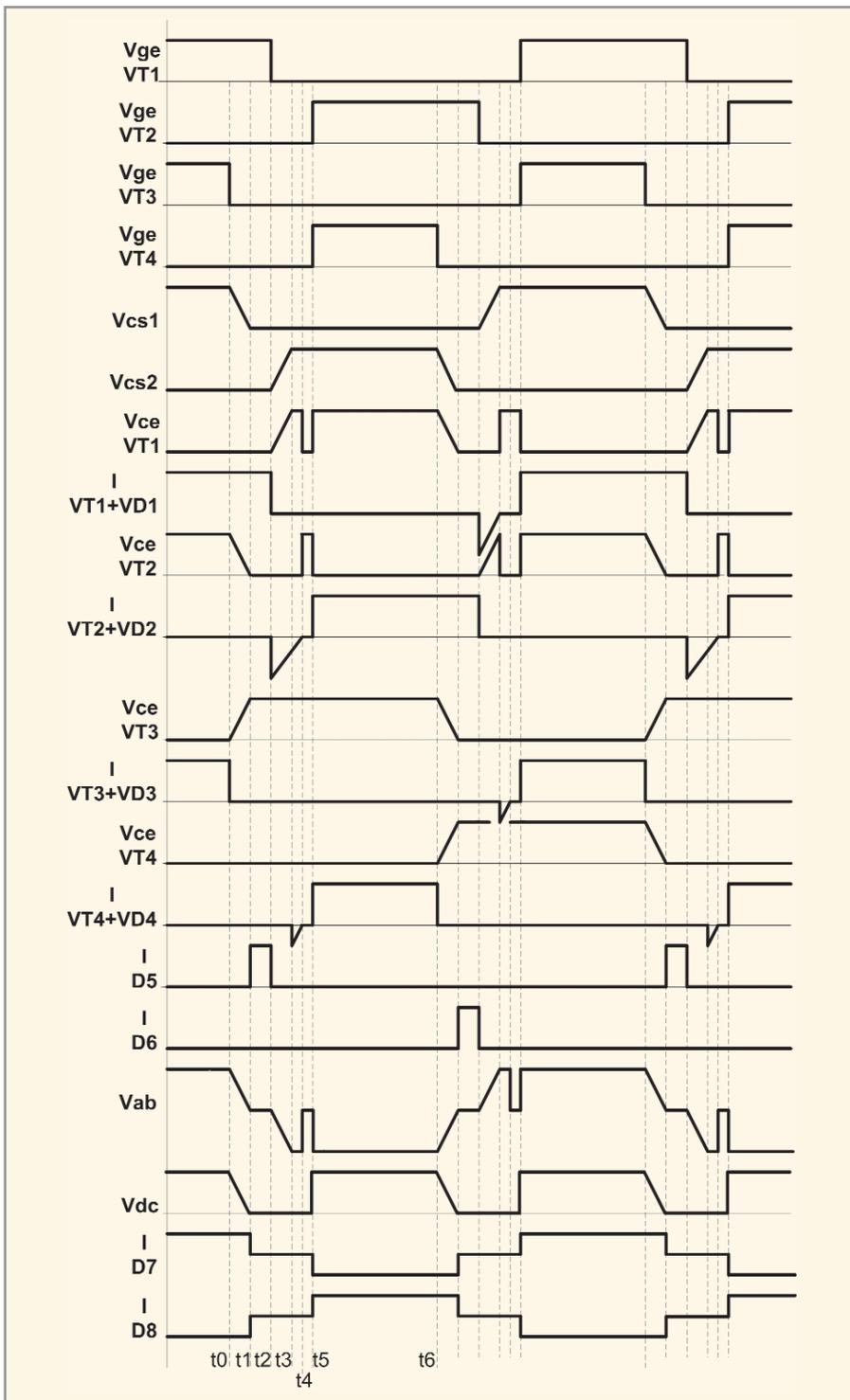


Рис. 8. Диаграммы токов и напряжений в конвертере из [8]

В момент времени  $t_0$  выключается транзистор VT3 в режиме ZVS, его ток мгновенно «перехватывается» конденсатором Cs1, который начинает разряжаться током первичной обмотки.

На отрезке времени  $t_0...t_1$  напряжение на Cs1 равно:

$$V_{Cs1} = 0,5V_d - (I_{VT1}/C_{S1})t. \quad (18)$$

Из соотношения (18) видно, что время разряда демпферного кон-

денсатора обратно пропорционально току нагрузки, приведённому к первичной обмотке. Очевидно, что время задержки  $t_d$  выключения транзистора VT1 относительно выключения VT3 должно быть не менее времени разряда Cs1. Авторы данной работы оптимизировали время  $t_d$  для случая максимального тока нагрузки, с уменьшением которого конденсатору Cs1 начнёт «не хватать» времени для полного разряда, и эффективность демпфера

будет падать. Для устранения этого недостатка либо необходимо увеличивать время задержки (в предположении, что оно имеет фиксированную величину), либо ШИМ-контроллер должен изменять время задержки в зависимости от величины тока первичной обмотки. Первый способ проще, но приводит к уменьшению эффективного коэффициента заполнения, второй вариант предпочтительнее, но усложняет алгоритм управления преобразователем. Конденсатор Cs1 затягивает фронт коллекторного напряжения и VT1 и VT3.

К моменту времени  $t_1$  конденсатор Cs1 полностью разряжается, и можно выключать транзистор VT1. После разряда конденсатора Cs1 ток первичной обмотки «перехватывается» открывшимся диодом VD5. В течение интервала  $t_1...t_2$  открыты оба выходных диода VD7 и VD8 и, следовательно, обмотки трансформатора замкнуты.

В момент  $t_2$  выключается транзистор VT1 в режиме ZVS, поскольку конденсатор Cs2 к этому моменту разряжен в предыдущем полупериоде, а транзистор VT2 выключен (Cs2 выполняет функции демпфера для VT1). Сразу после выключения VT1 открывается диод VD2, и конденсатор Cs2 начинает заряжаться током первичной обмотки. Напряжение на Cs2 достигает величины напряжения питания нижнего плеча полумоста ( $V_d/2$ ), и если к этому моменту энергия, запасённая в индуктивности рассеивания, возвратилась не полностью, то диод VD4 открывается током первичной обмотки и остаточная энергия индуктивности рассеивания поступает в источник питания. Условие заряда демпферного конденсатора до напряжения питания полумоста определяется соотношением:

$$C_{S1,2}(0,5V_d)^2 = L_{Lk}(I_{W1})^2, \quad (19)$$

где  $I_{W1}$  – ток первичной обмотки. Ниже будет показано, что при расчёте схемы следует соблюдать условие  $C_{S1,2}(0,5V_d)^2 < L_{Lk}(I_{W1})^2$ , чтобы обеспечить включение VT4 в режиме ZVS. На коротком интервале времени  $t_3...t_4$  диод D4 находится в проводящем состоянии.

На интервале времени  $t_4...t_5$  все диоды и транзисторы на первичной

стороне трансформатора T1 обеспечены. Выходной дроссель  $L_0$  питает ток нагрузку, оба диода VD7 VD8 остаётся открытым с момента времени  $t_1$ .

В момент времени  $t_5$  включаются одновременно транзисторы VT2 и VT4, причём VT2 включается в режиме ZCS из-за наличия индуктивности рассеивания трансформатора, по той же причине в режиме ZCS включается и VT4. Но из-за того что напряжение на конденсаторе Cs2 равно напряжению питания полумоста, напряжение между коллектором и эмиттером VT4 равно нулю, и транзистор VT4 включается в режимах ZCS и ZVS одновременно.

Для опытной проверки авторами работы был изготовлен экспериментальный образец сварочного инвертора по описанной выше схеме со следующими параметрами:

- питающая сеть 380 В;
- максимальный ток нагрузки 400 А при напряжении нагрузки 36 В;
- рабочая частота инвертора 40 кГц;
- коэффициент трансформации силового трансформатора 4 : 1 : 1;
- индуктивность рассеивания 2 мкГн;
- ёмкость демпферных конденсаторов Cs1, Cs2 по 0,235 мкФ;
- ёмкость конденсаторов фильтра питания C1, C2 по 2200 мкФ;
- индуктивность выходного дросселя  $L_0$  60 мкГн;
- VT1/VD1 и VT2/VD2 – модуль SKM150GB128D;
- VT3/VD3 и VT4/VD4 – модуль CM150DY-12NF.

Авторы отмечают низкую мощность потерь по сравнению с традиционным сварочным инвертором с «жёсткой» коммутацией и типичными демпферными цепями, но значение КПД в работе не приводится. Блок управления для предложенной силовой части может быть построен на основе типового двухтактного ШИМ-контроллера, например, микросхемы TL494. Авторами той же статьи был разработан и мостовой вариант сварочного инвертора с дополнительной коммутацией по шинам питания [9].

Рассмотрим силовую часть ИИСТ, построенную на основе так называемого «трёхуровневого конвертера» (3-Level DC-DC converter). Этот тип преобразователей рассматривается в качестве перспективного для применения в ИИСТ с питанием от

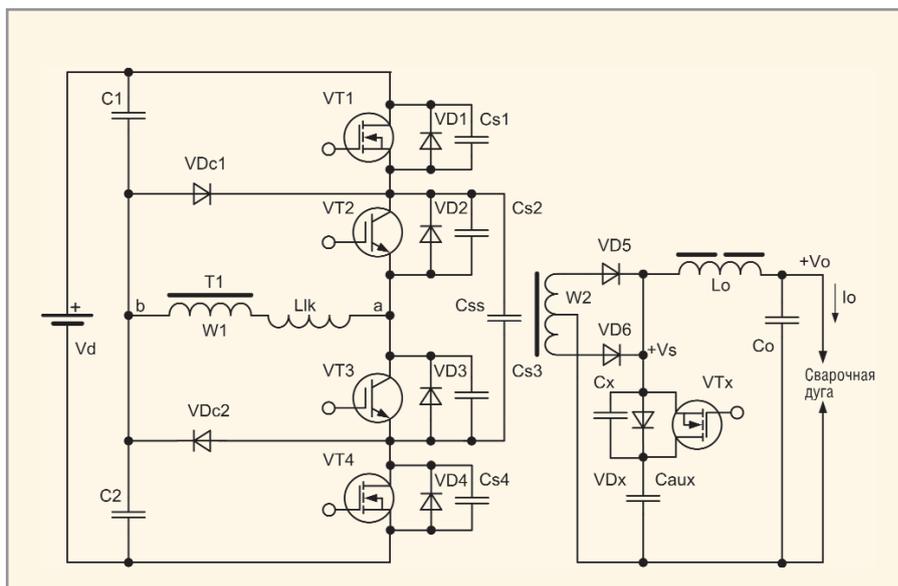


Рис. 9. Трёхуровневый конвертер в качестве ИИСТ [10]

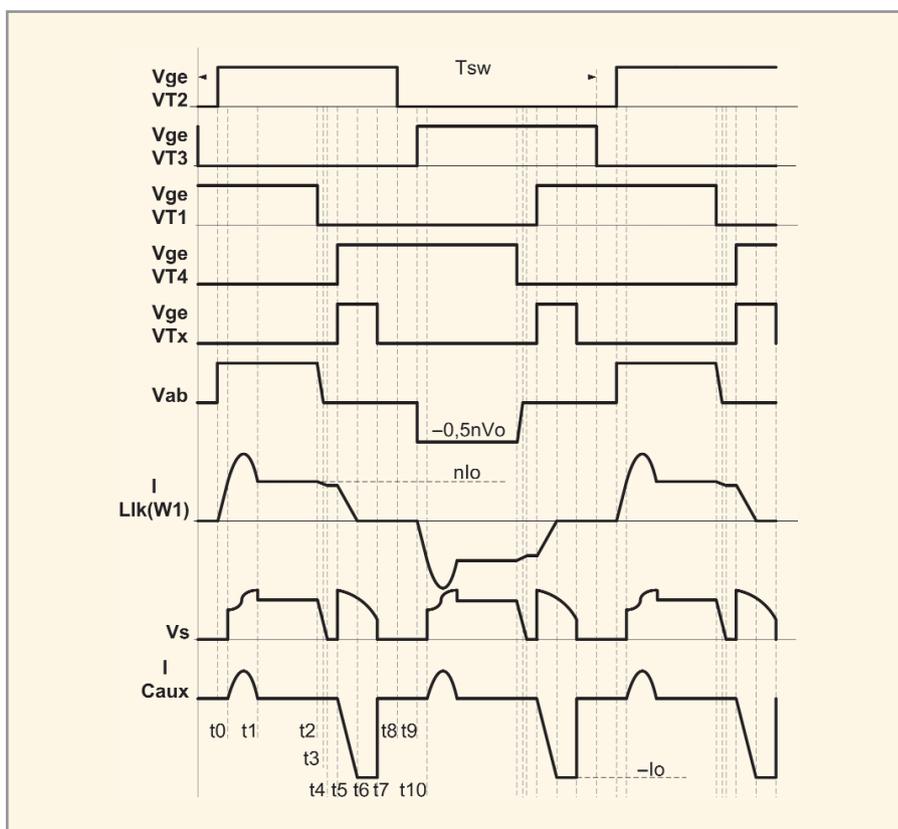


Рис. 10. Диаграммы токов и напряжений трёхуровневого конвертера [10]

трёхфазной сети, поскольку напряжение на закрытых транзисторах не превышает половины напряжения питания, что даёт возможность применять относительно низковольтные транзисторы с максимальным рабочим напряжением 600 В, что в свою очередь позволяет снизить как коммутационные потери, так и потери проводимости.

В качестве примера рассмотрим результаты разработки ИИСТ на основе трёхуровневого конвертера

(3LC), [10]. Схема силовой части преобразователя 3LC приведена на рисунке 9. Авторы также применили активный демпфер на вторичной стороне силового трансформатора, состоящий из элементов Cx, VDx, VTx и Caux, помогающий получить режим «мягкой» коммутации ключевых элементов. На рисунке 10 показаны диаграммы токов и напряжений, поясняющие принцип работы преобразователя 3LC. Кратко рассмотрим его работу.

Транзисторы VT1–VT4 управляются по точно такому же алгоритму, как и в мостовом преобразователе с ШИМ-ФС. Важную роль играет «плавающий» конденсатор C<sub>ss</sub>: он обеспечивает режим ZVS для VT1 и VT4, позволяет применять ШИМ-ФС, поддерживает в точке b напряжение, равное половине напряжения на шине питания, при появлении несимметрии в управляющих транзисторами сигналах.

Пусть в момент времени *t*0 ключи VT1, VT2 открыты и через первичную обмотку трансформатора T1 течёт приведённый ток нагрузки. Внутренний диод VD<sub>x</sub> транзистора VT<sub>x</sub> открывается, и конденсатор C<sub>x</sub> начинает заряжаться током:

$$I_{Cx} = I_{pick} \sin(\omega_0 t). \quad (20)$$

Амплитуду тока заряда конденсатора C<sub>x</sub> можно оценить из выражения:

$$I_{pick} = 0,5\omega_0 I_{load}^{u1} (T_{ON\_VTx} - 0,5T_{demagn}), \quad (21)$$

где  $\omega_0$  – резонансная частота колебательного контура, образованного индуктивностью рассеивания  $L_{Lk}$  и ёмкостью C<sub>aux</sub>,  $I_{load}^{u1}$  – ток нагрузки, приведённый к первичной обмотке,  $T_{demagn}$  – время «размагничивания» индуктивности рассеивания, равное  $t6 - t5$ . Через половину периода  $\pi/\omega_0$ , к моменту времени *t*1, конденсатор C<sub>aux</sub> заряжается, а диод VD<sub>x</sub> закрывается.

В момент времени *t*2 выключается транзистор VT1, и начинается процесс перезаряда выходных емкостей транзисторов. Конденсаторы C<sub>s1</sub> – C<sub>s4</sub> на схеме могут быть как внешними, так и собственными, паразитными емкостями транзисторов. Благодаря заряду конденсатора C<sub>s1</sub> током первичной обмотки (или током индуктивности рассеивания) транзистор VT1 выключается в режиме ZVS. Одновременно этим же током разряжается конденсатор C<sub>s4</sub>; к моменту времени *t*3 конденсатор C<sub>s1</sub> заряжен до  $0,5V_{cb}$ , а C<sub>s4</sub> – разряжен, напряжение на первичной обмотке снижается до нуля. Разряд C<sub>s4</sub> возможен благодаря наличию конденсатора C<sub>ss</sub>.

В момент времени *t*3 после заряда C<sub>s1</sub> открывается фиксирующий диод VDc1, а из-за полного разряда C<sub>s4</sub> открывается и антипараллельный диод VD4. К моменту времени *t*4

напряжение на выходе вторичного выпрямителя VS снижается до нуля. Кроме того, на интервале *t*2...*t*4 происходит заряд ёмкости C<sub>x</sub> ключа VT<sub>x</sub> током через L<sub>Lk</sub>, что приводит к небольшой «просадке» тока первичной обмотки  $I_{W1}$  ( $I_{Lk}$ ) на интервале *t*2...*t*4. Таким образом, интервал времени *t*2...*t*5 является рекуперационным, а передача энергии из источника питания в нагрузку осуществляется на временном интервале *t*0...*t*2.

В момент времени *t*5 включаются транзисторы VT4 (в режиме ZVS, благодаря диоду VD4, находящемуся в проводящем состоянии) и VT<sub>x</sub>. После включения VT<sub>x</sub> напряжение на конденсаторе C<sub>x</sub> прикладывается ко вторичной и, следовательно, к первичной обмотке трансформатора, причём в полярности, обратной э.д.с. самоиндукции индуктивности  $L_{Lk}$ . Из-за этого ток в индуктивности рассеивания быстро снижается до нуля к моменту времени *t*6. Именно в этом заключается назначение демпферной цепи на вторичной стороне силового трансформатора, – в нужный момент времени скомпенсировать ток в индуктивности рассеивания. Ток  $I_{Lk}$  спадает до нуля за время  $T_{off} = nV_{Caux}/L_{Lk}$ , где  $n = W1/W2$  – коэффициент трансформации. В интервале компенсации тока  $I_{Lk}$  разряд C<sub>x</sub> носит резонансный характер, как и на интервале *t*0...*t*1.

В момент времени *t*6 можно было бы выключить транзистор VT<sub>x</sub>, поскольку он выполнил свои функции, но из-за технических проблем быстрого обнаружения факта компенсации тока в индуктивности рассеивания ключ VT<sub>x</sub> открывается на фиксированный интервал времени, выбранный с некоторым запасом. Таким образом, до выключения транзистора VT<sub>x</sub> на интервале *t*5...*t*6 ток нагрузки поддерживается за счёт энергии, запасённой в ёмкости C<sub>aux</sub> и выходном дросселе L<sub>o</sub>. В момент времени *t*7 транзистор VT<sub>x</sub> выключается. Поскольку ток в первичной обмотке отсутствует, открываются оба выходных диода VD5 и VD6, через которые начинает протекать ток выходного дросселя L<sub>o</sub>. Также при нулевом токе первичной обмотки (коллектора) выключается транзистор VT2 в момент времени *t*8, а в момент *t*9 включается VT3 в режиме ZVS. Далее рассмотренная по-

следовательность коммутационных процессов повторяется. В результате VT2 и VT3 выключаются и включаются в режиме ZCS, поэтому авторы использовали IGBT-транзисторы. Приборы VT1 и VT4 переключаются в режиме ZVS, при котором лучше использовать МОП-транзисторы.

Для эффективной работы преобразователя важно правильно выбрать индуктивность  $L_{Lk}$  и ёмкость C<sub>aux</sub>, поскольку резонансный характер перезаряда демпферной ёмкости C<sub>aux</sub> может вызвать существенную дополнительную токовую нагрузку на транзисторы и выходные диоды.

Авторами работы был изготовлен лабораторный образец сварочного инвертора с описанной топологией, максимальным током нагрузки 140 А при мощности в нагрузке 4 кВт. Преобразователь рассчитан на питание от трёхфазной сети. В качестве VT1, VT4 использовались транзисторы типа STE38NB50, в качестве VT2, VT3 – транзисторы IXGN50N60B; диоды VDc1, VDc2 – типа DSEI2x30-06C, выходные диоды VD5, VD6 – DSS2x101-015A, демпферный транзистор VT<sub>x</sub> – IXFN100N25. Конденсатор C<sub>aux</sub> набран из пяти параллельно включенных высококачественных конденсаторов типа FKP по 0,47 мкФ, C<sub>ss</sub> – 3,3 мкФ и C1, C2 – 2 × 3,3 мкФ. В качестве ШИМ-контроллера использовалась микросхема UC3985; стабилизация по среднему току нагрузки осуществлялась с помощью датчика тока на эффекте Холла фирмы LEM. Для организации защиты силовых транзисторов в цепи первичной обмотки установлен трансформатор тока, измеряющий мгновенный ток ключей. Авторы отмечают важность конструктивного исполнения силовой части и минимизации индуктивности монтажа.

В настоящее время трёхуровневые конвертеры активно развиваются и представляют собой реальную альтернативу мостовым преобразователям при высоком питающем напряжении. Например, в работе [11] представлено большое количество различных модификаций таких преобразователей, причём на лабораторных образцах получен КПД 95...96% при мощности в нагрузке 6 кВт, токе нагрузки 100 А и частоте преобразования 100 кГц. Все опытные образцы рассчитаны на напряжение питания 600...800 В, что

предполагает возможность использования активного корректора коэффициента мощности повышающего типа для питания силовой части.

### ЛИТЕРАТУРА

1. Петров С. Схемотехника промышленных сварочных инверторов. Современная электроника. 2007. № 8. С. 42–47.
2. Dudrik J., Bauer P. DC source for arc welding with soft-switching current-mode controlled DC-DC converter. Intern. Rev. of Electrical Engineering (IREE). April 2006. PP. 162–169.
3. Treviso C.H.G., Pereira A.A., Farias V.J., Vieira J.B., de Freitas L.C. A 1,5 kW operation with 90% efficiency of a two transistors forward converter with non-dissipative snubber. PESC'98 Record. Japan 1998. Vol. 3. PP. 696–700.
4. Рудык С.Д., Турчанинов В.Е., Флоренцев С.Н. Мощный однотактный преобразователь постоянного напряжения с «мягкой» коммутацией силового ключа. Электротехника. 1999. № 4. С. 55–58.
5. Machin N., Dekter J. New lossless clamp for single ended converters. Proc. Telecommunications Energy Conf. INTELEC 1997. Melbourne, Austria. PP. 35–39. www.rtp.com.au/papers/w1329.pdf.
6. Vogman V. Nondissipative clamping benefits DC-DC converters. Power Electronics Technology. September 2005. PP. 26–32.
7. Mecke H., Fischer W., Werter F. Soft switching inverter power source for arc welding. EPE'97 Conf. 1997. Trondheim. PP. 4333–4337.
8. Morimoto K., Ahmed N., Lee H.W. Advanced high power DC-DC converter using novel type half-bridge soft switching PWM inverter with high frequency transformer for arc welder. IEEE PEDS'05. 2005. Issue 16–18. Vol. 1. PP. 113–118.
9. Morimoto K., Doi T., Manabe H., Nakaoka M., Lee H.W. Advanced high power DC-DC converter using novel type full-bridge soft-switching PWM inverter with high frequency transformer link for arc welding application. Proc. of ICPE. 2004. PP. II 191-II 197.
10. Frobleke N., Schniedermann M. Enhanced analysis and design issues of a 3-level DC-DC converter with zero voltage and zero current switching. 9th European conf. on power electronics and applications (EPE'01). Graz, Austria. August 2001. PP. 1-10.
11. Canales F. Novel DC-DC converters for high-power distributed power systems. Dissertation for degree of doctor of philosophy in electrical engineering. Virginia Polytechnic Inst. and State Univ, 2003. ©

## Новости мира News of the World Новости мира

### ЖК-дисплей Sharp с диагональю 108" приехал в Россию

Огромнейший жидкокристаллический дисплей компании Sharp, обладающий диагональю 108 дюймов, уже не раз становился героем новостной ленты. В июне этого года новинка, наконец, добралась до покупателей. Сейчас дисплей Sharp LB-1085 стал доступен и отечественному потребителю.

Напомним: LB-1085 является самым большим на сегодняшний день серийно выпускаемым профессиональным цветным ЖК-дисплеем. Как отмечает производитель, в новой модели заключены самые последние инновации и технологии компании Sharp.

Конечно же, этот 200-килограммовый (до 317 кг с подставкой) бегемот не очень подходит для организации домашних кинотеатров. Но без дела он не останется. Громадный дисплей может с успехом найти применение в аэропортах, центрах контроля, диспетчерских залах, комплексах и центрах мониторинга, управления и наблюдения, торговых комплексах, промышленных предприятиях, аэрокосмическом секторе, медицинских учреждениях, финансовых институтах (биржи, банки, аукционы), телевизионных студиях, образовательных учреждениях, залах заседаний и видеоконференций.

Ключевые характеристики:

- диагональ: 108 дюймов (274 см);
- разрешение: Full HD (1920 × 1080 пикселей);
- контрастность: 1200 : 1;
- яркость: 400 нит;

- время отклика (от серого к серому): 6 мс;
- поддержка до 758 млн. цветов;
- интерфейсы: 3 × HDMI, 1 × DVI-I, 1 × RS-232C и другие;
- углы обзора: 176°/176°;
- потребляемая мощность: 1,13 кВт;
- таймер отключения.

О цене Sharp не сообщила, но мы уже знаем, что она составляет порядка \$100 тыс.

Sharp

### Передовые методы изготовления интегральных микросхем на ISSCC 2009

В феврале следующего года состоится интереснейшая конференция International Solid State Circuits Conference (ISSCC), посвященная достижениям разработчиков в области создания новейших интегральных микросхем самого различного назначения. Несмотря на то что мероприятие состоится только через несколько месяцев, все лидеры уже подготовили собственные программы и доклады, с которыми их представители выступят на ISSCC.

Южнокорейская компания Samsung планирует рассказать о своей разработке в области микросхем оперативной памяти – её сотрудниками созданы DRAM-устройства ёмкостью 8 и 4 Гбит. Что интересно, изготовление указанных устройств осуществляется с применением такой техники, как вертикальное наложение, когда формируется трёхмерная структура интегральной микросхемы, позволяя, например, значительно увеличить ёмкость устройств хранения информации. Согласно прогнозам, подобная технология после

ряда дополнительных исследований и разработок станет одной из самых распространённых техник, используемых в производстве микрочипов различного назначения.

Аналогичная технология использована японской компанией Toshiba для создания фотомодулей на основе CMOS-сенсора, что позволяет добиться значительного снижения размеров и стоимости конечного продукта. NEC, в свою очередь, применяет технологию создания «трёхмерных» микрочипов для изготовления статической памяти (SRAM) и высокоинтегрированных SoC.

Что же касается крупнейшего мирового чипмейкера, компании Intel, то здесь нас ждёт ряд докладов из области разработки и изготовления микропроцессоров нового поколения – будет рассказано о восьмиядерных решениях, состоящих из 2,3 млрд. транзисторов. Микропроцессоры должны стать одними из сложнейших среди всех ранее выпущенных интегральных микросхем. Кстати, уникальные восьмиядерные чипы должны появиться на мировом рынке в конце 2009 г. Расскажет Intel и о недавно выпущенных процессорах семейства Nehalem, а также прольёт свет на грядущие серверные микросхемы Itanium.

Отдельно стоит сказать об интереснейшем докладе Intel, касающемся разработки восьмидесятиядерного микрочипа, в частности, будут затронуты перспективы использования оптических межсоединений для передачи данных между основными блоками интегральной микросхемы.

eetimes.com