

Микроконтроллерные платформы для приложений реального времени

Николай Кольский (Москва)

Статья посвящена концепции цифровых сигнальных микроконтроллеров, предлагаемых ведущими мировыми производителями.

В ряде современных приложений для встроенных систем управления реального времени, наряду с задачами управления, возникает необходимость в обработке сигналов, снимаемых с датчиков, и/или проведении сложных математических расчётов в предопределённые по длительности промежутки времени.

Характерными примерами подобных приложений являются скалярные и векторные технологии управления вращением электродвигателей под переменной нагрузкой. От платформы встроенной системы здесь требуются быстрый отклик на прерывания, возможность сбора и обработки данных в широком динамическом диапазоне значений, быстрое проведение математических расчётов, в т.ч. на основе алгоритмов цифровой обработки сигналов (ЦОС), в реальном масштабе времени и широкий набор периферийных устройств с цифровым и аналоговым входами/выходами.

В систему управления современным приводом трёхфазного электродвигателя закладывается не только математическая модель двигателя для проведения необходимых расчётов, но и обработка данных с датчиков тока фаз статора двигателя. Если же скорость вращения вала изменяется в широких пределах, необходима высокая точность поддержания скорости вращения/позиционирования вала или требуется управление моментом на валу на очень низких частотах вращения, то применяют методы векторного управления с обратной связью по скорости, что требует обработки данных, снимаемых с датчика скорости на валу двигателя.

В [1] упоминается 11 задач, которые должна решать система управления преобразователем частоты – основным элементом современных электроприводов переменного тока. В их числе такие многоплановые и ресурсоёмкие, как реализация различных

методов управления электродвигателем и методов формирования выходного напряжения, приём и обработка информации с датчиков, взаимодействие с системой автоматизации верхнего уровня и обеспечение интерфейса с пользователем.

В связи с многообразием задач, которые должны решать подобные системы управления, аналоговые схемотехнические решения для обработки сигналов в режиме реального времени всё чаще заменяют более гибкими цифровыми программируемыми подсистемами. Цифровые системы позволяют модифицировать алгоритмы управления в процессе разработки и эксплуатации, реализовывать процедуры автоматической калибровки; цифровые платформы не подвержены влиянию температурных и временных уходов. Кроме того, нет альтернативы цифровой системе для реализации алгоритмов расчётов на основе математической модели оборудования.

В качестве аппаратной платформы в подобных приложениях (управление сервоприводами, коррекция коэффициента мощности, управление преобразователями в системах генерации энергии на основе возобновляемых источников) часто используются микросхемы, с некоторых пор получившие название цифровых сигнальных микроконтроллеров (Digital Signal Controllers, ЦСМ). Это – относительно новый класс вычислительных платформ уровня микросхемы со стоимостью в диапазоне от полутора до нескольких десятков долларов США. Их отличительной особенностью является сочетание достоинств микроконтроллера (МК) и цифрового процессора обработки сигналов (ЦПОС).

От микроконтроллеров в конструкциях ЦСМ унаследованы высокая интеграция подсистем, упрощающая создание законченной аппаратной платформы, приспособленность архитектуры к выполнению функций управления веду-

щего приложения, широкие возможности использования высокоуровневых языков программирования (прежде всего С) и компактность кода при написании приложений управления. (В сравнении с микроконтроллером, ЦПОС до недавнего времени проигрывал в удобстве программирования, а фрагменты кода, написанные для поддержки логических переходов и операций ввода/вывода, превосходили по своему объёму функциональные аналоги для МК.)

От цифровых процессоров обработки сигналов ЦСМ взяли технологии цифровой обработки сигналов (ЦОС) в режиме реального времени при малом энергопотреблении. Это достигается за счёт специализированных узлов, типичным примером которых является модуль MAC (умножение с накоплением), разделения памяти инструкций и памяти данных (гарвардская архитектура или усовершенствованная гарвардская архитектура), специальных приёмов адресации.

Следует отметить, что поставщики ЦСМ стремятся упростить использование нового класса микросхем теми разработчикам, которые ранее специализировались в области МК или ЦПОС. С этой целью обеспечивается преемственность инструментария для разработки приложений, предлагаются программные библиотеки, реализующие стандартные алгоритмы (например, общеупотребительные коммуникационные протоколы или типовые алгоритмы ЦОС) и некоторые специальные возможности, что позволяет достаточно быстро освоить новые платформы и сделать первую итерацию в написании приложения.

В качестве примеров можно упомянуть сквозную применимость инструментария компаний Microchip и Texas Instrument (TI). У первой – это интегрированная среда разработки (IDE) MPLAB; TI предлагает использовать для разработки приложений для своих ЦСМ семейства C28x универсальную IDE для ЦПОС Code Composer Studio. Говоря о программной поддержке ЦСМ от TI, следует упомянуть библиотеку IQ-Math Library, представляющую собой набор оптимизированных ма-

тематических функций для расчётов с высокой точностью, которая позволяет упростить перевод алгоритмов, написанных под формат данных с плавающей запятой, в форму, пригодную для использования на платформе с фиксированной запятой.

Расширяется поддержка операций ЦОС процессорами с архитектурой ARM. В конце 2010 г. компания ARM Holdings plc представила вторую версию своего стандарта Cortex Microcontroller Software Interface Standard (CMSIS), который является спецификацией уровня аппаратных абстракций (hardware abstraction layer), включающей библиотеку реализации алгоритмов ЦОС (CMSIS-DSP Library). Последняя написана на языке C и поставляется в исходных текстах, что позволяет адаптировать её компоненты под особенности конкретных приложений. Библиотека CMSIS-DSP включает векторные операции, алгоритмы фильтрации, управления (включая PID-контроллер), преобразования Фурье и ряд других типовых алгоритмов, большинство из которых реализованы в вариантах с поддержкой форматов данных с фиксированной и плавающей запятой.

Алгоритмы оптимизированы для реализации на процессорах с ядрами Cortex-M3 и Cortex-M4. Последнее ядро поддерживает набор инструкций ARM DSP SIMD (Single Instruction Multiple Data) и может содержать модуль поддержки операций с плавающей запятой.

Специализированная библиотека алгоритмов ЦОС поддерживается и таким известным поставщиком процессорных IP-ядер, как компания MIPS Technologies, архитектура которой включает расширение набора инструкций ЦОС MIPS DSP ASE. Уместно напомнить, что компания Microchip, выделяющаяся среди поставщиков ЦСМ своим системным подходом к созданию подобных конструкций, наряду с ЦСМ семейств dsPIC30F/33F предлагает семейство 32-разрядных микроконтроллеров «общего назначения» PIC32 на основе ядра MIPS32 M4K начального уровня в линейке предложений MIPS Technologies. Это ядро, по мнению экспертов BDTI (Berkeley Design Technology, ведущая организация по тестированию характеристик процессоров) [2], превосходит возможности ядра Cortex-M3 в части реализации простейших типовых функций ЦОС, которые востребованы

при создании приложений для встраиваемых систем, в основе которых лежат аппаратные платформы, особенно критичные к стоимости и энергопотреблению. Сегодня даже в МК на основе архитектуры 8051 мы можем найти модуль MAC (см. рис. 1), позволяющий существенно ускорить проведение расчётов для ряда типичных алгоритмов ЦОС, а среди микроконтроллеров, помимо ЦСМ, уместно выделить особый класс приборов, которые можно назвать микроконтроллерами с расширенными функциями поддержки ЦОС.

В качестве примера можно привести МК семейств C8051F12x и C8051F36x компании Silicon Laboratories. Их ресурсы (вычислительное ядро 8051 архитектуры с пиковой производительностью 100 MIPS, блок умножения с накоплением 16×16 MAC, использующий два такта на операцию умножения) позволяют эффективно реализовывать расчёты КИХ-фильтров, алгоритм Гертцеля (Goertzel algorithm), используемый, например, для декодирования двухчастотных сигналов тонального набора телефонного номера (DTMF decoding), преобразование Фурье (FFT algorithm). Последний

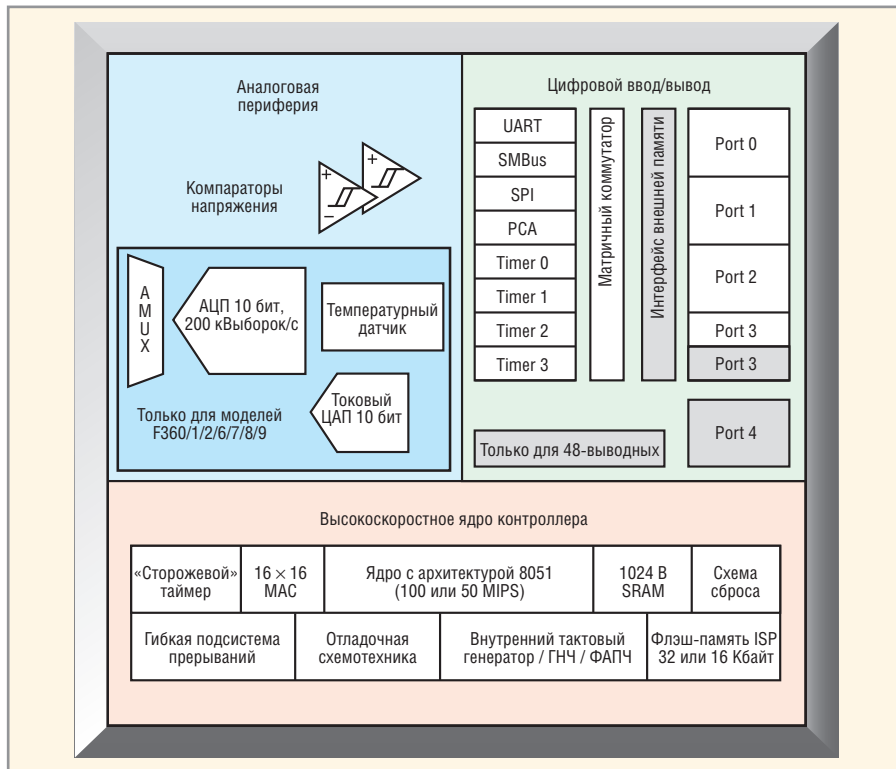


Рис. 1. Блок-схема конструкции микроконтроллера C8051F369

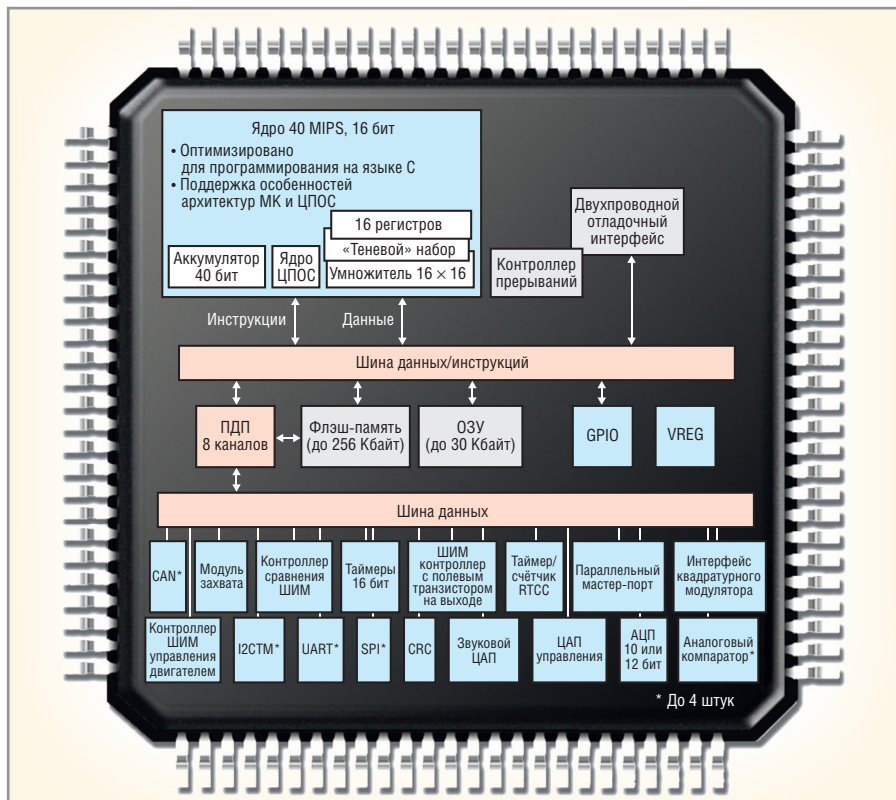


Рис. 2. Блок-схема базовой конструкции микросхем семейства dsPIC33F

алгоритм, в частности, может быть выполнен в два раза быстрее и с использованием меньших ресурсов памяти, по сравнению с его реализацией без модуля MAC. При расчёте КИХ-фильтра 20-го порядка расходуется менее 10% ресурсов вычислительного ядра, что позволяет сократить энергопотребление; расчёты на основе алгоритма Герт-

целя при использовании MAC можно проводить вдвое быстрее.

Однако включение специализированной аппаратной поддержки ускорения одной лишь, пусть и весьма распространённой, операции в микроконтроллерах компании Silicon Laboratories принципиально отличается от системного подхода к проблеме, проде-

монстрированного компанией Microchip. Когда в 2000 г. эта компания представила своё видение концепции ЦСМ, было заявлено, что новые микросхемы не окажутся микроконтроллерами, в конструкцию которых просто добавлен модуль MAC. Архитектура новых приборов dsPIC30 создавалась «с нуля», с учётом того, что они должны поддерживать типовой набор возможностей ЦПОС (наряду с MAC, это технология сдвигового регистра и усовершенствованные возможности адресации) и при этом сохранить преемственность с архитектурой PIC18.

Для входа на новый рынок компания Microchip Technology даже сформировала специальное подразделение. Созданное его специалистами 16-разрядное ядро dsPIC30F имеет два класса команд: микроконтроллерные инструкции и команды цифровой обработки сигналов. Оба класса равноправно интегрированы в архитектуру контроллера и обрабатываются одним ядром, которое построено на основе модифицированной гарвардской архитектуры, имеет 40-разрядное АЛУ, поддерживает команды умножения 17×17 за один цикл (16×16 для умножения со знаком) и имеет два аккумулятора разрядностью 40 бит.

Память данных контроллеров dsPIC разделена на два блока (X и Y), и каждый блок памяти данных имеет независимый модуль генерации адресов. Микроконтроллерные команды могут работать только с X-областью памяти, инструкции ЦОС работают с обеими областями памяти и поддерживают доступ к двум операндам из разных областей памяти. Для ряда инструкций dsPIC возможно одновременное чтение, обращение к данным в памяти, к рабочему регистру и запись результата в память. В ЦСМ dsPIC30F реализованы различные типы адресации, а система команд оптимизирована для программирования на языке C. Ядро ЦСМ другого семейства ЦСМ dsPIC33F (см. рис. 2) компании Microchip полностью аналогично ядру dsPIC30F, за исключением того, что команда выполняется вдвое быстрее (за два такта).

Семейство полностью совместимо по набору инструкций, программной модели и способам адресации, что позволяет использовать библиотеки и исходные коды программ, написанные для dsPIC30F. В микросхеме dsPIC33F переработана система тактирования, реализована ФАПЧ с дробным коэффициентом

том умножения, конфигурируемым программно, что позволяет получить набор частот от 12,5 до 80 МГц с шагом 0,25 МГц. В составе периферии микросхем семейства dsPIC33F могут быть до девяти 16-битных таймеров общего назначения, до восьми модулей захвата, до восьми 16-битных модулей сравнения/генерации ШИМ, интерфейс квадратурного модулятора, до двух АЦП с конфигурируемой разрядностью, интерфейсы SPI, I²C и CAN. В семействе предлагаются микросхемы, оснащённые ЦАП, позволяющим создавать звуковые подсистемы голосового качества.

Высокое быстродействие и эффективная система команд позволяет использовать ЦСМ dsPIC30F/33F в широком спектре приложений реального времени для обработки данных с датчиков, управления электродвигателями и преобразователями питания, а также в задачах распознавания речи и эхо-подавления, биометрической идентификации по отпечаткам пальцев.

Некоторые весьма известные компании предлагают микросхемы микроконтроллерного класса с весьма глубокой встроенной поддержкой алгоритмов ЦОС, не применяя к ним, однако,

термин ЦСМ. Компания Infineon уже несколько лет предлагает микросхемы семейства TriCore (например, TC1130), поддерживающие операции с плавающей запятой и такие технологии ЦПОС, как двоично-инверсную адресацию (bit reversed addressing) и циклический буфер (circular buffer), и используя для них термин «микроконтроллер» или «микроконтроллер реального времени».

Компания Analog Devices представляет микросхемы семейства Blackfin как конвергентные процессоры (convergent processor). С 2009 г. в лексиконе специалистов корпорации TI появился термин «микроконтроллер реального времени» применительно к процессорам на основе ядра F28x. Поэтому следует обращать внимание не только на терминологию поставщиков, но и выяснять, что может данный процессор и какими средствами это обеспечивается.

Среди основных поставщиков микросхем с возможностями ЦСМ числятся компании TI, Freescale Semiconductor, Microchip Technology (по данным аналитической компании Forward Concepts). Однако микросхемы с функци-

ональными возможностями и характеристиками, а также со стоимостными показателями ЦСМ предлагают также компании Atmel, Infineon, Renesas, Analog Devices, Fujitsu и с недавних пор NXP.

К классу ЦСМ не принято относить процессоры платформ DaVinci и OMAP (Open Multimedia Applications Platform) корпорации Texas Instruments и процессоры Freescale на основе архитектуры Power с сопроцессором AltiVec. Возможно потому, что их производительность избыточна, а периферия не оптимизирована для целевых промышленных приложений ЦСМ, хотя возможности архитектуры позволяют совместить функции управления и цифровой обработки сигналов.

КОНСТРУКТИВНЫЕ ОСОБЕННОСТИ ЦСМ

Обобщёнными особенностями приложений, для которых созданы ЦСМ, являются широкий динамический диапазон значений сигналов, с которыми приходится работать процессорам и их периферийным подсистемам, разнообразие их природы (напряжение, время, частота), малая длительность

временных интервалов, отводимых на математическую обработку и реализацию управляющих воздействий, разнообразие целей таких управляющих воздействий.

Если в качестве типового приложения рассмотреть управление электродвигателем, то, как поясняется [1], для нормального функционирования привода необходимо ограничивать момент и ток двигателя допустимыми значениями в переходных процессах пуска, торможения и приложения нагрузки. Далее, в зависимости от области применения электропривода, в широчайших пределах могут изменяться требования к диапазону и точности регулирования скорости. В механизмах, испытывающих значительные рабочие перегрузки, необходимо непрерывно регулировать момент двигателя для ограничения динамических ударных нагрузок, тогда как в электроприводах металлообрабатывающих станков и намоточных машин требуется точная регулировка усилия.

Для решения задач регулирования скорости и момента в современном электроприводе применяют методы скалярного или векторного управления. Первый относительно прост в реализации, но управление моментом на его основе инерционно, и, кроме того, при скалярном управлении нельзя регулировать одновременно и момент, и скорость [1]. Векторное управление реализовано на алгоритмах, которые требуют больших вычислительных ресурсов процессора для математических расчётов и собственно функций управления. Все эти операции должны выполняться в режиме реального времени (характерное время составляет около 50 мкс), для чего требуется достаточно мощный процессор.

Иногда дополнительно к непосредственному управлению двигателем, приходится реализовать и другие функции. Например, для предотвращения проникновения в сеть нежелательных гармоник необходимо производить

коррекцию коэффициента мощности. Высокопроизводительный ЦСМ позволяет реализовать схему корректора коэффициента мощности как дополнительную функцию, не снижая эффективность основной функции векторного управления электродвигателем. Это позволяет обойтись без дополнительного контроллера корректора коэффициента мощности, что снижает стоимость системы.

В отличие от рекомендуемого [1] подхода к построению системы управления электродвигателем на основе двух и более процессоров с умеренными требованиями к каждому, сегодня более предпочтительными оказываются решения на базе однопроцессорных платформ, которые на практике оказываются не дороже и не сложнее в программировании. При этом в качестве процессора выступает либо SnK-микросхема на основе усовершенствованного ядра ЦСМ, поддержанного специализированными сопроцессорами, либо (с появлением микросхем LPC4300) многоядерная микросхема с гетерогенными вычислительными ресурсами.

Алгоритмы векторного управления (как, впрочем, и ряд других, благодаря которым и появилась концепция ЦСМ) являются сложными с математической точки зрения, поэтому при выборе процессора недостаточно просто оценить такую характеристику, как производительность в MIPS. Требуется более глубокий анализ того, что стоит за объявленной производительностью. Основным требованием является возможность выполнять вычисления равномерно. Даже если микроконтроллер имеет поддержку операции MAC и выполняет её за один цикл, зачастую узким местом становится шина, которая не успевает передать данные, требуемые для выполнения этой операции, за один цикл, что растягивает её выполнение на несколько программных циклов.

В целом при выборе ЦСМ, наряду с формальными показателями в виде мак-

симальной тактовой частоты (в МГц) и производительности (в MIPS или Мфлопс), приходится анализировать формат данных (фиксированная запятая или плавающая запятая), разрядность представления данных и разрядность шин передачи данных внутри микросхемы, особенности аппаратных усовершенствований ядра ЦСМ и набора специализированных инструкций, наличие средств аппаратной поддержки/ускорения алгоритмов расчёта и управления. Все эти показатели приходится рассматривать с учётом сложности программирования, обеспечения необходимых погрешностей данных при их сборе, оцифровке и проведении расчётов, ограничений в производительности процессора и допустимой стоимости законченной платформы.

Поддержка формата данных с плавающей запятой и большая разрядность (от 32 бит) позволяют сократить число циклов на реализацию алгоритмов и объём кода, а также упростить программирование, сократив время отладки. В таблице проиллюстрирована возможность сокращения количества циклов при реализации некоторых алгоритмов с использованием формата данных с плавающей запятой, поддерживаемого ЦСМ типа TMS320F2833x корпорации TI.

Большая разрядность позволяет либо без дополнительных ухищрений обеспечить необходимую точность представления данных и поддерживать погрешность вычислений на нужном уровне, либо, в дополнение к этому, сократить количество циклов при реализации некоторых алгоритмов. Так, поддержка 32-разрядной MAC-операции ЦСМ позволяет выполнить две 16-разрядные MAC-операции за один цикл.

Использование ЦСМ с большой разрядностью, поддерживающих формат данных с плавающей запятой, стало естественным путём сокращения трудозатрат при написании приложения. С развитием технологий микроэлектронного производства, снижающих стоимость микросхем, стоит уделить пристальное внимание именно 32-разрядным платформам ЦСМ. Однако и в этом случае следует анализировать конкретные реализации формата с точки зрения обеспечения необходимой точности представления данных: если в 32-разрядном представлении числа в формате с плавающей запятой под мантиссу отведено 24 разряда, то разрешение окажется меньше, чем в

Сокращение количества циклов при реализации некоторых алгоритмов при использовании формата данных с плавающей запятой

Операция	Число циклов/ядро C28x/ 32 бита/фиксированная запятая	Число циклов/ядро F2833x/ 32 бита/плавающая запятая	Отношение числа требуемых циклов
Деление	70	24	2,92
Извлечение квадратного корня	60	27	2,56
Синус, косинус	92	44	2,09
Арктангенс (Atan2)	118	53	2,33
Комплексное преобразование Фурье (FFT complex (256))	27 000	11 000	2,45
БИХ-фильтр (IIR cascaded)	14 на фильтр	8 на фильтр	1,75

случае 32-разрядного представления в формате с фиксированной запятой.

Сегодня в сегменте 32-разрядных ЦСМ существуют различные предложения. Среди них есть приборы, основанные на внутрифирменных архитектурах компаний Renesas (ядро SH-2A), Fujitsu (ядро FR60), Atmel (семейство AVR UC3), и открытые архитектуры (в первую очередь, ARM и MIPS), которые по сути являются микроконтроллерами с расширенной поддержкой алгоритмов ЦОС (микросхемы Atmel, STMicroelectronics, NXP), а также приборы, реализованные на базе ЦПОС (семейства TMS320F280xx, TMS320F2833x/C2834x, TMS320F2823x/F28xx от TI и семейство Blackfin от Analog Devices).

Среди «ЦПОС с возможностями управления» (по определению Analog Devices) Blackfin есть приборы BF51x с рабочей тактовой частотой до 400 МГц, в составе периферии которых, помимо широкого набора коммуникационных интерфейсов, три модуля ШИМ и интерфейс квадратурного модулятора. Микросхема BF516 поддерживает интерфейс Ethernet 10/100, а BF518 – протокол IEEE 1588, хотя целевым рынком для этой платформы является

всё-таки оборудование VoIP, где широко востребовано сочетание возможностей микроконтроллерного управления и поддержки функций ЦОС.

Уникальной особенностью недорогих ЦСМ семейств F2803x/F2806x от TI (семейство Piccolo, см. рис. 3) является наличие ускорителя исполнения алгоритмов управления (Control Law Accelerator, CLA), работающего независимо от ядра процессора при поддержке контуров управления. Ускоритель представляет собой 32-разрядный сопроцессор, поддерживающий операции с плавающей запятой, оснащённый контроллером прерываний и возможностью обмена данными с подсистемами ШИМ и АЦП, минуя основное вычислительное ядро. Наиболее функциональные ЦСМ F2806x в бюджетном семействе микросхем Piccolo (тактовая частота до 80 МГц) также содержат модули для проведения операций с данными в формате с плавающей запятой и алгоритма преобразования Витерби (Viterbi), что позволяет эффективно реализовывать, например, коммуникации по силовой проводке (семикратное ускорение по сравнению с чисто программным решением).

Стоимость микросхем F2806x в партиях от 1000 шт. начинается приблизительно с 5 долл. США. Их можно использовать в системах управления реального времени, таких как электроприводы, генераторы энергии на основе возобновляемых источников, транспортные средства на основе гибридных силовых установок.

Говоря о высоком уровне характеристик ЦСМ от TI, поддерживающих 32-битный формат данных с фиксированной запятой, следует отметить, что ЦСМ F2812, имея тактовую частоту 150 МГц, при работе в системе управления электродвигателем позволяет обрабатывать в реальном времени данные, собираемые при частоте дискретизации, превышающей требования критерия Найквиста в несколько раз; 12-битный аналого-цифровой преобразователь ЦСМ F2809 с частотой дискретизации 12,5 МГц позволяет получать эффективное число разрядов (ENOB) до 10,9 и сохранять его неизменным во всем диапазоне температур от –40 до 125°C. Микросхемы TMS320C28x и TMS320F28x поддерживают технологию ШИМ с 16-битным разрешением при частоте в контуре управления 100 кГц и 12-бит-

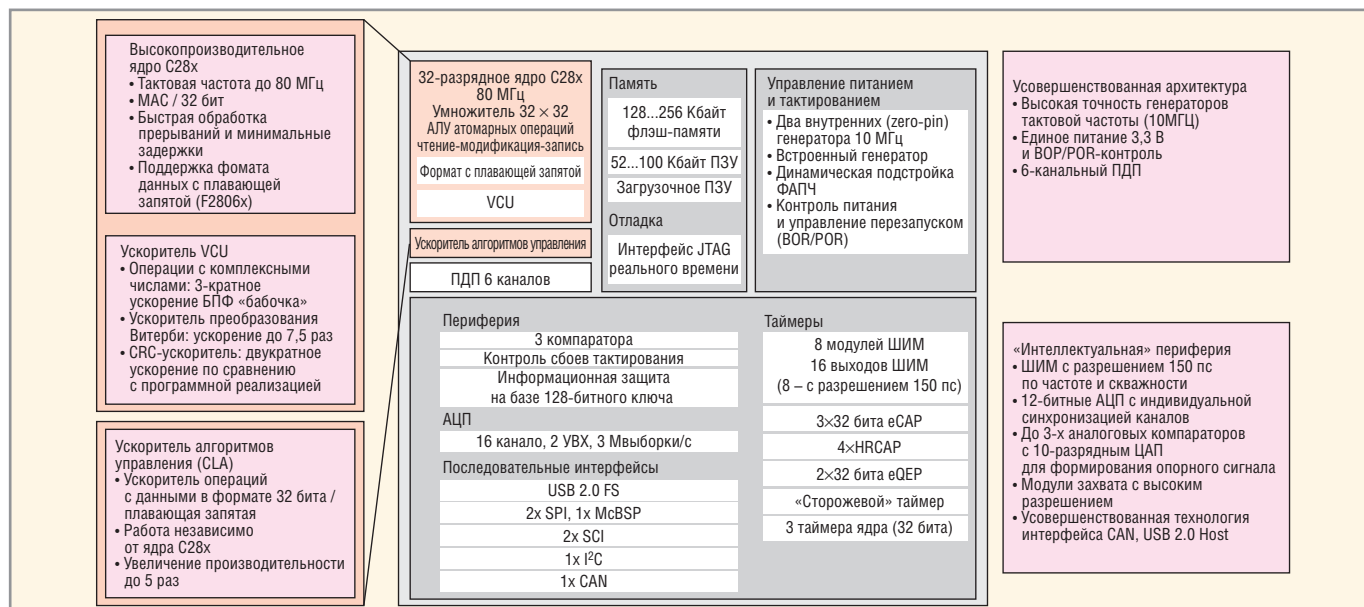


Рис. 3. Блок-схема ЦСМ семейства Piccolo компании Texas Instruments

ным при 1,5 МГц, что позволяет обеспечить «короткую» переходную характеристику с меньшими амплитудными искажениями.

В 2007 г. компания TI представила первые ЦСМ, поддерживающие операции с плавающей запятой (семейство TMS320F2833x). Центральное вычислительное ядро микросхем F2833x построено по модифицированной гарвардской архитектуре и отличается наличием двух параллельно работающих вычислителей с фиксированной и плавающей запятой. Принцип организации конвейера ЦСМ F2833x таков, что, начиная со второй стадии декодирования, конвейер раздваивается и команды для работы с данными в формате с фиксированной запятой направляются на «верхний» конвейер, а с плавающей запятой – на «нижний». Эти приборы при сравнимой стоимости уступали в производительности таким процессорам, как C67x с тактовой частотой до 350 МГц и сдвоенным блоком MAC или же ЦПОС семейства SHARC компании Analog Devices с рабочей тактовой частотой 400 МГц, также имеющим сдвоенный MAC-модуль. Однако F2833x отличались удобством программирования и интеграцией периферийных подсистем, которые были необходимы для реализации типичных приложений ЦСМ. Среди микросхем ЦСМ семейства F2833x можно найти изделия с 18 каналами ШИМ, шесть из которых поддерживают оригинальную технологию ШИМ высокого разрешения (HRPWM). Набор коммуникационных интерфейсов включает CAN, I²C, UART, SPI и McBSP

(Multi-channel Buffered Serial, многоканальный буферизированный последовательный порт).

В качестве примера микросхем класса ЦСМ с внутрифирменными архитектурами можно привести серию Fujitsu MB91470 на базе ядра FR60 (одно из последних в семействе Fujitsu RISC), в котором, по утверждению специалистов компании, были проведены работы по оптимизации работы внутренних шин.

В конструкцию MB91470 включён модуль μ DSP (микроЦПОС). В микросхемах Fujitsu MB91470 этот модуль-сопроцессор программируется отдельно и имеет собственные ресурсы памяти для хранения программы и данных. Это позволяет главному вычислительному ядру быстро реагировать на прерывания даже при выполнении программы модулем μ DSP, не оказывая негативного влияния на скорость её выполнения. Конструкция сопроцессора μ DSP оптимизирована для выполнения инструкций умножения с накоплением и ряда других типовых алгоритмов ЦОС, что позволяет выполнять их за один цикл при работе на полной тактовой частоте 80 МГц. На базе MB91470/480 можно построить систему управления одним или двумя трёхфазными двигателями.

Суперскалярный микроконтроллер SH7239 компании Renesas обеспечивает производительность, характерную для недорогих ЦПОС, за счёт конструктивных особенностей, присущих цифровым сигнальным процессорам (гарвардская архитектура, специализированные возможности поддержки

алгоритмов ЦОС) и высокопроизводительным процессорам (суперскалярная архитектура ядра SH-2A, тактовая частота до 160 МГц). При этом набор инструкций SH7239 оптимизирован для высокоуровневого программирования на языке C, а время отклика на запрос прерывания составляет не более 40 нс.

Гарвардская архитектура микроконтроллера SH7239 предотвращает возникновение конфликтов на шине при извлечении инструкций и данных. Флэш-память, созданная на основе технологии MONOS (metal oxide nitride oxide silicon), позволяет работать с ней на скорости, характерной для ОЗУ; ядро SH-2A обеспечивает выполнение двух инструкций за один цикл, его работа может быть поддержана заказным модулем для выполнения операций с данными в формате с плавающей запятой с двойной точностью. В число периферийных подсистем микроконтроллера входит шестиканальный блок 16-разрядных таймеров, который позволяет организовать несколько каналов захвата/сравнения и генерировать сигналы ШИМ для управления электродвигателями (в т.ч. в режиме трёхфазной коммутационной ШИМ). Дополнительные возможности управления электромоторами обеспечиваются интерфейсом квадратурного модулятора и поддержкой модулем таймера возможностей для постороения системы управления отключением двигателя.

Все упомянутые семейства ЦСМ с внутрифирменными архитектурами обладают достоинствами микросхем, конструкции и программное обеспечение которых долгое время отрабо-

тывались в рамках эволюционного развития.

Наряду с внутрифирменными архитектурами, на рынке ЦСМ для промышленных применений увеличивается сегмент микросхем на базе открытых архитектур, в первую очередь ARM. Ядро Cortex-M3 может служить основой для микросхем, используемых в приложениях, обычно возлагаемых на ЦСМ. Пример – специализированный микроконтроллер TMPM370FYFG компании Toshiba. Конструкция этого МК на основе ядра Cortex-M3 позволяет реализовать алгоритмы векторного управления двигателями благодаря интегрированному аппаратному ускорителю Vector Engine и схемотехническому решению двухканального программируемого драйвера двигателя (Programmable Motor Driver, PMD), разработанного Toshiba для управления трёхфазными моторами. В составе периферии TMPM370FYFG – двухканальный интерфейс квадратурного модулятора, ОУ и компаратор для реализации аварийного останова, многоканальный 12-разрядный АЦП с временем преобразования 2 мкс, многоканальный 16-разрядный таймер, SIO/UART (4 канала), схема перезапуска питания, контроля напряжения и детектор частоты колебаний.

Но если конструкция прибора TMPM370FYFG является сочетанием открытой архитектуры и внутрифирменного ускорителя и драйвера, то ЦСМ типа LPC43xx компании NXP – это существенно открытое решение, в котором алгоритмы ЦОС реализуются на базе ядра ARM Cortex-M4, а второе ядро этой микросхемы – Cortex-M0 – позволяет организовать конфигурируемую подсистему ввода/вывода с развитыми возможностями.

Особенностями архитектуры Cortex-M4 является поддержка исполнения за один цикл операций MAC и SIMD (Single Instruction Multiple Data), арифметических операций с насыщением (saturating arithmetic instructions) и возможность интеграции в ядро модуля вычислений в формате с плавающей запятой с одинарной точностью. Производительность 32-разрядного процессора на базе ядра Cortex-M4 может достигать 1,25D MIPS/МГц (набор инструкций Thumb-2).

Ядро Cortex-M0 составляет третью часть ядра Cortex-M3 (12 000 эффективных вентилях против 43 000), оснащено трёхступенчатым конвейером с 32-разрядной шиной данных и поддерживает

32 прерывания с четырьмя приоритетами. В числе первых лицензиатов нового ядра – компании NXP, STMicroelectronics, Texas Instruments и Freescale Semiconductor. И если для двух последних использование Cortex-M4 в качестве основы для ЦСМ может создать проблемы внутренней конкуренции, то для первых двух это ядро – «золотой ключик» для открытия новой ниши.

Развитие ЦСМ на базе архитектуры ARM только начинается. Но с учётом размеров «экосистемы» ARM Connected Community (свыше 800 компаний,

среди которых разработчики и производители, создатели «железа» и программных продуктов, законченных платформ и средств разработки приложений и встроенных систем) оно имеет хорошие перспективы.

ЛИТЕРАТУРА

1. Современные преобразователи частоты: методы управления и аппаратная реализация. Силовая электроника. 2004. № 1. С. 50–54.
2. An Independent Analysis of the MIPS Technologies MIPS32 M4K Synthesizable Processor Core. BDTI, 2007.

