

Оптимизационные преобразования VHDL-моделей цифровых систем

Пётр Бибило, Денис Кочанов (г. Минск, Белоруссия)

В статье предлагается выделить из RTL-описания поведения цифровой системы комбинационный логический блок и провести глобальную логическую минимизацию, отсутствующую в системах синтеза логических схем по алгоритмическим описаниям на языке VHDL. Оптимизационные преобразования позволяют улучшить результаты синтеза логических схем в библиотеках проектирования базовых матричных кристаллов. Основная проблема заключается в разработке средств конвертирования VHDL-моделей.

ВВЕДЕНИЕ

В настоящее время в области автоматизированного проектирования (САПР) цифровых сверхбольших интегральных схем (СБИС) широко применяются различные системы синтеза (синтезаторы). Одним из наиболее известных является синтезатор LeonardoSpectrum компании Mentor Graphics [1]. Данный синтезатор может быть настроен пользователем на собственную библиотеку проектирования. Синтезатор может оптимизировать схемы по различным критериям (площадь – area, быстродействие – delay) и учитывать разнообразные технологические ограничения. Синтез схемы от алгоритмических описаний на языке VHDL [2] в LeonardoSpectrum разбит на два этапа – высокоуровневый синтез, результатом которого является так называемое RTL-описание (RTL – Register Transfer Level), и технологическое отображение (technology mapping). В процессе технологического отображения промежуточное RTL-описание (назовём его R0) заменяется результирующей логической схемой. Важным отличием LeonardoSpectrum от других синтезаторов является возможность повторного синтеза (перепроектирования) – получения новой схемы на основе уже синтезированной. Для этого имеется соответствующая команда *иптар*, по которой осуществляется переход от структурного описания полученной логической схемы к RTL-описанию (назовём его R1).

ОПТИМИЗАЦИОННЫЕ ПРЕОБРАЗОВАНИЯ

Предлагается преобразовать RTL-описание R1 в функционально эквивалентное VHDL-описание R2 и провести оптимизацию. Очевидно, RTL-описание R2 может быть подано на вход синтезатора в качестве исходного – так будет осуществлён повторный синтез схемы. В качестве оптимизационных преобразований предлагаются такие, которые отсутствуют в LeonardoSpectrum – это переход к двухуровневому («И/ИЛИ») представлению системы логических функций и совместная либо раздельная минимизация функций в классе ДНФ. В результате таких преобразований и повторного синтеза зачастую можно уменьшить сложность схемы и (или) увеличить её быстродействие.

Чтобы проиллюстрировать эффективность предлагаемого подхода, применим его для оптимизации секвенциального автомата SEKV:

$$\bar{x}_1 x_2 z_0 z_1 \bar{z}_2 \bar{z}_4 y_1 \bar{y}_2,$$

$$\bar{x}_2 \bar{z}_0 z_1 z_4 \bar{z}_1 \bar{z}_2,$$

$$x_2 z_0 \bar{z}_1 \bar{z}_2 \bar{z}_2,$$

$$\bar{x}_1 \bar{z}_1 \bar{z}_4 \bar{z}_3 z_4 \bar{y}_1,$$

$$x_1 \bar{z}_1 \bar{z}_4 \bar{z}_3 z_4 y_2,$$

$$\bar{x}_1 x_2 z_0 z_1 \bar{z}_3,$$

Секвенциальный автомат [3] является моделью цифровой системы, функционирующей в дискретном времени, и состоит из множества S

секвенций s_i . Каждая секвенция s_i имеет форму $f_i \vdash k_i$, где f_i – булева функция входных и внутренних переменных; k_i – элементарная конъюнкция внутренних и выходных переменных; через \vdash обозначено логическое следствие. Каждая секвенция $f_i \vdash k_i$ описывает определённое требование к поведению цифровой системы: если в некоторый момент времени f_i принимает значение 1, то непосредственно вслед за этим (в следующем такте дискретного времени) k_i также принимает значение 1. При этом значения всех переменных в k_i определяются *однозначно*, т.е. непротиворечиво.

Рассмотрим простой секвенциальный автомат SEKV. В простом секвенциальном автомате каждая функция f_i является элементарной конъюнкцией входных и внутренних переменных. Автомат SEKV задаётся шестью секвенциями. Переменные x_1, x_2 являются входными; z_0, z_1, z_2, z_3, z_4 – внутренними; y_1, y_2 – выходными для автомата SEKV. Секвенциальный автомат SEKV является простым, так как левые части секвенций (функции f_i) представляются элементарными конъюнкциями входных и внутренних переменных [3].

Вначале по методике, предложенной в статье [4], создаётся VHDL-модель секвенциального автомата (см. файл *sekv_short.vhd* на сайте журнала), после чего по этой модели синтезируется схема в системе LeonardoSpectrum. Синтез осуществляется в библиотеке проектирования БМК. Описание элементов библиотеки представлено в книге [2, с. 159]. Полученная по исходной VHDL-модели логическая схема имеет сложность 138 элементарных ячеек БМК и быстродействие 4,32 нс. Сложность S схемы в библиотеке проектирования БМК (далее просто схемы БМК) подсчитывалась как сумма площадей входящих в данную схему элементов, а площадь элемента подсчитывалась в числе элементарных ячеек БМК.

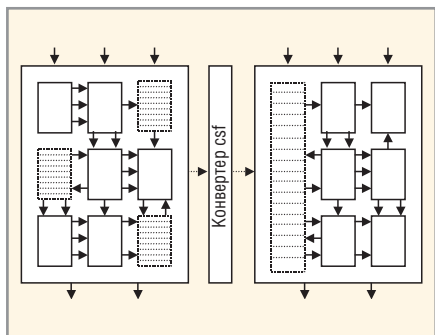


Рис. 1. Конвертирование RTL-описаний в SF-описания при помощи конвертера csf

Элементарная ячейка БМК содержит комплементарную пару транзисторов.

Затем выполняется команда *unmap*. В результате будет сгенерировано RTL-описание R1 (файл *sekv_short RTL.vhd*). RTL-описание R1 конвертируется в эквивалентное ему описание логической схемы на языке SF [5], который поддерживается отечественной системой CustomLogic [5] проектирования СБИС. В системе CustomLogic проводится оптимизация логической схемы – выполняются программы совместной минимизации функций в классе ДНФ. Оптимизированное представление конвертируется (соответствующий конвертор имеется в [5]) в представление R2 на языке VHDL (файл *sekv_short_net.vhd*) и подаётся на вход LeonardoSpectrum. Осуществляется повторный синтез схемы. Результирующая схема имеет сложность 127 элементарных ячеек и быстродействие 3,07 нс. Таким образом, проведение оптимизирующих преобразований позволило уменьшить сложность схемы и повысить быстродействие.

КОНВЕРТИРОВАНИЕ RTL-ОПИСАНИЙ В ОПИСАНИЯ НА ЯЗЫКЕ SF

Основная трудность предлагаемого подхода заключается в конвертировании RTL-описаний, которые и оптимизируются с помощью развитых программ логической оптимизации, имеющихся в системе CustomLogic.

Конвертирование VHDL-описания уровня RTL осуществляется при помощи специализированного конвертера csf. По RTL-описанию конвертер csf генерирует два связанных между собой SF-описания. Одно из них – функциональное (содержит описа-

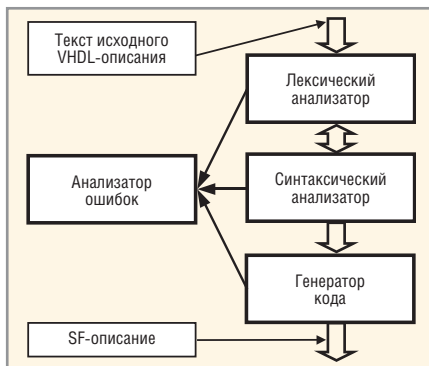


Рис. 2. Системная архитектура конвертера csf

ние логических функций комбинационной части схемы), другое – структурное (содержит описание компонентов и межкомпонентных связей). В качестве компонентов выступают элементы памяти и комбинационная часть схемы, оформленная в виде одного компонента. Процесс конвертирования изображён на рис. 1.

Реализация конвертера опирается на широко развитую теорию создания компиляторов [6]. Конвертер состоит из четырёх взаимодействующих блоков: лексического и синтаксического анализаторов, генератора кода и блока обработки ошибок [6 – 8]. Каждый из блоков выполняет определённую функцию. На рис. 2 изображена архитектура конвертера csf. Лексическим анализатором (ЛА) считывается входной VHDL-код, синтаксический анализатор (СА) вызы-

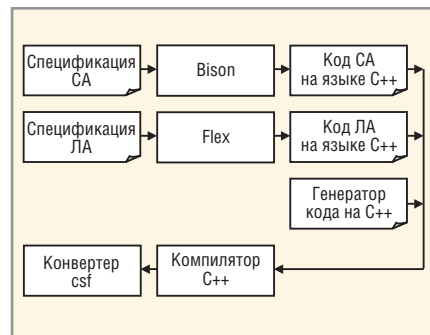


Рис. 3. Процесс программной реализации конвертера csf

вает ЛА, тот распознаёт очередную лексему [6, 7] и передаёт её СА, который на основе полученных лексем строит дерево синтаксического разбора [6, 8]. После того как обработан весь входной VHDL-код, управление передаётся генератору выходного кода, который создаёт на основе дерева разбора SF-код, эквивалентный по функциональности исходному VHDL-коду.

Разработка конвертера csf опирается на известные, хорошо апробированные инструментальные средства: генераторы лексических и синтаксических анализаторов Flex [8] и Bison [9, 10], а также язык C++ [11]. На рис. 3 изображён процесс разработки конвертера csf. На первом этапе разработки были созданы спецификации лексического и синтаксических анализаторов [9]. На их основе генераторы Flex и Bison

SENSORICA

Измерительные технологии будущего

Современные сенсорные технологии позволяют решать различные задачи: измерение, преобразование сигнала, тестирование, технологический контрол, обеспечение безопасности, позиционирование объектов, автоматизация производственных процессов.

Первичные преобразователи

Устройства обработки сигнала

Индустриальные датчики

Все виды датчиков от одного поставщика

Москва, 1-й Щемилковский пер., д. 17/19, стр. 2
Тел./факс: (495) 223-00-38
E-mail: info@sensorica.ru

построили алгоритмические описания соответствующих программ на языке программирования C++. После чего был разработан модуль генерации SF-кода и скомпилирован совместно с остальными модулями в конвертер csf.

ЭКСПЕРИМЕНТАЛЬНЫЙ СИНТЕЗ СХЕМ В БИБЛИОТЕКЕ БМК

Предложенный подход был проверен экспериментально на типовых схемах – сумматорах (Adder), множителях (Mult), декременторах (Decr), инкременторах (Incr), схемах сравнения на равенство (Eq), на «больше/равно» (Greate_eq), «меньше» (Smaller), дешифраторах (Decod), мультиплексорах (Mux). Эксперимент состоял в сравнении результатов синтеза типовых устройств комбинационной логики двумя способами, различающимися формой задания функционально эквивалентных исходных данных:

Способ 1. Синтез от исходных высокоуровневых VHDL-описаний.

Способ 2. Синтез от VHDL-описаний, представляющих собой минимизированные системы ДНФ функций.

В качестве синтезатора использовался LeonardoSpectrum [1]. В качестве библиотеки была выбрана библиотека проектирования базовых матричных кристаллов (БМК) [2, с. 159], состоящая из 35 элементов. В качестве программ минимизации использовались программы совместной минимизации систем булевых функций в классе ДНФ [5].

Результаты эксперимента приведены в таблице. Жирным шрифтом выделены лучшие решения (схемы, имеющие меньшую сложность S и меньшую задержку τ). Сравнивая результаты синтеза, можно заметить, что синтез от исходного высокоуровневого задания эффективен для сумматоров и множителей, что свидетельствует о том, что реализация компилятов в LeonardoSpectrum является весьма эффективной. Напомним, что компилятом [2] является параметри-

чески генерируемая логическая схема, реализующая оператор (в данном случае сложение и умножение) языка VHDL. Переход к двухуровневому представлению системы функций позволяет во многих случаях уменьшить задержку схем. Однако если основным параметром оптимизации является сложность, то синтез лучше проводить от исходных алгоритмических описаний. Для схем нерегулярной логики может достигаться уменьшение сложности и задержки.

ЗАКЛЮЧЕНИЕ

Использование изложенного подхода преобразования VHDL-моделей и переход к двухуровневому представлению логики синтезируемых устройств с последующей логической минимизацией может оказаться целесообразным, особенно если требуется увеличить быстродействие схем.

ЛИТЕРАТУРА

1. *Библю П.Н.* Системы проектирования интегральных схем на основе языка VHDL. StateCAD, ModelSim, LeonardoSpectrum. М.: СОЛОН-Пресс, 2005.
2. *Библю П.Н.* Синтез логических схем с использованием языка VHDL. М.: Солон-Р, 2002.
3. *Закревский А.Д.* Параллельные алгоритмы логического управления. Мн.: Институт технической кибернетики НАН Беларуси, 1999.
4. *Библю П.Н.* Описание параллельных и секвенциальных автоматов на языке VHDL. Информатика. 2005. № 1.
5. *Библю П.Н., Василькова И.В., Кардаш С.Н.* и др. Система Custom Logic автоматизированного проектирования управляющей логики заказных цифровых СБИС. Микроэлектроника. 2004. Т. 32. № 5.
6. *Ахо А., Ульман Дж., Сети Р.* Компиляторы: принципы, технологии и инструменты. Пер. с англ. М.: Вильямс, 2001.
7. *Фридл Дж.* Регулярные выражения. Библиотека программиста. С.-Петербург: Питер, 2003.
8. *Зелковиц И., Пратт Т.* Языки программирования: разработка и реализация. С.-Петербург: Питер, 2002.
9. *Хантер Р.* Основы построения компиляторов. Пер. с англ. М.: Вильямс, 2002.
10. *Костельцев А.В.* Построение интерпретаторов и компиляторов. СПб.: Наука и Техника, 2001.
11. *Страуструп Б.* Язык программирования Си++. Пер. с англ. М., СПб.: «БИНОМ» – «Невский Диалект», 2002.

Сравнение реализаций типовых устройств по различным исходным описаниям

Имя схемы	Исходная VHDL-модель		VHDL-модель системы ДНФ	
	S	τ , нс	S	τ , нс
Adder_4	75	3,73	87	2,97
Adder_5	97	4,83	110	4,92
Adder_6	119	5,92	363	8,7
Mult_4	253	7,2	648	9,5
Mult_5	451	10,6	2633	18
Decr_6	57	2,43	58	3,92
Decr_7	69	3,2	70	4,97
Decr_8	81	3,97	81	4,03
Incr_6	54	4,25	54	4,24
Incr_7	66	5,42	66	5,41
Incr_8	78	6,59	78	6,56
Eq_4	33	1,74	33	1,74
Eq_5	43	1,74	43	1,74
Greate_eq_4	39	3,21	39	2,25
Greate_eq_5	51	4,11	51	2,52
Smaller_4	39	3,18	37	2,93
Smaller_5	51	4,17	51	2,28
Decod3_8	44	1,42	44	1,42
Decoder4_16	85	1,76	85	1,78
Decoder5_32	171	2,53	133	2,83
Mux8_3	36	1,67	36	1,67
Mux16_4	75	2,03	75	2,03
Mux32_5	158	2,87	166	4,04

Новости мира News of the World Новости мира

Твердотельные суперконденсаторы

Новый тип твердотельного устройства – суперконденсатора, – изготовленный учёными из Университета Калифорнии, Лос-Анжелес, может обеспечить лучший метод сохранения информации в памяти компьютера при перебоях электроэнергии.

Конденсатор является компонентом, где запасается электрическая энергия в форме разделённых отрицательных и положительных зарядов на электродах. Так называемые суперконденсаторы примерно в тысячу раз более ёмкие, чем обычные конденсаторы, что обусловлено внутренней структурой, двойным электрическим слоем и пористостью электродов.

Как основа для быстрых источников энергии, суперконденсатор может заряжаться и разряжаться за время от единиц микросекунд до секунд, тогда как для батарей это занимает минуты и часы. Однако, плотность энергии в батареях гораздо выше. Поэтому эксперты считают, что идеальное устройство для резервного хранения информации должно быть гибридом батареи и суперконденсатора.

Между тем, для применения в такой роли суперконденсаторы должны легко изготавливаться и интегрироваться в микросхемы. Именно здесь разработка учёных и оправдывает себя: простой технологический процесс (диэлектрический слой фторида лития, помещённый между электродами из золота, серебра или алюминия), отсутствие электролита (многие другие суперконденсаторы наполовину являются миниатюрными батареями, т.к. для их работы необходим электролит) и возможность интеграции для различных применений. Ёмкость полученных суперконденсаторов составляет десятки микрофарад на см², частота перезарядки – до 10 кГц.

www.physics.com.ua

Впервые учёными получен «Золотой фуллерен»

Научному сообществу уже давно известны экзотические круглые молекулы углерода C₆₀, называемые фуллеренами (в честь открывшего их химика Бакминстера Фуллера). Недавние исследования показали, что такие круглые молекулы-клетки могут формировать и металлы, сообщает EurekAlert.

Команде учёных из Вашингтонского государственного университета под руководством профессора университета Лай-Шэна Вана (Lai-Sheng Wang) удалось син-



тезировать молекулу «золотого фуллерена», имеющую круглую форму. В отличие от углеродных фуллеренов, состоящих из 60 атомов углерода, золотые «наноклетки» состоят из 16, 17 или 18 атомов благородного металла. Новые наноструктуры назвали «полыми золотыми клетками» (hollow golden cages). Диаметр золотых наноструктур – всего 6 А. Внутри этой нанолетки можно поместить один-единственный небольшой по размерам атом, например, атом водорода.

«Нами впервые создана полая нанометаллическая структура; ранее у учёных были сомнения относительно возможности создания фуллеренов из атомов металла», – говорит проф. Ван. Вместе со знаменитым профессором-химиком Ричардом Смолли (Richard Smalley) они исследовали наноразмерные структуры – нанотрубки и фуллерены. Проф. Вану, наконец, удалось создать «полузолотую клетку».

В лаборатории молекулярной химии PNNL учёным удавалось создавать и кластеры золота Au₃₂, однако они были неоднородны и агрегированы в «комки». Проф. Ван синтезировал «чистый» Au₁₆. Больше всего Au₁₆, Au₁₇ и Au₁₈ похожи на пирамидки из золота, чем на шары. Это связано с малым количеством атомов – ведь у молекулы фуллерена 60 атомов углерода, поэтому она «круглее».

Au₁₆ и другие экзотические наноструктуры из этого ансамбля стабильны при комнатной температуре. Молекулы-клетки также воздействуют с поверхностью, на которой они размещены. Они могут выступать даже в роли катализаторов.

Проф. Ван и его коллеги в следующих экспериментах планируют «наполнить» клетку небольшими атомами с помощью процесса, называемого допированием. Как ожидают ученые, клетки будут менять свои химические свойства в зависимости от типов атомов, размещённых внутри золотых наноструктур.

www.cnews.ru

Новые свойства керамик определяют будущее трёхмерных ИС

Международная группа физиков обнаружила новые свойства керамических материалов, которые позволят в будущем создавать трёхмерные микросхемы на их основе. Исследования проводились учёными из Федерального технологического института в Цюрихе (ETH), Токийского университета и американской компании Lucent Technologies под руководством специалистов из Лондонского университетского колледжа. Было выявлено, что сложные материалы, такие как сплав на основе оксида марганца (La_{1,6}Sr_{1,4}Mn₂O₇), могут работать как интегральные микросхемы. Проводя электричество только в определённых направлениях, они дают возможность создавать металлические слои, которые отделяются друг от друга слоями изолятора толщиной всего в несколько атомов (см. рисунок). Таким образом, получаются трёхмерные структуры.

«Существует проблема проницаемости слоёв в трёхмерной микросхеме, – комментирует руководитель исследования профессор Габриэль Аеппли (Gabriel Aeppli). – Наше исследование показывает, что эта проблема решается. В данном случае мы имеем дело не с электронами, а с более крупными структурами, состоящими из электронов и связанных с ними возмущений атомной структуры материала, которые не могут проникнуть через барьер между слоями.»

Используя сканирующий туннельный микроскоп, учёные обнаружили, что керамический материал ведёт себя как металл в плоскости, параллельной его поверхности, и как изолятор в перпендикулярном направлении. Предполагается, что такие необычные проводящие свойства материала обусловлены поляронами – составными квазичастицами, состоящими из электрона и двигающейся вместе с ним деформации решетки.

www.cnews.ru

