Минимизация энергопотребления проектируемых устройств на ПЛИС типа FPGA

Владимир Вычужанин (Одесса, Украина)

В статье рассматриваются проблемы оценки и минимизации энергопотребления проектируемых устройств на ПЛИС типа FPGA с помощью анализатора мощности энергопотребления в САПР Quartus II PowerPlay.

По мере уменьшения геометрических размеров элементов ИС существенно меняется структура их энергопотребления. В прошлом доминирующей составляющей было динамическое энергопотребление. При переходе к новым технологическим процессам с меньшими топологическими нормами уменьшается напряжение питания, а значит, и потребляемая динамическая мощность. Однако при этом возрастают токи утечки и увеличивается статическая потребляемая мощность. Для высоких рабочих температур токи утечки могут увеличиваться на порядок и более.

Известно, что в статическом режиме микросхемы КМОП практически не потребляют тока. В отсутствие переключений вентилей мощность источника питания расходуется, в основном, на токи утечки затворов транзисторов (через оксид кремния, обладающий высоким удельным сопротивлением). С уменьшением норм технологических процессов уменьшается толщина оксида кремния под затворами, в результате абсолютное значение сопротивления снижается столь значительно, что говорить о пренебрежимо малом токе утечки уже нельзя.

Таким образом, статическая мощность, потребляемая устройством, определяется, прежде всего, токами утечки в состоянии покоя. Сумма токов утечки пропорциональна размеру кристалла и температуре перехода. Кроме того, на статическую потребляемую мощность оказывают влияние разброс параметров транзисторов в процессе их изготовления и отклонения напряжения питания. Модель статической потребляемой мощности может быть представлена следующим образом:

$$P_{\text{static}} = Ae^{BT_j} + C,$$

где T – температура перехода; A, B и C – константы.

Как правило, электронные устройства поставляются производителями с гарантией обеспечения статической потребляемой мощности, исходя из графика её распределения для «худшего» случая. Однако «типичная» кривая распределения статической потребляемой мощности дискретными микросхемами представляет собой вероятное статическое энергопотребление устройством и имеет вид, показанный на рисунке 1.

Динамическая потребляемая мощность является дополнительной мощностью, потребляемой дискретным устройством вследствие переключения вентилей схемы, а также заряда и разряда нагрузок емкостного характера. Основные переменные, влияющие на динамическую потребляемую мощность, представлены в формуле:

$$P_{\text{dynamic}} = \left[\frac{1}{2}CV^2 + \right.$$

$$\left. + Q_{\text{ShortCircuit}}V\right] f\ activity,$$

где C – ёмкость заряда; V – разность уровней напряжения питания; f – тактовая частота. Q – энергия короткого замыкания при переключении цепи; *activity* – процентная часть цепей устройства, переключаемых в цикле.

Качество оценки энергопотребления проектируемого устройства на ПЛИС зависит от точности определения значений передаваемых сигналов и модели энергопотребления. Для оценки энергопотребления проектируемых устройств на ПЛИС FPGA фирма Altera предложила технологию динамического управления электропитанием PowerPlay и анализатор мощности энергопотребления в САПР Quartus II PowerPlay. Она состоит из предварительной оценки энергопотребления (PowerPlay early power estimators) и анализа мощности энергопотребления (PowerPlay power analyzer), позволяющих оценить энергопотребление, начиная со стадии разработки концепции про-

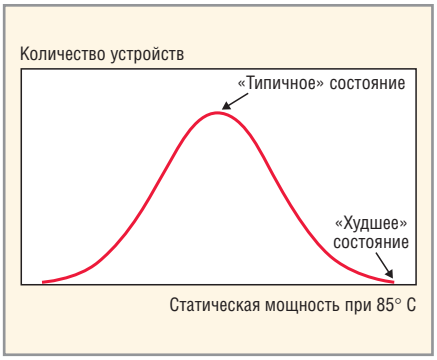


Рис. 1. Распределение статической потребляемой мощности дискретными микросхемами

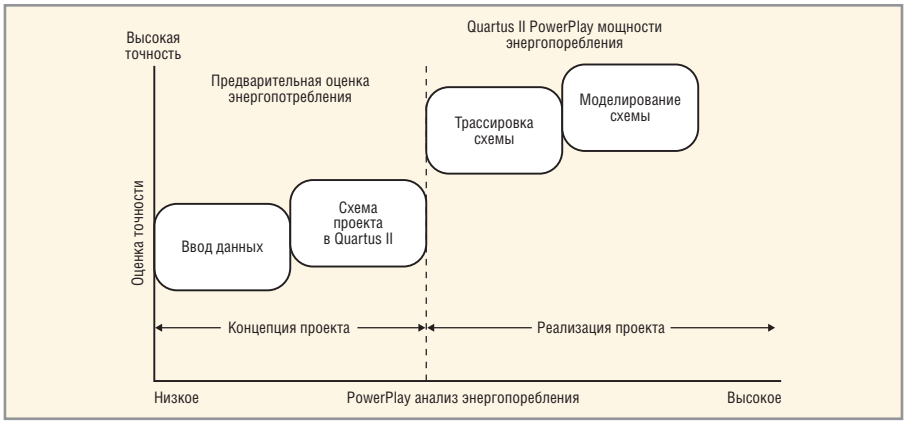


Рис. 2. Этапы использования анализатора мощности PowerPlay

екта и до его схемной реализации (см. рис. 2).

Точный анализ и оценка энергопотребления также необходимы при проектировании узлов системы электропитания (стабилизаторов напряжения, теплоотводов, системы охлаждения) и расчёте затрат, связанных с разработкой устройств на ПЛИС.

В качестве примера на рисунке 3 показана таблица предварительной оценки энергопотребления с использованием рабочего листа PowerPlay для проекта на ПЛИС Stratix III, а на рисунке 4 – главный лист электронной таблицы в PowerPlay early power estimators.

Предварительные оценки энергопотребления утилитой PowerPlay early power estimators основываются на довольно точных моделях функциональных компонентов в FPGA. Однако при таком подходе не хватает важной информации о конфигурации и размещении используемой логики и маршрутизации соединений. Поэтому оценки энергопотребления с помощью PowerPlay early power estimators используются только на стадии разработки концепции проекта.

	A	B	C	D	E	F	G	H
1	EARLY_POWER_ESTIMATOR_FILE_FORMAT_VERSION	6						
2	QUARTUS_II_VERSION	9.0 Build 235 06/17/2009 SP 2 SJ Full Version						
3	PROJECT	fractal						
4	REVISION	fractal_extre						
5	PROJECT_FILE	C:/Powe_Lab_and_Test_designs/fractal.qpf						
6	TIME	Fri Aug 14 11:45:17 2009						
7	TIME_SECONDS	1250275517						
8	FAMILY	Stratix III						
9	DEVICE	EP3SE260						
10	PACKAGE	FBGA						
11	PART	EP3SE260H780C4						
12	POWER_USE_DEVICE_CHARACTERISTICS	TYPICAL						
13	POWER_AUTO_COMPUTE_TJ	ON						
14	POWER_TJ_VALUE	25						
15	POWER_USE_CUSTOM_COOLING_SOLUTION	OFF						
16	MIN_JUNCTION_TEMPERATURE	0						
17	MAX_JUNCTION_TEMPERATURE	85						
18	POWER_PRESET_COOLING_SOLUTION	23 mm heat sink with 200 LFpM airflow						
19	POWER_BOARD_THERMAL_MODEL	None (Conservative)						
20	POWER_USE_TA_VALUE	25						
21	POWER_BOARD_TEMPERATURE	-1						
22	POWER_OJC_VALUE	0.1						
23	POWER_OCS_VALUE	0.1						
24	POWER_USA_VALUE	1.8						
25	POWER_OJB_VALUE	-1						
26	VCCIO		1A	2.5	1B	0	1C	2.5 2C
27	VCCPD		1A	2.5	1B	0	1C	2.5 2C
28	RAIL_VOLTAGES		VCC	1.1	VCCPT	2.5	VCCA_PLL	2.5 VC
29	HIGH_SPEED		NUM_HIGH_SPEED_M9K block_TILES	35	NUM_M9K block_TILES_USED	35		
30								
31								
32	BLOCK	M9K block	count	16	ram_mode	Simple Dual Port	ram_read_duri	new ra
33	BLOCK	M9K block	count	3	ram_mode	Simple Dual Port	ram_read_duri	new ra
34	BLOCK	M9K block	count	16	ram_mode	Simple Dual Port	ram_read_duri	new ra
35	BLOCK	Combinational cell	count	28	avg_toggle_rate	181153.408	avg_toggle_rat	0 av
36	BLOCK	Combinational cell	count	2957	avg_toggle_rate	7292423.461	avg_toggle_rat	0.147695 av
37	BLOCK	Combinational cell	count	47	avg_toggle_rate	639806.5769	avg_toggle_rat	0.044742 av
38	BLOCK	Clock enable block	count	1	avg_toggle_rate	0	avg_toggle_rat	0 av
39	BLOCK	Clock enable block	count	1	avg_toggle_rate	0	avg_toggle_rat	0 av
40	BLOCK	Clock enable block	count	1	avg_toggle_rate	26500000	avg_toggle_rat	1.993007 av
41	BLOCK	Clock enable block	count	1	avg_toggle_rate	26550000	avg_toggle_rat	2 av
42	BLOCK	Clock enable block	count	1	avg_toggle_rate	98750000	avg_toggle_rat	2 av
43	BLOCK	Register cell	count	2957	avg_toggle_rate	3790981.691	avg_toggle_rat	0.076779 av
44	BLOCK	Register cell	count	71	avg_toggle_rate	249731.7324	avg_toggle_rat	0.017464 av
45	BLOCK	MLAB cell	count	1	mlab_width	8	mlab_depth	4 av
46	BLOCK	I/O pad	count	16	avg_toggle_rate	442715.8125	avg_toggle_rat	0 av
47	BLOCK	I/O pad	count	26	avg_toggle_rate	982211.5385	avg_toggle_rat	0 av
48	BLOCK	I/O pad	count	1	avg_toggle_rate	100850000	avg_toggle_rat	2.042532 av
49	BLOCK	I/O pad	count	4	avg_toggle_rate	12900	avg_toggle_rat	0.000263 av

fractal_extre_early_pwr

Рис. 3. Пример таблицы результатов предварительной оценки энергопотребления ПЛИС Stratix III

Анализатор энергопотребления в программе PowerPlay power analyzer использует результаты моделирования сигналов в схеме проектируемого устройства для точной оценки динамических потребляемых мощностей. На рисунке 5 приведено главное окно программы, а на рисунке 6 – окно отчёта PowerPlay power analyzer в Quartus II для проекта на ПЛИС Stratix III.

В программе PowerPlay power analyzer версии Quartus II реализован ряд усовершенствований, позволяю-

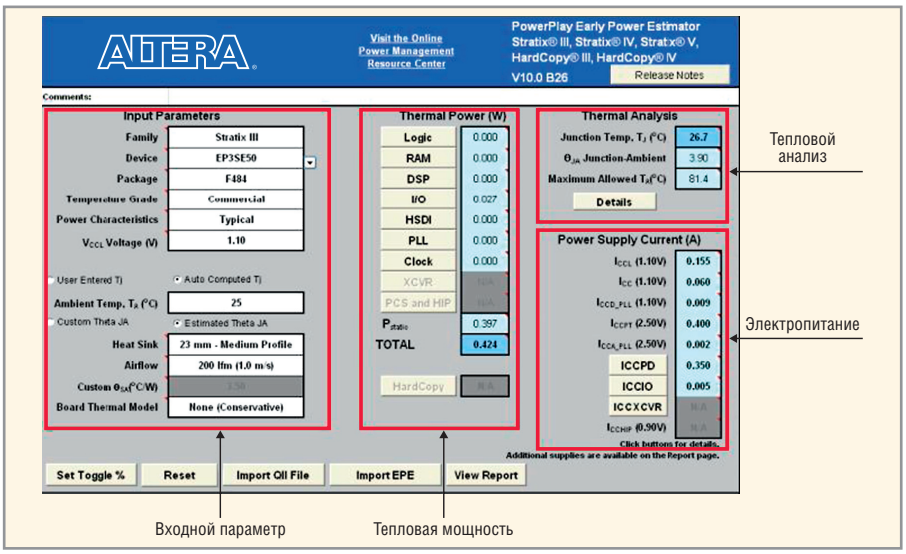


Рис. 4. Главный лист таблицы в программе PowerPlay early power estimators

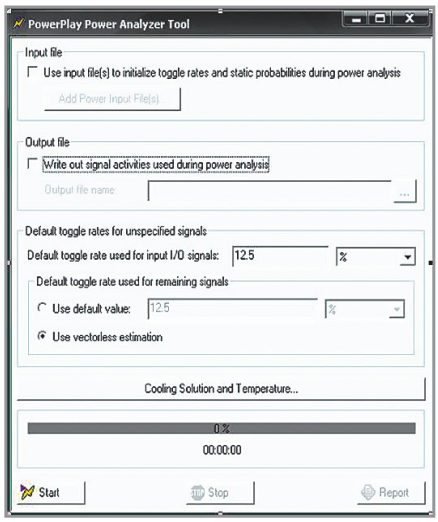


Рис. 5. Главное окно утилиты PowerPlay power analyzer в пакете программ Quartus II

щих минимизировать энергопотребление в разрабатываемом проекте за счёт оптимизации схемы синтезируемого устройства на ПЛИС, размещения его элементов и маршрутизации соединений, исходя из величины потребляемой мощности. Статическая и динамическая составляющие мощности моделируются отдельно с использованием инструментов анализа мощности в PowerPlay power analyzer. При этом имеется возможность оценить энергопотребление на всех этапах проектирования и выдать рекомендации по снижению энергопотребления в конкретном проекте.

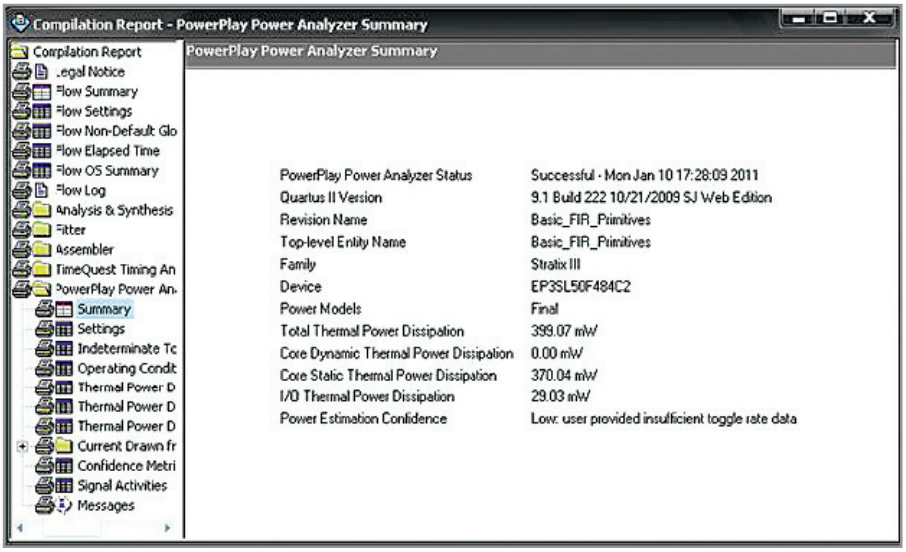


Рис. 6. Представление отчёта в программе PowerPlay power analyzer

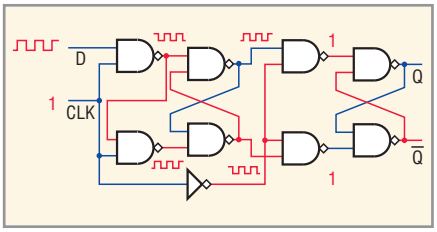


Рис. 7. Внутренние соединения и состояния схемы регистра

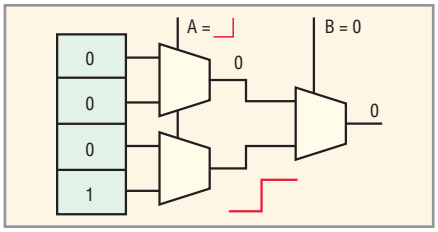


Рис. 8. Внутреннее переключение логических элементов «И» в схеме мультиплексора

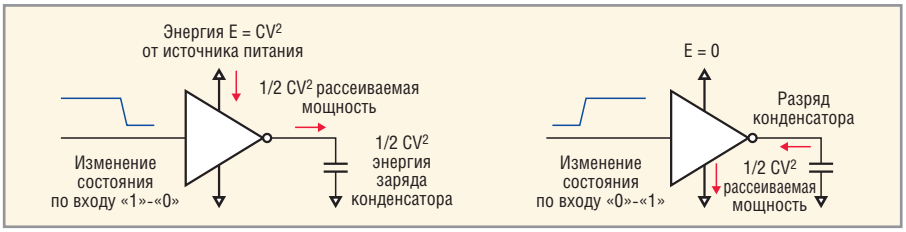


Рис. 9. Мощности, потребляемые инвертором

Следует отметить, что известные средства анализа потребляемой мощности проектируемыми устройствами обычно рассматривают модель одного типа для каждой электронной цепи с сосредоточенными нагрузками емкостного характера. В инструментах PowerPlay фирмой Altera применён другой подход, основанный на использовании двух типов динамических моделей электропитания – электронной и эмпирической.

Рассмотрим процесс моделирования на основе электронных динамических моделей электропитания с помощью PowerPlay power analyzer. В качестве примера воспользуемся субблоками адаптивного логического модуля (ALM) ПЛИС серии Stratix или логического элемента (LE) ПЛИС серии Cyclone. Создание моделей, поддерживающих все конфигурации проектируемых блоков, слишком затратно, поэтому каждый блок, поддерживающий небольшое число конфигураций, разбивается на субблоки. В результате полная и в то же время детальная модель энергопотребления устройства разрабатывается на основе моделирования конфигурации, образованной сетью субблоков. Утилита PowerPlay power analyzer дополнительно учитывает внутренние переходы каждого субблока и в ходе моделирования точно предсказывает

потребляемую мощность во внутренних узлах, например, для соединений и состояний схемы регистра, показанного на рисунке 7.

В статической модели простого двухвходового логического элемента, реализованного непосредственно в субблоках ALM или LE, обычно не принимают в расчёт энергию источника питания. Однако, при анализе энергопотребления с помощью PowerPlay power analyzer на логических элементах «И», например, мультиплексора, учитывается исходное состояние его входов и электрические соединения элементов. В результате потребляемая мощность при внутренних переключениях схемы мультиплексора подсчитывается более точно (см. рис. 8).

При анализе и оценке энергопотребления в проектируемых устройствах на FPGA следует помнить, что при маршрутизации соединений блоков значительная часть динамической мощности расходуется на ток короткого замыкания и заряда-разряда емкостных нагрузок. На рисунке 9 показано изменение энергопотребления в схеме инвертора при переключении емкостной нагрузки. Ёмкости металлических соединений определяются их длиной, толщиной, расстояниями от соседних дорожек и слоем, в котором они реализованы. В программе PowerPlay power analyzer Quartus II имеется база данных с точными значениями емкостей для каждого возможного маршрута соединительных проводов.

После выполнения предварительной оценки энергопотребления осуществляется моделирование электропитания с использованием программного обеспечения Quartus II по каждому входу и выходу схемы. Например, для семейств FPGA Stratix III и Cyclone III в программе PowerPlay power analyzer учитываются нагрузки емкостного характера, параметры, описывающие внешние связи микросхемы, а также соответствующие соединения и последствия возможного обрыва проводника для каждого входа/выхода, как показано на рисунке 10. На рисунке 11 приведено окно с результатами определения электрических параметров и моделирования энергопотребления устройством на ПЛИС.

Реализация в современных ПЛИС FPGA режимов пониженного энергопотребления PowerPlay позволяет существенно уменьшить статическую потребляемую мощность. Использование программы PowerPlay power analyzer для оценки энергопотребления проектируемых устройств на ПЛИС FPGA позволяет добиться уменьшения электропотребления в среднем на 10% без ухудшения параметров. Учитывая значительное снижение энергопотребления ПЛИС в динамических режимах, можно проектировать более экономичные устройства по сравнению с их функциональными аналогами на базе специализированных или стандартных ИС.

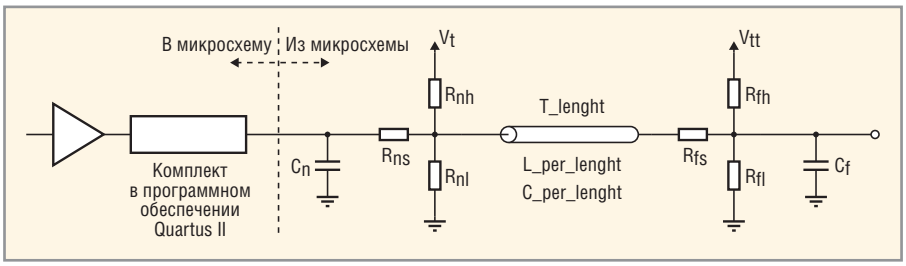
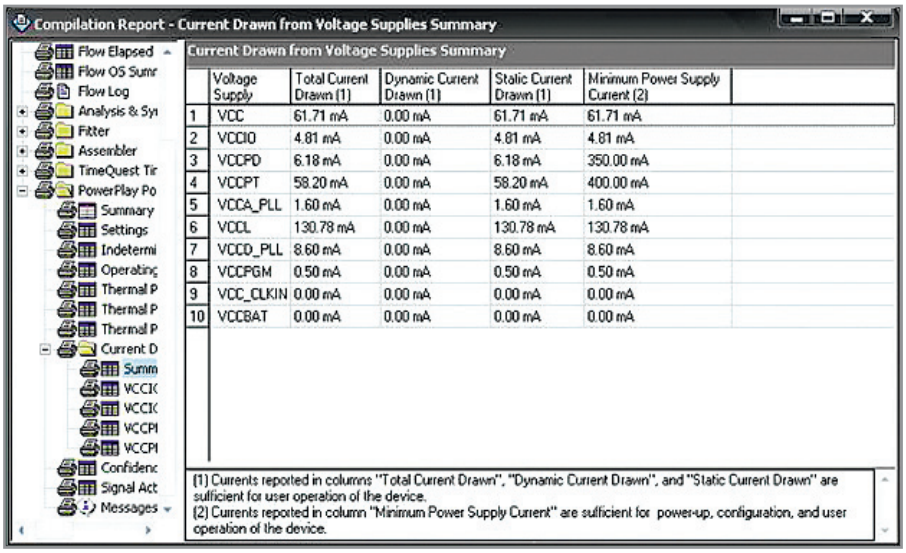


Рис. 10. Развёрнутая модель трассы энергопотребления



	Voltage Supply	Total Current Drawn (1)	Dynamic Current Drawn (1)	Static Current Drawn (1)	Minimum Power Supply Current (2)
1	VCC	61.71 mA	0.00 mA	61.71 mA	61.71 mA
2	VCCIO	4.81 mA	0.00 mA	4.81 mA	4.81 mA
3	VCCPD	6.18 mA	0.00 mA	6.18 mA	350.00 mA
4	VCCPT	58.20 mA	0.00 mA	58.20 mA	400.00 mA
5	VCCA_PLL	1.60 mA	0.00 mA	1.60 mA	1.60 mA
6	VCCL	130.78 mA	0.00 mA	130.78 mA	130.78 mA
7	VCCD_PLL	8.60 mA	0.00 mA	8.60 mA	8.60 mA
8	VCCPGM	0.50 mA	0.00 mA	0.50 mA	0.50 mA
9	VCC_CLKIN	0.00 mA	0.00 mA	0.00 mA	0.00 mA
10	VCCBAT	0.00 mA	0.00 mA	0.00 mA	0.00 mA

Рис. 11. Окно программы PowerPlay power analyzer с результатами анализа энергопотребления ПЛИС