

Электронные устройства для «цифрового дома»

Владимир Вычужанин (г. Одесса, Украина)

Термины «интеллектуальное здание», «цифровой дом», «умный дом» всё чаще появляются на страницах компьютерных, телекоммуникационных и массовых изданий. Однако в эти словосочетания вкладывают разный смысл: одни авторы подразумевают дом, заполненный компьютерами, другие – офис со структурированной кабельной системой, третьи описывают набор домашних автоматов.

ВВЕДЕНИЕ

Всё началось в 1999 г., когда в Лондоне был построен Hi-Tech House (высокотехнологичный дом). Кроме стандартного набора оборудования, он был оснащён сетевой инфраструктурой и различными электронными приспособлениями. В настоящее время во многих строящихся и капитально ремонтируемых зданиях, от крупных общественных и жилых сооружений до коттеджей, устанавливаются средства контроля и управления. Отличительной чертой интеллектуального здания является объединение отдельных подсистем различных производителей в единый управляемый комплекс. При этом концепция «цифрового дома» подразумевает:

- создание интегрированной системы управления всеми инженерными системами здания (энергоснабжение, водоснабжение, кондиционирование воздуха, безопасность, беспроводной доступ и др.);
- «устранение» обслуживающего персонала;
- передачу функций контроля и принятия решений интегрированной

системе управления зданием или обеспечение дистанционного управления.

Компьютеры и цифровые аппараты, домашние автоматизированные устройства, кабельная и другие системы жизнеобеспечения жилища, беспроводной интерфейс передачи данных и управляющих сигналов – всё это входит в понятие «цифровой дом», которое, таким образом, обозначает совокупность инженерно-технических решений, направленных на создание эффективной системы управления зданием для максимального удовлетворения потребностей проживающих в нём людей.

Достигается это, в первую очередь, интеграцией в единую информационно-управляющую инфраструктуру основных систем здания и их взаимодействием на базе единой среды передачи данных, основу которой составляют локальные и глобальные компьютерные сети. Система управления зданием, которую в России чаще называют системой автоматизации и диспетчеризации инженерного оборудования, представляет собой

аппаратно-программный комплекс, осуществляющий сбор, хранение и анализ данных, поступающих от различных систем здания, а также управление работой этих систем посредством сетевых контроллеров.

Интеллектуальные сетевые контроллеры, использующие открытые протоколы и стандарты передачи данных LonWork и BACNet, осуществляют управление подведомственными инженерными системами, а также обмен данными с другими контроллерами. На основе собранной информации сетевые контроллеры посылают команды контроллерам инженерных систем в рамках заложенных алгоритмов реакции на события в штатных или нештатных ситуациях.

Все эти инженерные системы могут подключаться к системе управления зданием как одновременно, так и поэтапно. Типичная структурная схема системы управления зданием показана на рисунке 1. Требования к системам автоматизации и диспетчеризации жилых и общественных зданий, сформулированные в строительных нормах и правилах (ВСН 60-89 «Устройства связи, сигнализации и диспетчеризации жилых и общественных зданий», СНиП 3.05.07-85 «Системы автоматизации» и др.), создали основу для интеграции локальных решений в единую систему управления зданием.

Многоуровневые интеллектуальные системы управления (см. рис. 2) отдельными элементами, установленными по всему дому, напоминают по своей архитектуре автоматизированные системы управления технологическими процессами (АСУ ТП). В центре такой сети находится ядро – универсальная вычислительная платформа, которая обеспечивает взаимодействие разнообразной цифровой техники. На сегодняшний день такой платформой является персональный компьютер (ПК), поскольку ни одно другое устройство не может конкурировать с ним по гибкости, производительности, универсальности, функциональности и прочим характеристикам, важным с точки зрения реализации цифрового дома.

Взаимодействие устройств, как правило, осуществляется беспроводным способом. Центральный ПК обеспечивает общее управление и через локальную сеть Ethernet связан с контроллерами системного уровня,

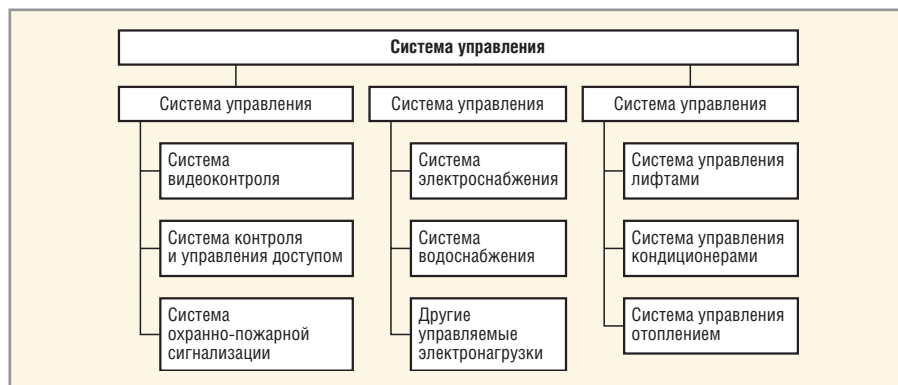


Рис. 1. Структурная схема системы управления зданием

которые могут подключаться непосредственно к датчикам и исполнительным механизмам либо через шину взаимодействовать с контроллером эксплуатационного уровня в различных зонах здания. В АСУ осуществляется опрос датчиков состояния инженерного оборудования, первичная обработка и накопление данных с последующей передачей на сервер для дальнейшей обработки, хранения и визуализации на пульте оператора.

КОНТРОЛЛЕРЫ

Для производителей электронной техники проекты «цифрового дома» имеют большую коммерческую привлекательность. Предлагаемые на рынке исполнительные контроллеры прямого цифрового управления DDC (Direct Digital Control) управляют локальными объектами «цифрового дома». Объектные контроллеры обслуживают ограниченное число системных входов и выходов и, как правило, размещены вблизи управляемого объекта и относящихся к нему датчиков. Контроллеры верхнего уровня подключаются к локальной сети здания и обеспечивают связь с контроллерами нижнего уровня – исполнительными контроллерами. Датчики температуры, влажности и т.п. подключаются к объектным контроллерам. К ним же подсоединяется оконечное оборудование – силовые реле электродвигателей и ламп освещения, приводы вентиляционных заслонок, замки дверей и др.

Компания Mitsubishi Electric предлагает специализированные контроллеры PACYG60MCA, PAC-YG63MCA и PACYG66DCA для решения задач управления, что позволяет ей интегрировать кондиционерное оборудование в системы диспетчеризации зданий. Контроллер PAC-YG60MCA представляет собой счётчик импульсов, поступающих от внешних устройств, и предназначен для учёта потребления электроэнергии, воды, газа или тепла в инженерных системах здания. С помощью контроллера PACYG60MCA можно не только проводить учёт потребления, но и решать связанные с ним задачи. Например, разделить потребляемую наружным блоком электроэнергию между пользователями одной системы кондиционирования воздуха, ограничить подаваемую мощность или пи-

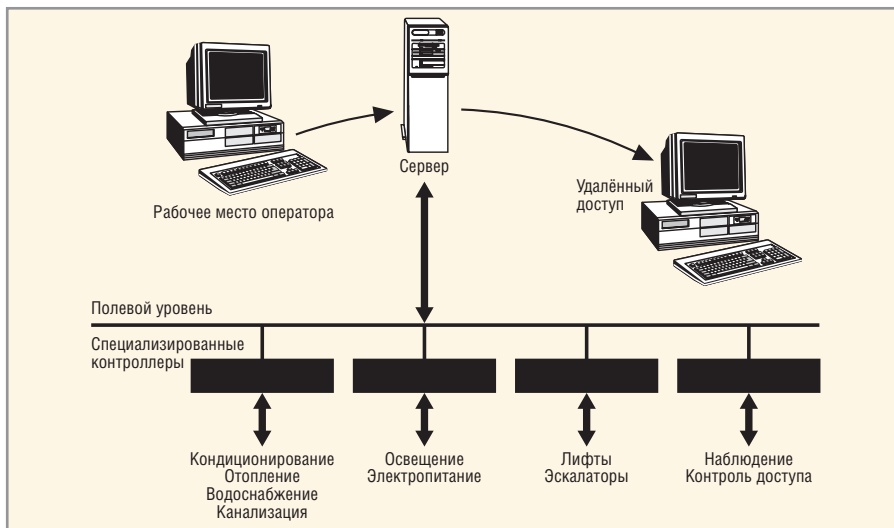


Рис. 2. Структурная схема многоуровневой системы управления зданием

ковые значения нагрузок на электрическую сеть.

Контроллер PAC-YG63MCA позволяет организовать взаимодействие дистанционных датчиков и системы кондиционирования воздуха, осуществляя мониторинг температуры и влажности в обслуживаемых помещениях, а также управлять кондиционерами по сигналам внешних датчиков. Контроллер PAC-YG63MCA удобно использовать там, где необходимо создать независимый от системы кондиционирования мониторинг температуры или влажности либо поддерживать влажность и температуру в определённых зонах помещения со специальным микроклиматом.

Контроллер PAC-YG66DCA представляет собой многоканальный прибор для подключения внешних цепей управления и контроля. Он предназначен для управления вентиляцией, освещением и т.п., а также системами кондиционирования, изготовленными другими производителями.

Следует отметить, что в настоящее время в России наблюдается «бум» индивидуального строительства. Желание застройщиков и уровень их благосостояния позволяют реализовывать более комфортные системы обеспечения микроклимата, чем регламентируемые СНиП и санитарными нормами. С другой стороны, индивидуальные застройщики вынуждены устраивать децентрализованные инженерные системы (местные котельные, скважинный водозабор) и поэтому заинтересованы в создании эффективных и комфортных зданий и экономичных систем

обеспечения микроклимата. Поэтому основной задачей проектирования систем микроклимата «цифрового дома» является энергосбережение и интеллектуальное управление инженерными системами.

ЗАДАЮЩЕЕ УСТРОЙСТВО

При решении задач, связанных с функционированием «цифрового дома», помимо контроллеров, могут использоваться другие технические средства для решения задач локального управления. Одним из таких средств являются задающие устройства (ЗУ), формирующие требуемые уровни входных сигналов для системы управления. Автором было разработано ЗУ на основе ПЛИС, формирующее плавное изменение параметра регулирования при его переходе от одного уровня к другому с требуемой скоростью.

Схема интегрирующего ЗУ, реализованного в дискретной форме, приведена на рисунке 3. Она состоит из формирователя заданного кода (ФЗК), управляющего делителя частоты (УДЧ) и генератора тактовых импульсов (ГТИ). В состав ФЗК входят: компаратор К, ячейка управле-

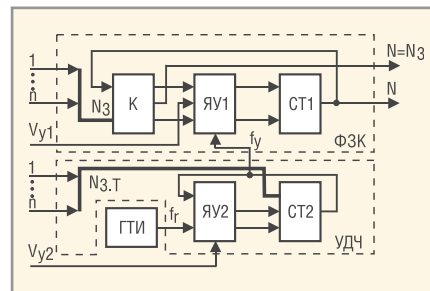


Рис. 3. Функциональная схема интегрирующего задающего устройства

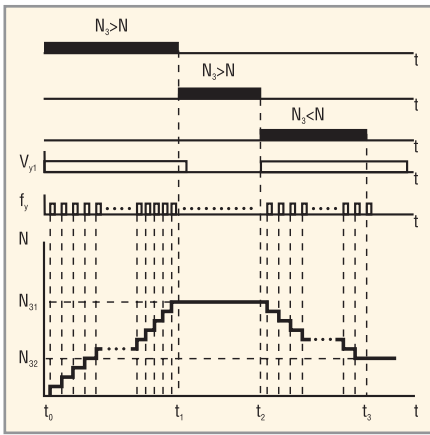


Рис. 4. Временные диаграммы, поясняющие работу цифрового ЗУ

ния ЯУ1 и реверсивный счётчик СТ1; УДЧ образуют ячейка управления ЯУ2 и вычитающий счётчик СТ2.

Цифровой код задания по уровню N_3 преобразуется в ФЗК в код числа N на выходе ЗУ, ступенчато изменяющийся от начального значения N_0 до установившегося N_3 в течение времени $t = (N_3 - N_0) / f_y$. С блока УДЧ на вход ячейки управления (ЯУ1) ФЗК поступает сигнал с управляющей частотой f_y . В зависимости от задания темпа $N_{3,T}$, скорость изменения кода числа N на выходе ЗУ определяется частотой $f_y = f_r / N_{3,T}$, где f_r – частота генератора тактовых импульсов.

На рисунке 4 приведены временные диаграммы, поясняющие работу цифрового ЗУ. В начальный момент

времени t_0 счётчик СТ1 обнулён. Если на входе ФЗК задан числовой уровень $N_3 = N_{31}$, то с выхода компаратора «больше» сигнал подаётся в ячейку управления ЯУ1. При наличии сигнала управления $V_{y1} = 1$ на вход суммирования счётчика СТ1 проходят импульсы с частотой $f_y = f_{y1}$ от УДЧ, задающего скорость интегрирования (число $N_{3,T} = N_{3,T1}$). В процессе суммирования на выходе счётчика возрастает число N . Суммирование прекращается при $N = N_{31}$ в момент времени t_1 , при сохранении $V_{y1} = 1$, когда на выходе компаратора «равенство» появляется лог. 1.

Если на входе ФЗК новое задание удовлетворяет неравенству $N_{32} < N_{31}$, то на выходе компаратора «меньше» появляется лог. 1 (момент времени t_2). При $V_{y1} = 1$ открывается элемент ячейки управления ЯУ1, и импульсы УДЧ с частотой f_{y2} , зависящей от $N_{3,T} = N_{3,T2}$, проходят на вход вычитания счётчика СТ1. При вычитании на выходе счётчика происходит уменьшение числа N , которое прекращается при $N = N_{32}$ (момент времени t_3 , при сохранении $V_{y1} = 1$).

Скорость интегрирования устанавливается счётчиком СТ2 на основе числового кода $N_{3,T}$. Появившееся на выходе счётчика СТ2 число подаётся обратно на вход ЯУ2. При наличии разрешающего сигнала управления $V_{y2} = 1$ сигнал с частотой f_r проходит

через ЯУ2 на вход СТ2, работающего в режиме вычитания. Счётчик СТ2 устанавливается в нулевое состояние после прохождения числа импульсов, равного $N_{3,T}$.

Системы автоматического регулирования (САР) «цифрового дома» обрабатывают множество параметров, число которых определяет количество необходимых ЗУ. Представленная на рисунке 3 функциональная схема ЗУ, многократно повторенная в рамках одной многопараметрической САР, требует применения большого числа ИС. Появление ПЛИС существенно расширило возможности проектировщиков цифровых устройств, освободив их от необходимости использовать ИС малой и средней степени интеграции.

При проектировании ЗУ использовалась САПР QuartusII v7.2, позволяющая реализовать схему на базе ПЛИС фирмы Altera и обеспечивающая синтез структуры и трассировку внутренних связей ПЛИС, подготовку данных для программирования и конструирования ПЛИС, функциональное моделирование и временной анализ, программирование и конструирование ПЛИС. В результате компиляции ЗУ в QuartusII v7.2 была получена структура проекта, приведённая на рисунке 5, а также выбрана ПЛИС типа MAX7000 (EPM7032LC44-6).

Функциональная схема рис. 5 состоит из созданных символов: компаратора LPM_COMPARE; ячейки управления на двух элементах И (AND2); реверсивного счётчика СТ1 с тактовым входом и с входом асинхронного сброса; ячейки управления на инверторах (NOT), элементах И (AND3), ИЛИ-НЕ (NOR2); RS-триггере SRFF; вычитающего счётчика LPM_COUNTER.

Схема ЗУ на ПЛИС работает следующим образом. Двоичный четырёхразрядный код задания подаётся на вход компаратора LPM_COMPARE, где сравнивается с сигналом, поступающим с выхода реверсивного счётчика СТ1. Если $N > N_3$, то код задания подаётся на верхний элемент AND2, если $N < N_3$ – на нижний. При наличии разрешающего сигнала V_{y1} на входах элементов AND2 код задания поступает на вход суммирования или вход вычитания счётчика СТ1. Если сигнал обратной связи через элемент NOR2 переводит триггер SRFF в лог. 1, то числовой код $N_{3,T}$ записывается в счётчик LPM_COUNTER при его нуле-

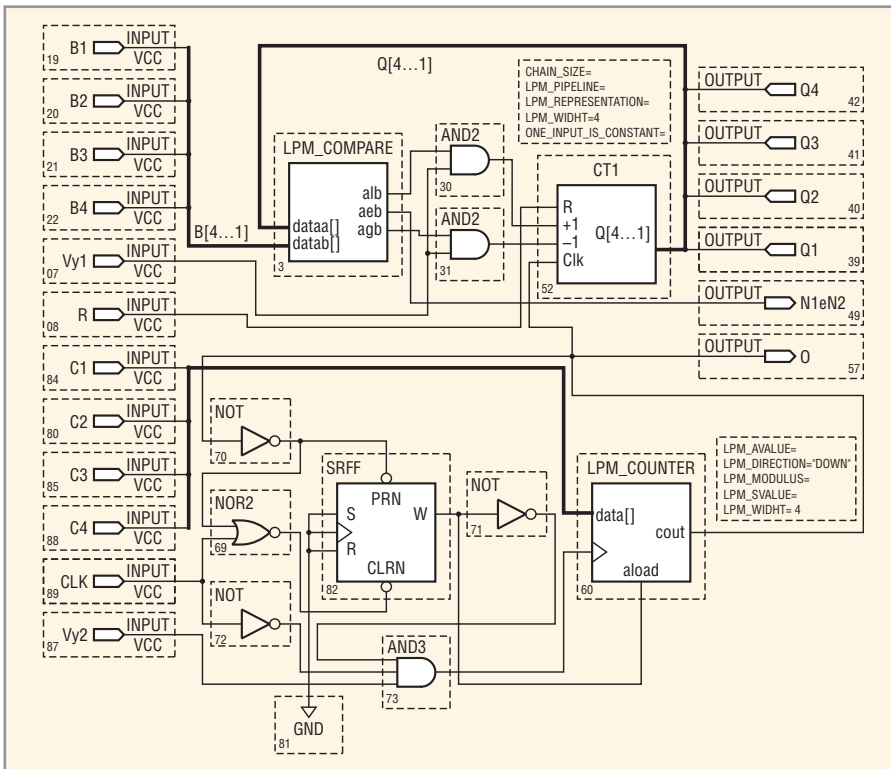


Рис. 5. Функциональная схема ЗУ на ПЛИС

вом состоянии. При этом единичный сигнал с прямого выхода триггера подаётся на вход счётчика, давая разрешение на запись числа $N_{3,T}$.

Появившийся на выходе счётчика LPM_COUNTER код записанного числа через обратную связь формирует сигнал лог. 0 на S-входе и лог. 1 на R-входе триггера при отсутствии сигнала f_T генератора тактовых импульсов. Триггер переходит в нулевое состояние и блокирует счётчик LPM_COUNTER от записи входного кода. При наличии разрешающего единичного сигнала управления V_{y2} через элемент AND3 проходит инверсный сигнал f_T на вход LPM_COUNTER, и счётчик работает в режиме вычитания. Сигнал обратной связи вновь переводит триггер в лог. 1, разрешая запись числа $N_{3,T}$ в счётчик LPM_COUNTER. Сигнал триггера лог. 1 длительностью в один период работы ГТИ повторяется и образует последовательность выходных импульсов устройства с частотой f_y , задавая скорость интегрирования счётчику CT1.

На основе созданных при компиляции выходных файлов осуществлено моделирование работы проекта с помощью симулятора QuartusII v7.2,

проверяющего логические операции и внутренние временные соотношения проекта, реализованного на ПЛИС MAX7000 (EPM7032LC44-6). Фрагмент файла с результатами моделирования разработанного интегрирующего ЗУ показан на рисунке 6.

Сглаживающее устройство

При реализации управляющих воздействий, прилагаемых к исполнительным устройствам «цифрового дома», часто возникает потребность сгладить ступенчатые управляющие воздействия на исполнительные устройства. Объясняется это тем, что при передаче управляющих воздействий на исполнительные устройства САР необходимо обеспечить плавный разгон и торможение движущихся частей исполнительных механизмов, чтобы исключить ударное взаимодействие деталей и динамические перегрузки. Использование аналоговых схем для сглаживания ступенчатых сигналов не обеспечивает необходимую точность управляющих воздействий. Для сглаживания ступенчатых воздействий при управлении исполнительным механизмом

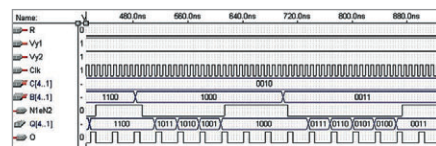


Рис. 6. Результаты моделирования задающего устройства

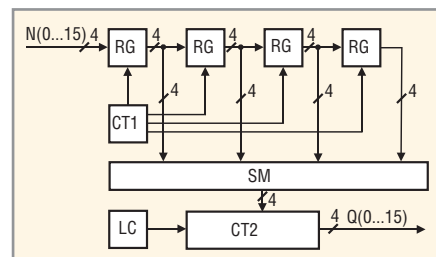


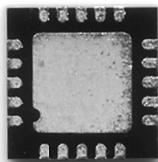
Рис. 7. Блок-схема устройства управления исполнительным механизмом

по заданиям цифровой системы регулирования разработано устройство, блок-схема которого приведена на рисунке 7. Предлагаемое устройство может быть использовано для исполнительных механизмов САР вентиляции и кондиционирования воздуха «цифрового дома».

Блок-схема цифрового фильтра, сглаживающего ступенчатые воздействия, содержит: последовательно

ТВОЙ ШАГ В МИР БЕЗ ПРОВОДОВ:

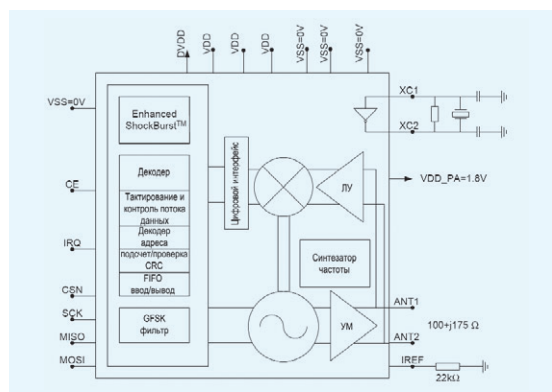
однокристалльный трансивер nRF24L01
Nordic Semiconductor
 с пропускной способностью 2 Мбит/с
 и аппаратной поддержкой протокола Enhanced Shock Burst



Краткие характеристики nRF24L01

Параметр	Значение
Минимальное питающее напряжение	1,9 В
Максимальная выходная мощность	0 дБм
Максимальная скорость передачи (радиоканал)	2 МБод
Рабочий температурный диапазон	-40...+85°C
Чувствительность при скорости 1 МБод	-85 дБм
Средний ток потребления при мощности -6 дБм	0,05 мА
Пиковое потребление при передаче на -0 дБм	11,3 мА
Пиковое потребление при приеме	22 мА / 600 мкс
Максимальное число одновременных подключений*	6
Количество частотных каналов	125

*Режим работы в качестве принимающей стороны



Основные достоинства:

- Высокая скорость передачи данных
- Простое подключение к внешнему микроконтроллеру по последовательной шине
- Минимум внешних компонентов
- Минимальный ток потребления
- Компактность
- Низкая стоимость
- Встроенный аппаратный протокол передачи данных с автоматическим подтверждением приёма пакета

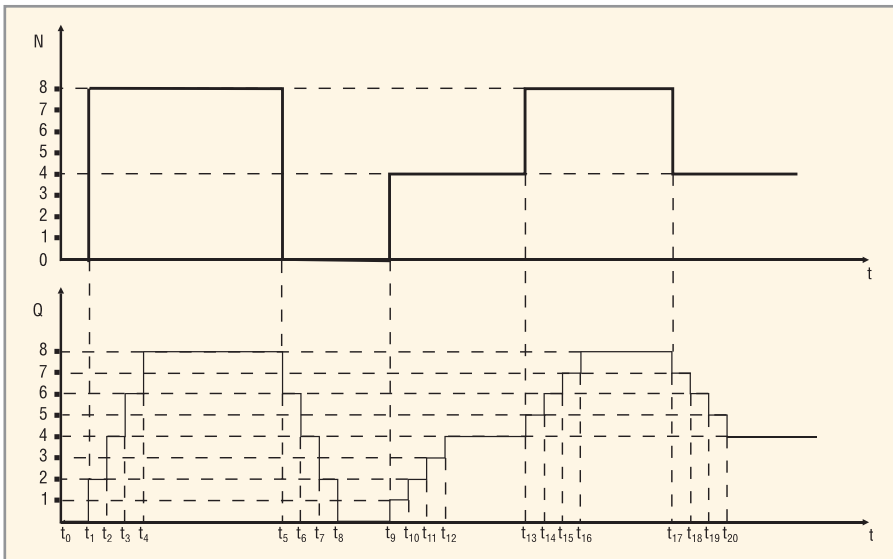


Рис. 8. Временные диаграммы, поясняющие работу цифрового фильтра

включенные четыре регистра RG; счётчик CT1, формирующий сигналы, разрешающие загрузку данных в соответствующий регистр; многоканальный сумматор SM; делитель CT2 с коэффициентом деления 4 для усреднения суммы, полученной в SM; формирователь коэффициента деления LC. Число входных регистров, уменьшенное на единицу, определяет число промежуточных градаций при сглаживании ступенчатого сигнала. Для сглаживания ступенчатых воздействий на исполнительные устройства в установках вентиляции и кондиционирования воздуха достаточно трёх промежуточных градаций.

На рисунке 8 приведены временные диаграммы, поясняющие работу

цифрового фильтра. В начальный момент времени t_0 во всех регистрах записаны нули и на выходах счётчика CT1, сумматора SM и делителя CT2 присутствуют нулевые коды. Предположим, что сигнал N на входе фильтра изменяется, как показано на рисунке 8. В момент t_1 в первый регистр записывается число $N = 8$, а в остальных регистрах сохраняются нулевые коды. На вход сумматора SM подается число 8, на вход делителя – число 2. В следующий момент времени t_2 число 8 присутствует как в первом, так и во втором регистрах. Среднее значение суммы на выходе делителя равно четырём. В момент t_3 на выходе сумматора появляется число 24, на выходе делителя – число 6. В момент t_4 число

8 заполняет все регистры и значение на выходе делителя достигает 8. Обратный процесс ($t_5...t_8$) происходит аналогично. В момент времени t_9 на вход фильтра поступает число $N = 4$, и шаг квантования по амплитуде уменьшается вдвое (до 1). Формирование промежуточных градаций происходит аналогичным образом.

Для реализации схемы цифрового фильтра использовалась ПЛИС фирмы Altera. При компиляции схемы фильтра в QuartusII v7.2 была получена структура проекта, функциональная схема которого приведена на рисунке 9, а также выбрана микросхема ПЛИС типа ACEX1K (EP1K10TC100-1).

Функциональная схема (рис. 9) состоит из модулей CPLD_1 и CPLD_2 – символов, представляющих оригинальные схемы. Модуль CPLD_2 (см. рис. 10) состоит из: сумматора ADDER (для арифметического сложения чисел, поступающих на его четыре 4-разрядных входа и 6-разрядный выход); делителя на 4 LPM_DIVIDE (с входами подачи суммарного сигнала (numer) и коэффициента деления (denom[]), входом асинхронного сброса (aclr) и выходом с результатом деления (quotient[])); делителя LPM_CONSTANT (формирователя коэффициента деления на 4).

Схема цифрового фильтра работает следующим образом. На входы сумматора ADDER A[4...1] (см. рис. 10) параллельно подаётся сигнал, в котором коды четырёх разрядов соответствуют коду входного сигнала фильт-

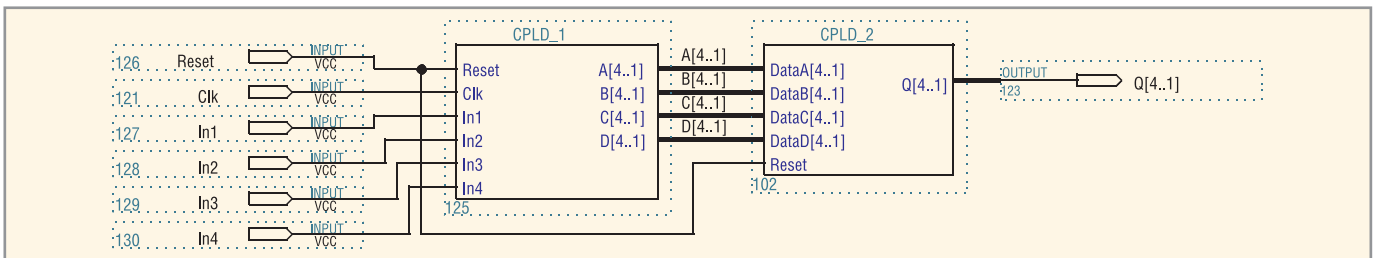


Рис. 9. Функциональная схема цифрового фильтра на ПЛИС

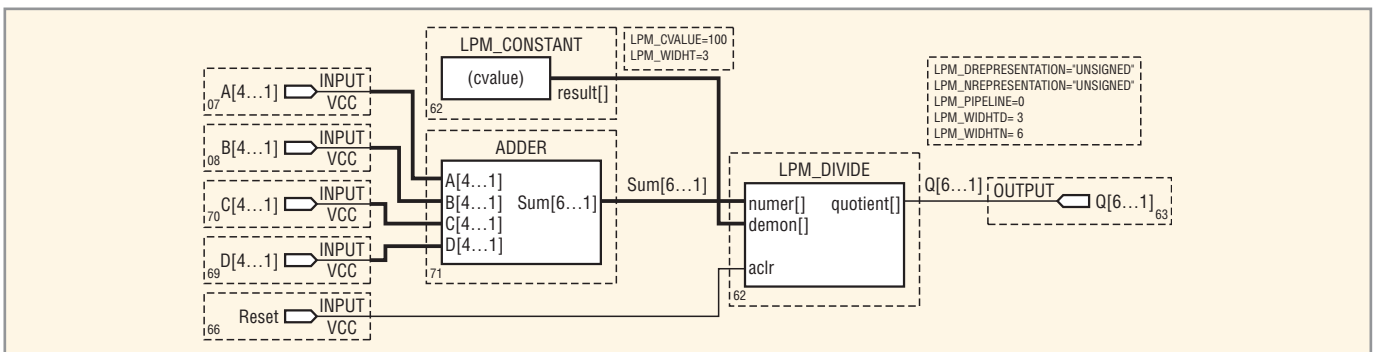


Рис. 10. Функциональная схема модуля CPLD_2

ра. На остальных входах сумматора присутствуют нулевые разряды. После суммирования входных сигналов результат поступает на вход делителя, и сигнал на выходе сумматора ADDER изменяется от минимального до максимального. Блок LPM_DIVIDE делит на 4 суммарный сигнал в двоичном коде, при этом значение коэффициента деления поступает от формирователя LPM_CONSTANT. При работе устройства сигнал на выходе делителя изменяется от минимального значения, соответствующего 1/4 уровня входного сигнала фильтра, до максимального значения, соответствующего полному уровню.

На основе созданных при компиляции выходных файлов было осуществлено моделирование работы проекта с помощью симулятора QuartusII v7.2. В ходе функционального и временного моделирования были проверены логика и временные параметры проекта, реализованного на ПЛИС типа ACEX1K (EP1K10TC100-1). Фрагмент файла (код входного сигнала In1...In4) с результатами моделирования разработанного цифрового фильтра показан на рисунке 11.

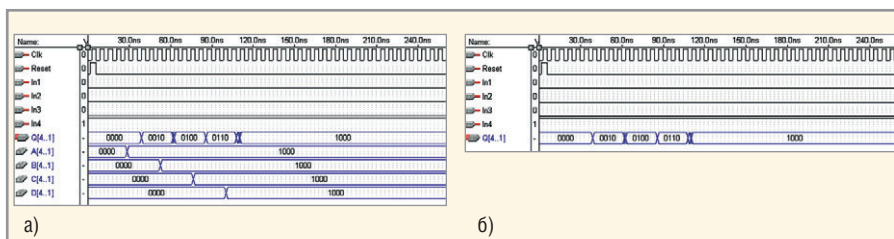


Рис. 11. Результаты моделирования цифрового фильтра на ПЛИС (а), результаты моделирования цифрового фильтра на ПЛИС (б)

Разработанная схема цифрового фильтра на основе ПЛИС типа ACEX1K (EP1K10TC100-1) отличается простотой реализации. Техническое решение может быть использовано в цифровой САР вентиляции и кондиционирования воздуха для передачи управляющих воздействий на исполнительные механизмы. Разработанный цифровой фильтр может также использоваться в двухуровневой АСУ ТП.

ЗАКЛЮЧЕНИЕ

Становление «цифровых домов» в России, по сравнению с другими странами, имеет короткую историю и является прерогативой крупных фирм и обеспеченных людей. Пере-

довые фирмы предлагают широкий спектр технических средств интеллектуализации зданий, использование которых действительно может сделать дом очень удобным, комфортным и даже интеллектуальным, но потребует значительных вложений. Согласно оценкам зарубежных и российских специалистов, затраты на интеллектуальные компоненты системы жизнеобеспечения здания окупаются через 3-5 лет эксплуатации «цифрового дома». В последующие годы интеллектуальное здание даёт экономии эксплуатационных расходов в 5...7%, что и определяет интерес инвесторов и владельцев к подобным проектам и энергосберегающим технологиям.



ВЫСОКОТЕМПЕРАТУРНЫЕ РАДИАЦИОННОСТОЙКИЕ SiC и GaN СВЧ-транзисторы

- ✓ Диапазон частот: до 4 ГГц
- ✓ Напряжение питания: 28...48 В
- ✓ Мощность: 10...60 Вт
- ✓ КПД: > 45%
- ✓ Температура перехода: > 255°C
- ✓ Наработка на отказ (MTTF) SiC СВЧ-приборов:
2,2 млн. часов при +225°C
60 млн. часов при +175°C

Официальный дистрибьютор компании Cree

PROSOFT®

АКТИВНЫЙ КОМПОНЕНТ ВАШЕГО БИЗНЕСА

Телефон: (495) 232-2522 • E-mail: info@prochip.ru • Web: www.prochip.ru