

SoC-процессоры как гибкая альтернатива ASIC и процессорам общего назначения

Николай Кольский (Москва)

Рассмотрены достоинства и перспективы SoC-процессоров для применения во встроенных системах.

Множество современных приложений нуждается в элементной базе, которая отвечает таким требованиям, как высокая скорость обработки данных, компактность и низкое энергопотребление. Совместить эти требования позволяет методология SoC (System-on-Crystal, система на кристалле). Основными рынками для таких микросхем являются телекоммуникационный, потребительских электронных устройств и автомобильной электроники. По данным Global Industry Analysts, на «докризисный» 2007 г. самый большой рынок SoC сформировался в США, его объём составил 10,4 млрд. долл. За ним следуют рынки Азии (исключая Японию) и Европы. Потребности этих трёх регионов определяют 80% доходов на этом рынке. По прогнозу Global Industry Analysts на 2010 г., рынок SoC может составить в этом году 58 млрд. долл.

Основными игроками рынка SoC считаются компании Actel, Altera, ARC International, ARM Holdings, Broadcom, Core Logic, Freescale Semiconductor, GCT Semiconductor, Infineon Technologies, Intel, LSI, Marvell, Matsushita Electric, Mentor Graphics, NEC Electronics, NVIDIA, Palmchip, Provigent, Renesas Technology, Samsung Electronics, STMicroelectronics, Synopsys, Taiwan Semiconductor, Texas Instruments, Toshiba America Electronics, Xilinx, Zilog, Ziptronix – всего почти две сотни компаний.

С коммерческой точки зрения, рынок SoC-микросхем можно разделить на два сегмента. Один образуют те программируемые микросхемы, что практически заместили классические ASIC с жёстко детерминированной логикой в крупных OEM-проектах для развивающихся массовых рынков. Другой образуют коммерчески предлагаемые (COTS) SoC-процессоры, объединяющие в своей конструкции ядра на основе открытых процессорных архитектур или архитектур, ставших стандартами де-факто, а также набор

аппаратных ускорителей и/или специализированных сопроцессоров и схемотехнику стандартных базовых интерфейсов для обмена данными и подключения стандартных периферийных устройств.

Такие процессоры позволяют осуществлять разработку как встроенных систем для промышленных применений, так и электроники в интересах массового потребительского рынка. При этом важным достоинством SoC-процессоров COTS-класса в промышленных разработках является обеспечение современных характеристик в части массогабаритных параметров и энергопотребления, а при разработках электроники потребительского класса – возможность ускорения вывода конечных изделий на рынок за счёт экономии времени на создание аппаратной платформы. Огромную помощь разработчикам оказывает также «массированная» программная поддержка SoC-процессоров COTS-класса производителями.

Весомую часть рынка микросхем SoC составляют продукты, которые, как и классические ASIC, проектируются и изготавливаются по специальному техническому заданию под конкретное приложение. Их отличием является поддержка программируемости, т.к., например, в современных, даже достаточно узких телекоммуникационных приложениях при выполнении специализированного набора функций необходима гибкая настройка. В качестве примера можно привести сетевые микросхемы ProCurve ProVision, которые по классификации их создателя и заказчика, компании HP, являются ASIC и представлены уже в четвёртом поколении. Эти микросхемы являются ключевым компонентом коммутаторов ProCurve серии 5400/3500 и «обладают встроенным интеллектом». ASIC ProVision обеспечивают полную поддержку протокола IP v.6 на уровне обо-

рудования и благодаря программируемости могут обеспечивать поддержку новых функций этого стандарта по мере их появления. ASIC ProCurve ProVision поддерживают технологии анализа пакетов данных, качества обслуживания (QoS, Quality of Service) и/или обнаружения вторжений IDS (Intrusion Detection System). Программируемость позволяет коммутаторам, оснащённым схемами ProVision, использовать новые приложения и политики для новых классификаций трафика, которые на данный момент ещё не существуют. Благодаря этому можно модернизировать коммутаторы без значительных затрат на обновление оборудования, что обеспечивает защиту инвестиций.

В связи с возможностями программирования SoC-процессоров уместно вспомнить, что Джин Франтц (Gene Frantz), ведущий сотрудник корпорации Texas Instruments (TI), как-то полуплутиливо-полусерьёзно отметил, что в термине SoC букву S было бы правильнее приписывать слову software. С этим высказывание переключаются слова руководителя компании ARC International Карла Шлаchte (Carl Schlachte), который отметил в одном из своих выступлений, что сегодня программное обеспечение превратилось в инструментальный заказного продукта. Эти слова можно дополнить замечанием вице-президента по маркетингу компании MIPS Technologies Джека Брауна о том, что работа его компании всё более приобретает оттенок бизнеса ПО.

На современных развивающихся рынках, а это, прежде всего, телекоммуникации, потребительская мультимедийная и коммуникационная электроника, автомобильная электроника, концепция программируемых ASIC в виде специализированных SoC, разрабатываемых OEM-производителями или по их заказу, заместила классическую концепцию ASIC с фиксированной логикой.

Вне зависимости от базовой концепции, разработка ASIC – весьма дорогое удовольствие. Поэтому она экономически оправдана лишь при гарантированных производственных сериях в

миллионы недорогих устройств или меньшего количества, но устройств класса high end. При мало- и среднесерийном производстве разработки встроенной системы до недавнего времени приходилось вести на основе микросхем программируемых процессоров общего назначения («медленное» решение) или микросхем программируемой логики («дорогое» решение с большим энергопотреблением) общего назначения. Достаточно широкий выбор микросхем процессоров общего назначения и микросхем программируемой логики предлагается в виде COTS-продуктов, а стало быть, относительно недорогих (по крайней мере, по сравнению с заказом ASIC) платформ для разработки встроенных систем и приложений и производства конечных изделий, использующих встроенные системы.

В некоторых случаях оправдано использование цифрового сигнального процессора (ЦСП), который относительно недорог, потребляет мало энергии, поддерживает тот или иной набор решений, ускоряющих реализацию алгоритмов на основе большого количества однотипных математических операций. Особенности конструкции не только увеличивают быстродействие сигнального процессора, но и уменьшают объём кода при программировании специфических алгоритмов цифровой обработки сигналов.

Сегодня в качестве альтернативы ASIC можно подобрать программируемые процессоры класса SoC. Расширение COTS-номенклатуры процессоров класса SoC – тенденция развития современной электроники.

В числе достоинств SoC класса COTS – возможность использования в целом спектре смежных приложений (например, на рынке мультимедийных систем) или даже в «междисциплинарных» приложениях (мультимедиа, коммуникации, высокопроизводительная цифровая обработка сигналов «общего» назначения). Иллюстрацией подобной возможности является, например, недавно объявленный проект компаний Freescale Semiconductor и E Ink. В их новом SoC-процессоре должны быть объединены микроконтроллер Freescale на основе архитектуры ARM и драйвер дисплея. Целевым рынком новой разработки являются электронные книги (e-book), её использование должно позволить на 20% сократить затраты на комплектующие и

второе повысить скорость «перелистывания страниц».

Рынок электронных книг в 2008 г. составил 1 млн. шт., а к 2018 г. может вырасти до 75 млн. шт., или 3,8 млрд. долл. в денежном выражении. Компания Freescale Semiconductor рассчитывает на рынок в 100 млн. электронных книг. Такие объёмы достойны и специализированной микросхемы. Однако гибкость с точки зрения возможности рыночного манёвра при предложении новой микросхемы заставила отдать предпочтение программируемому SoC-процессору на основе нового поколения архитектуры ARM: комплементарными приложениями для новой разработки должны стать планшетные ПК, ноутбуки с двумя дисплеями, электронные блокноты (e-notepad).

Причины, по которым процессоры класса SoC позволительно называть альтернативой ASIC, – это высокая производительность за счёт использования специализированных аппаратных ускорителей и/или специализируемых сопроцессоров, высокая степень интеграции подсистем и компактность конечного решения по сравнению с реализуемым на основе процессора общего назначения, меньшая стоимость и энергопотребление, чем у микросхем программируемой логики.

Под термином «аппаратный ускоритель» подразумевается узкоспециализированное аппаратное решение для поддержки единственной функции. Целевыми установками при проектировании аппаратных ускорителей являются максимальная скорость реализации алгоритма и компактность схемотехники. Попытки создания универсального аппаратного ускорителя ведут к удорожанию самого проекта по его разработке и росту занимаемой им площади на кристалле микросхемы. Так, по данным компании CEVA, реализация кодирования на основе стандарта MPEG4 Simple Profile с разрешением до VGA потребует около 150К эквивалентных NAND2-вентилей, а для построения аппаратного ускорителя кодирования на основе стандартов MPEG4 (Simple Profile) или H.264 (Baseline Profile) с разрешением до D1 – уже 350К вентиляей.

Архитектура, базирующаяся на комбинации процессорного ядра и аппаратного ускорителя, компактна с точки зрения занимаемой на кристалле площади, однако не оптимальна с точки зрения энергопотребления, т.к. в процессе реализации функциональной

возможности участвуют оба, потребляя и рассеивая энергию.

Сопроцессор поддерживает обработку узкоспециализированной задачи (например, декодирование видео, кодирование видео, шифрование данных) в программируемом режиме. По занимаемой площади сопроцессор больше аппаратного ускорителя видео. По данным компании CEVA, для видеосопроцессора может потребоваться уже около 500К вентиляей, а не 150К – 350К, как в случае аппаратного ускорителя. Однако использование сопроцессора выгодно тем, что при относительной компактности он обеспечивает возможность поддержки нескольких стандартов для реализации определённого функционала, что позволяет легко модернизировать конечную систему.

Поддержка центрального процессора аппаратными ускорителями и/или сопроцессорами позволяет достичь нужной производительности критичных к этой характеристике приложений (например, видео) при умеренном энергопотреблении и стоимости платформы. Использование в качестве платформы COTS-продукта позволяет уменьшить такой параметр проекта, как время вывода результата проекта на коммерческий рынок.

В качестве примера положительного эффекта от совместного использования аппаратного ускорения и специализированного сопроцессора можно привести SoC-процессор TMS320DM355 (см. рис. 1) компании Texas Instruments.

В его конструкции использован сопроцессор для MPEG4/JPEG-кодирования и аппаратно реализованы технология Image Pipe (PIPE), преобразующая данные с датчика CCD/CMOS в формат YCbCr-4:2:2, и технология наложения меню на экранную картинку (On-Screen Display, OSD). В качестве программируемого процессорного ядра в SoC-микросхеме TMS320DM355 выступает ARM926, которое может работать под управлением операционных систем класса Linux и Windows CE. SoC-процессор TMS320DM355 оказался вдвое экономичнее существовавших на момент его выхода аналогов: при использовании этого процессора в конструкции цифровых фотоаппаратов во время кодирования HD-видео формата MPEG-4 расходуется приблизительно 400 мВт и лишь 1 мВт в режиме ожидания.

Достаточно простое и недорогое RISC-ядро, подкреплённое аппаратными ускорителями декодирования MP3-

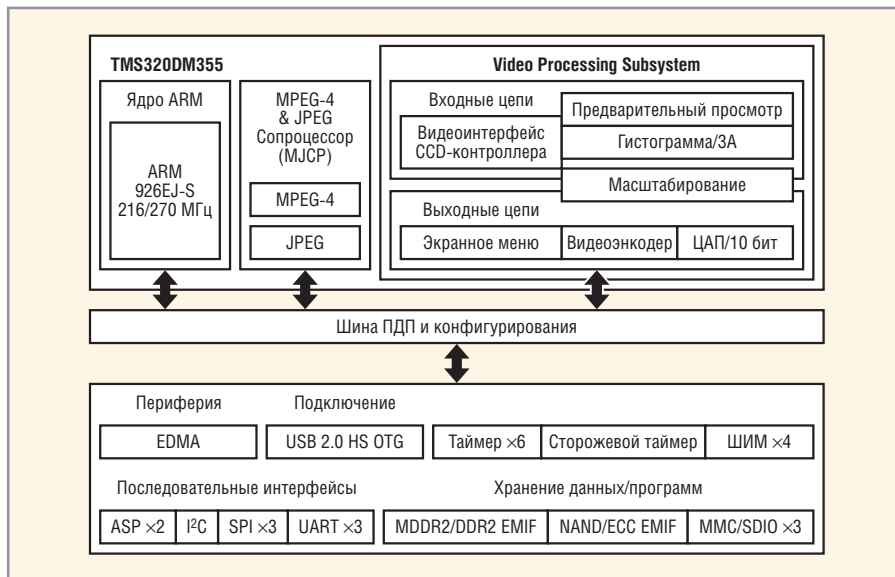


Рис. 1. Блок-схема SoC-процессора TMS320DM355

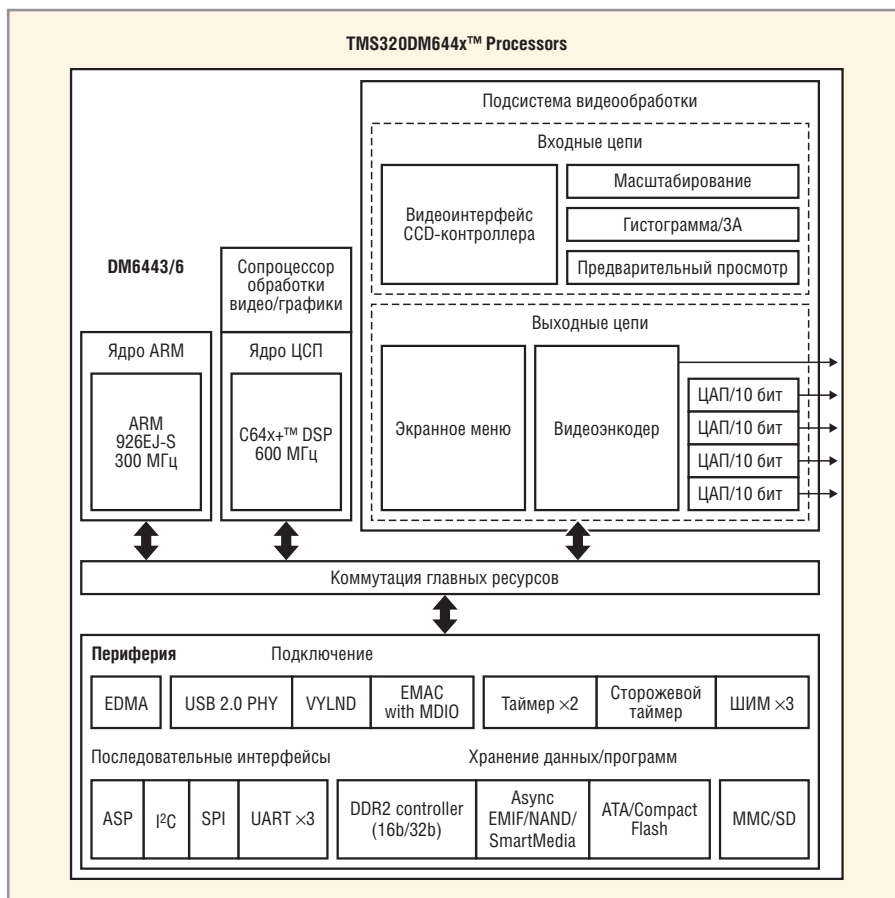


Рис. 2. Блок-схема SoC-процессоров семейства процессоров TMS320DM644x

и WMA-файлов (по одному стандарту на каждый из двух аппаратных ускорителей), позволило добиться 75 ч проигрывания звука при использовании батареи типа AA в решениях на основе SoC-семейства NX58xx корейской компании Nexia. Например, в микросхеме NX5855 «сопроцессорно» реализована технология цифрового управления защитой контента (сопроцессор DRM). Отметим, что все упомянутые микросхемы от TI и от Nexia являются це-

новыми «чемпионами» среди процессоров для своих целевых рынков. Современные SoC-процессоры зачастую обладают не просто высокопроизводительным вычислительным ядром, но несколькими ядрами, поддерживающим широкие возможности в части программирования разнообразных алгоритмов с достаточно большими объёмами памяти. Достаточно часто в составе новых SoC-платформ используются ядра программируемых цифро-

вых сигнальных процессоров (ЦСП), вычислительные возможности которых подкрепляются работой специализированных аппаратных ускорителей алгоритмов, а также аппаратной поддержкой интерфейсов, оптимизированных для работы в приложениях цифровой обработки сигналов. Включение же в конструкцию SoC в дополнение к ЦСП ещё и RISC-процессора упрощает реализацию функций управления и поддержки пользовательского интерфейса, а также программирование системы в целом.

Программируемость интерфейса управления позволяет опережать конкурентов, даёт возможность предложить рынку более удобное (простое, оригинальное) решение. Наличие в SoC периферийных подсистем для подключения внешнего оборудования является важным фактором снижения общей стоимости аппаратной платформы и упрощения разработки конечной системы. Портирование на такую SoC-микросхему программного обеспечения с открытой архитектурой довершает формирование облика гибкой процессорной SoC-платформы класса COTS, позволяющей достаточно быстро и качественно провести разработку ИС, устойчивой к жёстким условиям эксплуатации.

Если рассмотреть в качестве примера SoC-процессоров семейство процессоров TMS320DM644x (DM644x) из платформы DaVinci, то мы увидим, что их конструкция объединяет ядра TMS320C64x+(ЦСП) и ARM926EJ-S (RISC-процессор) и включает аппаратные ускорители аудио- и видеокодеков. Конструкция процессоров DM644x содержит ряд компонентов и подсистем (см. рис. 2), которые в результате можно убрать из списка комплектующих, сократив его приблизительно наполовину.

Подсистемы видеообработки, интегрированные в DM644x, включают входные цепи (front end) для подключения, захвата и обработки видеосигнала с внешней камеры или CCD/CMOS-сенсора, выходные цепи (back end) с драйвером экранного меню (On-Screen Display, OSD) и цифроаналоговыми преобразователями, поддерживающими аналоговый и/или цифровой RGB/YCbCr-видеовыход. Работа программируемых процессорных ядер микросхем TMS320DM644x поддерживается интегрированной в кристалл кэш-памятью, которая имеет как отдельные специализированные блоки памяти программ и данных, так

и универсальный блок памяти, который может быть сконфигурирован для работы как кэш-память для хранения данных или программного кода.

При разработке приложений на основе SoC-процессоров TMS320DM644x ядро ЦСП можно «скрыть» от программиста: RISC-процессор является ведущим и обращается к операционной системе реального времени DSP/BIOS, управляющей ЦСП. Эти обращения поддерживаются программным обеспечением DSP/BIOS Link. Наличие низкоуровневой связи между процессорными ядрами позволяет разработчику приложения работать только с RISC-процессором, не «замечая» ядро ЦСП. Если же у разработчика возникнет потребность написать собственный оптимизированный код для ядра ЦСП, он сможет сделать и это, а открытая программная платформа позволит выбрать среду разработки, наилучшим образом подходящую для проекта.

Рабочими операционными системами для TMS320DM644x является Linux, разработанный компанией MontaVista специально для платформы DaVinci, а также ОС Integrity и Windows CE. Программное обеспечение включает большой набор лицензионных кодеков, созданных и создаваемых как TI, так и сторонними производителями.

Открытость аппаратных платформ и поддержка разработок ПО на основе SoC-процессоров их производителями и партнёрами стала важным инструментом продвижения SoC. Эти качества помогают полностью использовать все возможности процессоров, обеспечить совместимость и взаимозаменяемость программных модулей, реализующих однотипные функции (например, декодирование видео или поддержку стеков протоколов передачи данных) в рамках одного приложения.

Корпорация TI, пожалуй, наиболее известна своей системой поддержки разработок ПО на основе SoC-процессоров семейств OMAP и DaVinci. Это сообщество TI DSP Third Party Network, которое включает в себя компании, участвующие в поддержке SoC-платформ OMAP (около дюжины партнёров) и DaVinci (около 30 партнёров).

Аналогом системы TI DSP Third Party Network для платформы Nexperia является программа её поддержки сторонними компаниями Nexperia Home Partner Program. SoC-процессоры Nexperia от NXP изначально были выстроены «вокруг» процессорной архитектуры и

ядра TriMedia, которое использует технологию сверхдлинных инструкций (VLIW) и поддерживает ЦСП-инструкции и инструкции SIMD. Роль этого ядра с момента его анонса в середине 1990-х годов прошлого века значительно изменилась. Сначала это был «продвинутый» мультимедийный сопроцессор, который должен был работать в тесной связке с ядром MIPS. Сегодня TriMedia – это модульный компонент со стандартизованными интерфейсами, готовый к интеграции в любые мультимедийные SoC.

В своём самом «развёрнутом» варианте процессоры Nexperia – существенно многоядерная конструкция. Так, процессор PNX8535 для приложений телевидения высокого разрешения (HDTV) содержит, помимо ядра TriMedia, ядро MIPS 4KeC и микроконтроллерное ядро (архитектура x51), а также ядро цифрового сигнального процессора (EPIA Audio DSP). Процессоры PNX847x/8x/9x используют архитектуру ARM Cortex-A9, поддерживаемую графическим процессором PowerVR, лицензированным у компании Imagination Technologies. Кстати, это же ядро графического процессора используется и в конструкции ряда процессоров OMAP от TI.

У компаний из первой десятки, таких как TI, NXP, NEC и некоторых других, открытость аппаратных платформ обеспечивается длительной историей присутствия их архитектур на рынке и использованием лицензируемых, т.е. открытых, хорошо известных рынку, процессорных архитектур. Так, микросхемы семейства EMMA (Enhanced Multimedia Architecture, улучшенная мультимедийная архитектура) компании NEC Electronics сегодня предлагаются уже в третьем поколении, а строятся они на основе архитектуры 64- и 32-разрядной лицензируемой архитектуры MIPS (при этом 64-разрядное специализированное ядро VR5500 является внутренней адаптацией этой архитектуры).

«Патриархи» процессорного рынка используют при разработках SoC класса COTS как открытые лицензируемые процессорные ядра, так и собственные архитектуры, ставшие стандартом «де-факто» благодаря сформировавшимся системам обслуживающих их независимых разработчиков программного обеспечения. Компании, не имеющие богатого «процессорного прошлого», для входа на рынок коммерческих SoC-процессоров могут опереться лишь на открытые процессорные архитектуры (как правило, это ядра ARM или MIPS).

В этом случае наиболее успешные из них подкрепляют возможности таких архитектур собственными разработками в области ускорителей и сопроцессоров цифровой обработки сигналов, шинных архитектур, технологий эффективного энергопотребления, реализуемых аппаратно и программно.

В качестве примера можно привести семейство SoC-процессоров Comcerto 1000 (см. рис. 3) компании Mindspeed для «модных» ныне VoIP-приложений, а также для систем беспроводного доступа в Ethernet (802.11n).

Микросхемы этого семейства могут включать один или два «вычислительных комплекса» на основе ядра ARM1136 и поддержки цифровой обработки сигналов. При этом компании удалось добиться впечатляюще низкого энергопотребления этой процессорной платформы в своей конструкции – менее 1,5 Вт при рабочей тактовой частоте 650 МГц двухъядерной системы. Программное обеспечение компании, поддерживающее разработки на основе платформы Comcerto 1000, обеспечивает поддержку управления энергопотреблением систем на основе этой платформы. Оригинальное решение компании Mindspeed в части организации шестиуровневой шинной внутрисхемной архитектуры на основе 64-разрядной передачи данных с рабочей тактовой частотой 200 МГц обеспечивает минимальные задержки при обработке пакетов, а развитая система интерфейсов ввода/вывода позволяет существенно сократить количество комплектующих при разработке законченных аппаратных платформ и упростить конструкцию печатных плат.

Коммерческие микросхемы SoC позволяют не только избежать рисков и затрат, связанных с проектированием ASIC при обеспечении требуемой производительности, но и сократить габариты и энергопотребление встроенных систем по сравнению с их реализацией на основе процессоров общего назначения. В связи с этим концепция SoC использована корпорацией Intel для расширения экспансии своих x86-процессоров на рынок встроенных систем. В 2008 г. Intel вывела на рынок SoC-процессор EP80579 Integrated Processor (Intel EP80579) на основе ядра Pentium M (см. рис. 4).

Периферия «промышленного класса» (три MAC-интерфейса Gigabit Ethernet, два интерфейса CAN, множество портов GPIO и два контроллера UART) и на-

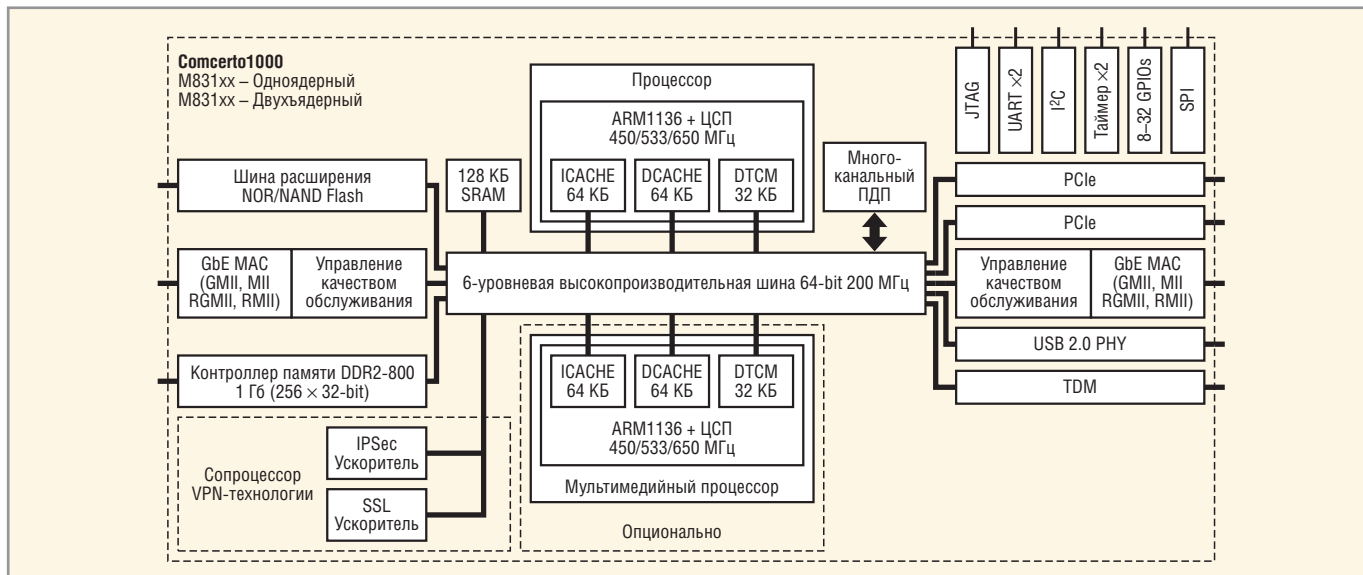


Рис. 3. Блок-схема SoC-процессоров Concerto 1000

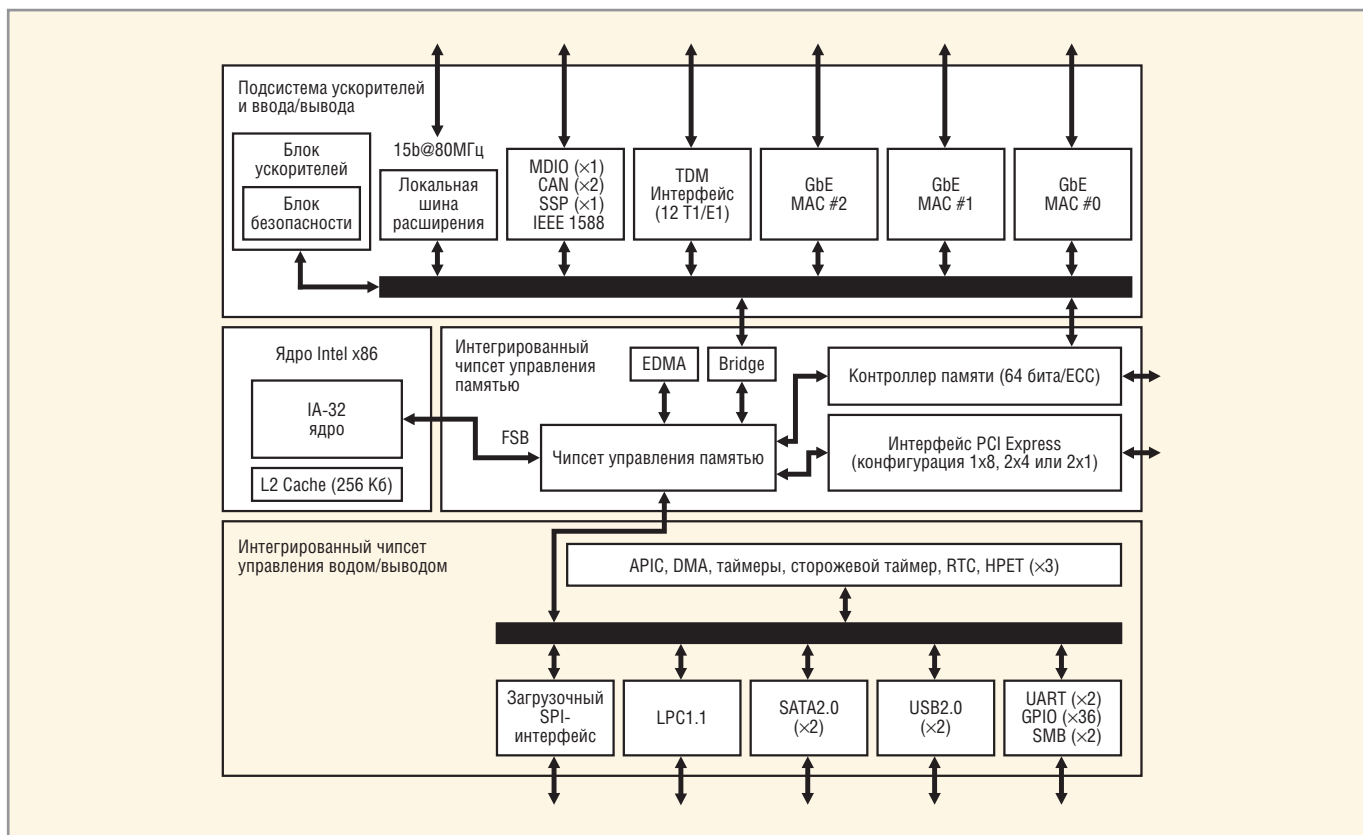


Рис. 4. Блок-схема SoC-процессоров Intel EP80579

личие в семействе Intel EP80579 процессоров с расширенным температурным диапазоном $-40...85^{\circ}\text{C}$ открывает широкие перспективы для создания на основе этих процессоров компактных материнских плат промышленного уровня для систем автоматизации, оборудования для IP-телефонии, создания шлюзов сетевой безопасности и других приложений. Особенностью процессоров семейства EP80579 является поддержка некоторыми из них технологии Intel QuickAssist, которая призвана обеспечить совместимость приложений для

аппаратных ускорителей других производителей с процессорами Intel.

Сегодня в портфолио корпорации имеется ещё около дюжины разработок SoC-процессоров на основе ядра Atom, использующих общие программные библиотеки и шинные архитектуры. SoC-процессоры Intel на основе стандартных ядер x86-архитектуры могут стать недорогой, компактной и стандартной (известной рынку) вычислительной платформой для промышленных встраиваемых компьютеров в тех приложениях, где требуется сочетание

компактности материнских плат, возможности быстрого вывода изделия на рынок и его недорогой модернизации в ходе эксплуатации. Конструкция таких SoC интегрирует как стандартное процессорное ядро, так и набор микросхем, что уменьшает габариты материнской платы, а стандартность архитектуры уменьшает временные затраты на разработку приложений.

На форуме Intel для разработчиков 2009 г. исполнительный директор корпорации Intel Пол Отеллини (Paul Otellini) выразил уверенность в том,

что корпорация в ближайшей перспективе станет продавать больше SoC-процессоров, нежели процессоров с классической для персональных компьютеров конструкцией. Корпорация Intel адаптировала технологию производства процессоров Atom к производственному процессу ведущей тайваньской компании Taiwan Semiconductor Manufacturing, что должно позволить, по мнению руководства Intel, получить новых заказчиков, заинтересованных в использовании этого ядра в составе SoC.

Современные технологические процессы с проектными нормами в десятки нанометров и концепция SoC изменили подход к созданию процессорных платформ не только для встроенных систем, но и для персональных компьютеров архитектуры x86. В таких ПК «бюджетного» ценового диапазона процессорные платформы на основе трёх микросхем (процессора и северного и южного мостов) сегодня могут быть заменены на состоящие из двух микросхем, а в случае нетбуков с процессорными платформами архитектуры x86 успешно конкурируют SoC-процессоры на основе архитектуры ARM. По данным ABI

Research, нетбуки и ультрамобильные ПК на базе процессоров архитектуры x86 занимают сейчас около 90% рынка (по некоторым другим данным – до 94%), однако продажи таких компьютеров на базе процессоров ARM (которые по сути являются SoC-микросхемами), по прогнозам той же компании, могут превзойти продажи однотипных устройств на базе процессоров архитектуры x86 уже в 2013 г.

Размышляя о будущем конструкций процессоров, технический директор подразделения разработок для коммуникационной инфраструктуры (Communications Infrastructure Group) корпорации Texas Instruments Алан Гавэрер (Alan Gatherer) считает, что наступает эра конструкций класса NoC (Network-on-Chip, сеть-на-кристалле). NoC-микросхемы будут представлять собой высокопроизводительные устройства на основе процессорных структур, объединённых сетью с топологией точка–точка, поддерживающей асинхронные пакетные коммуникации. В своих прогнозах он, в частности, расставляет такие реперные точки, как 2015 г. – начало «ухода» с рынка микросхем программируемой логики

(ПЛИС/FPGA) – и 2020 г. – «исчезновение» понятия центральный процессор (Central Processing Unit, CPU).

Компактные многоядерные SoC-процессоры потребляют значительно меньше энергии и предоставляют разработчикам приложений больше возможностей для реализации сложных вычислительных алгоритмов и коммуникационных интерфейсов, нежели распределённая структура арифметико-логических устройств (ALUs) и LUT-таблиц микросхем ПЛИС/FPGA.

«Исчезновение» понятия «центральный процессор» Алан Гавэрер связывает с тем обстоятельством, что распределение функциональных «обязанностей» между многими процессорными ядрами SoC-микросхемы существенно упрощает конструкцию каждого ядра, а аппаратная реализация операционной системы обеспечит эффективное управление архитектурой NoC.

Ведущий специалист корпорации Texas Instruments сделал смелые прогнозы. И даже если не все они сбудутся, значение и роль SoC-процессоров в дальнейшем развитии рынка встроенных систем и создания конкурентной среды трудно переоценить. ©