

Выбор параметров и режимов работы МОП-транзисторов при схемотехническом моделировании аналоговых IP-компонентов

Часть 2. Методика начального схемотехнического моделирования

Олег Дворников, Виталий Гришков (г. Минск, Беларусь)

В предлагаемой статье сформулирована последовательность этапов схемотехнического моделирования, обеспечивающая оптимальный выбор параметров и режимов работы МОП-транзисторов в аналоговых IP-компонентах. Рассмотрены особенности описания и моделирования МОП-схем в редакторе Capture системы проектирования OrCAD.

Методика начального схемотехнического моделирования аналоговых МОП-схем

Для ускорения схемотехнического проектирования и параметрической оптимизации аналоговых схем на МОП-транзисторах целесообразно применять результаты моделирования, показывающие связь основных характеристик аналоговых схем с параметрами и режимом работы транзисторов. Для получения таких данных сформулирована последовательность этапов схемотехнического моделирования.

1. Для сравнения характеристик МОП-транзисторов с разным типом проводимости рекомендуется применять схему включения, аналогичную приведенной на рисунке 3 для редактора Capture системы проектирования OrCAD. Особенности этой схемы обусловлены возможностями редактора Capture, а именно: в редакторе автоматически соединяются узлы с одним и тем же псевдонимом (Vdn, Vgn, Vbn и др.), созданным с помощью коман-

ды Place Net Alias; элементы E1 – E3 представляют собой источники напряжения, управляемые напряжением, с коэффициентом передачи, заданным параметром GAIN; в качестве источника напряжения V_{GSN} применён элемент VPULSE, позволяющий задавать как постоянное напряжение (DC=), так и переменное напряжение (AC=) для выполнения анализа в частотной области; напряжение источника V_{BSN} установлено с помощью глобального параметра (для этого в редакторе Capture использовано обозначение {Value} в качестве величины напряжения источника V_{BSN}), что позволяет одновременно проводить любой из видов анализа (DC-анализ, AC-анализ, TRAN-анализ) при нескольких значениях параметра Value [14].

Применение источников E1 – E3 с коэффициентом передачи, равным -1 (GAIN = -1), для задания режима работы р-канальных МОП-транзисторов позволяет одновременно отобразить на экране графического постпроцессора (PROBE или Pspice

simulator and Probe waveform viewer системы проектирования OrCAD) характеристики n- и р-канальных МОП-транзисторов в одинаковых режимах работы.

2. По касательным к кривым $\sqrt{I_D} = f(V_{GS})$ [15], полученным при различном напряжении V_{SB} диодного включения МОП-транзистора, необходимо определить пороговое напряжение V_{TH} для типовых значений V_{SB} , обычно равных 0, $V_{DD}/2$, V_{DD} , где V_{DD} – величина напряжения питания схемы. Наиболее простым способом выполнения данного этапа схемотехнического моделирования является:

- изменение псевдонима Vdn на Vgn, Vdp на Vgp на выводах транзисторов M1n, M1p, что эквивалентно соединению между собой стока и затвора и, следовательно, диодному включению МОП-транзисторов;
- проведение анализа по постоянному току (DC-анализа) при линейном изменении величины источника напряжения V_{GSN} от 0 до 1 или 2 В и нескольких значениях параметра Value, например, Value = 0, 1, 2;
- построение с помощью PROBE графической зависимости $\sqrt{I_D} = f(V_{GS})$ (в соответствии с правилами PROBE для вычисления квадратного корня из тока стока транзистора M1n необходимо на оси Y отобразить переменную SQRT(ID(M1n));
- определение координат двух точек ($\sqrt{I_{D1}}, V_{GS1}$) и ($\sqrt{I_{D2}}, V_{GS2}$) на линейном участке кривой (см. рис. 4), которому обычно соответствует ток стока в диапазоне от 1 до 10 мкА;
- расчёт порогового напряжения [15]:

$$V_{TH} = \frac{V_{GS1} \sqrt{I_{D2}} - V_{GS2} \sqrt{I_{D1}}}{\sqrt{I_{D2}} - \sqrt{I_{D1}}} \quad (43)$$

Результаты моделирования (см. рис. 4 и 5) здесь и далее получены для BSIM3-моделей транзисторов, формируемых с помощью технологического маршрута изготовления КМОП-

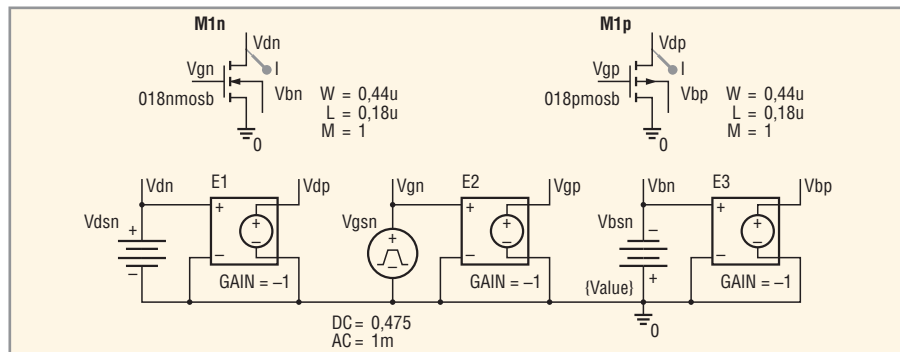


Рис. 3. Схема включения КМОП-транзисторов для сравнительного моделирования ВАХ в редакторе Capture системы проектирования OrCAD

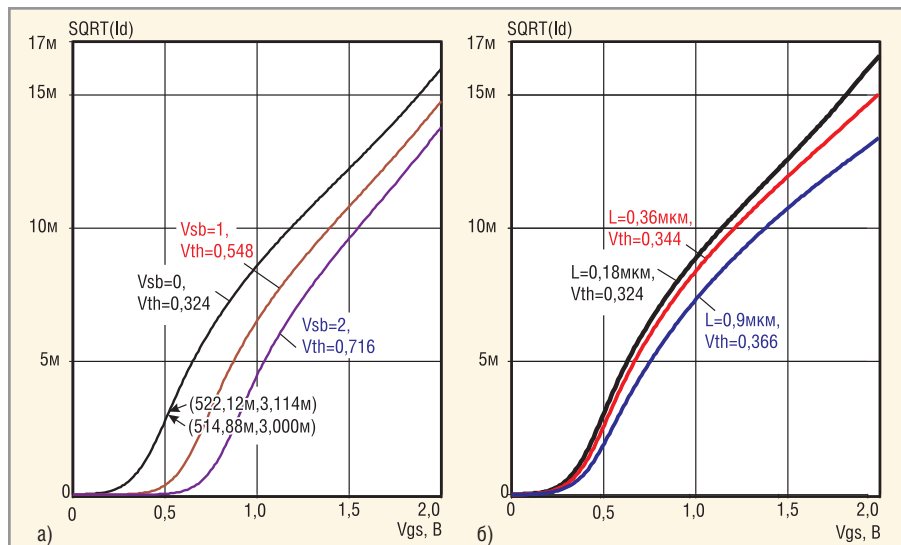


Рис. 4. Зависимость квадратного корня из тока стока SQRT(ID) от напряжения затвор-исток V_{GS} n-канального МОП-транзистора с шириной затвора $W = 2$ мкм в диодном включении
 а) при длине затвора $L = 0,18$ мкм и различном напряжении исток-подложка V_{SB} ;
 б) при $V_{SB} = 0$ и различной длине затвора L

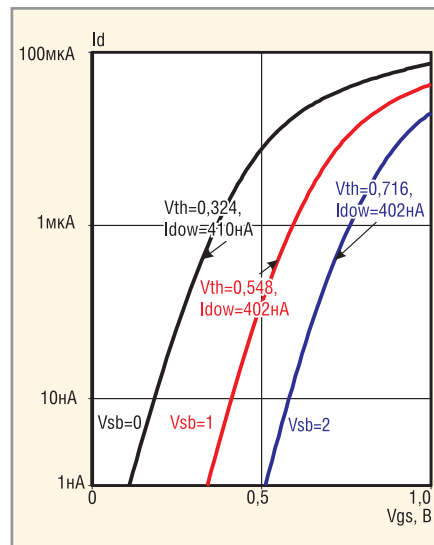


Рис. 5. Зависимость тока стока I_D от напряжения затвор-исток V_{GS} n-канального МОП-транзистора с $W/L = 2$ мкм/0,18 мкм в диодном включении при различном напряжении исток-подложка V_{SB}

микросхем с минимальной проектной нормой 0,18 мкм [5]. Стрелки на рисунках указывают точки кривых, для которых зарегистрированы координаты.

На основании рисунков 4 и 5 можно сделать вывод о том, что при определении порогового напряжения V_{TH} с помощью соотношения (43) следует обращать особое внимание на правильный выбор линейного участка зависимости $\sqrt{I_D} = f(V_{GS})$, поскольку при малых V_{GS} на вид ВАХ влияет режим слабой инверсии, а при больших – насыщение скорости носителей заряда и сопротивления полупроводниковых областей стока и истока.

Численные значения V_{TH} для различных длин затвора и напряжений V_{SB} целесообразно использовать при аналитических («ручных») расчётах и выборе необходимого режима работы МОП-каскадов при моделировании.

- Оценим максимальный ток стока, при котором МОП-транзисторы работают в подпороговой области с большим отношением g_m/I_D , для чего по зависимости $I_D = f(V_{GS})$ (см. рис. 5) определим параметр $I_{D0W} = I_D$ при $V_{GS} = V_{TH}$.
 Как видно из рисунка 5, величина I_{D0W} приблизительно одинакова для кривых с различным напряжением V_{SB} , что соответствует (10) и подтверждает корректность методик идентификации V_{TH} , I_{D0W} . При необходимости I_{D0W} можно повысить путём увеличения W/L .

Известно, что для нахождения производной от переменной y по переменной x , т.е. dy/dx , в графическом пост-

процессоре PROBE необходимо на горизонтальной оси отобразить переменную x , а на вертикальной оси – $-D(y)$ [14]. Таким образом, для расчёта отношения g_m/I_D рекомендуется выполнить DC-анализ МОП-транзистора в схеме с общим истоком (см. рис. 3), вывести на ось x переменную V_Vgsn , а на ось y – $D(ID(M1n))/ID(M1n)$. Результаты моделирования с упрощёнными обозначениями переменных на осях приведены на рисунке 6. Максимальное значение g_m/I_D приблизительно равно 32 и уменьшается до 2 в режиме сильной инверсии.

- Для обеспечения воспроизводимого режима работы в режиме сильной инверсии при предварительных расчётах и моделировании следует выбирать напряжение на затворе из условия $V_{GS} \geq 1,3V_{TH}$, для которого вполне моделирование выходной ВАХ в схеме с общим истоком (см. рис. 7).

По виду графиков на рисунке 7 можно сделать вывод о том, что напряжение сток-исток МОП-транзистора с минимальной длиной затвора $L = 0,18$ мкм не должно превышать 1,5 В, а для обеспечения работы в области насыщения ВАХ достаточно выполнение условия $V_{DS} > V_{GS} - V_{TH}$. К сожалению, на величину малосигнального выходного сопротивления (см. рис. 8) короткоканальных транзисторов оказывает влияние ряд эффектов [9], обуславливающих сильную зависимость выходного сопротивления от напряжения сток-исток.

Приведённая на рисунке 8 зависимость получена в PROBE с помощью дифференцирования результатов, показанных на рисунке 7а, а именно путём отображения на оси x переменной V_Vdsn , а на оси y – $1/D(ID(M1n))$.

- Для расчёта максимального коэффициента усиления K_{MAX} по соотношению (34) рекомендуется выполнить моделирование зависимостей $I_D = f(V_{GS})$ двух одинаковых МОП-транзисторов с разным напряжением сток-исток, например, по схеме, приведённой на рисунке 9. Напряжение сток-исток транзистора $M1n$ на рисунке 9 задаёт источник V_{DSN} , величина которого равна глобальному параметру $ampl$. Напряжение сток-исток

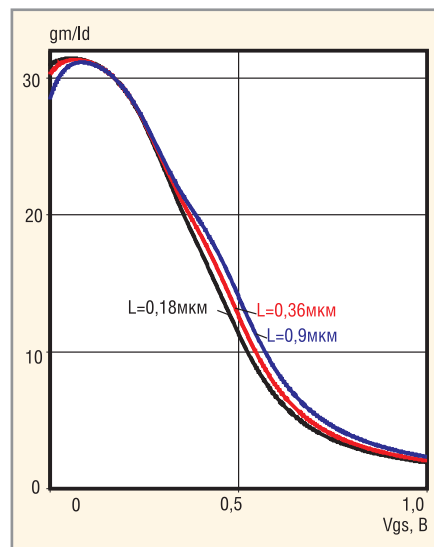


Рис. 6. Зависимость отношения g_m/I_D от напряжения затвор-исток V_{GS} n-канального МОП-транзистора с шириной затвора $W = 2$ мкм при $V_{BS} = 0$, $V_{DS} = 1$ В и различной длине затвора

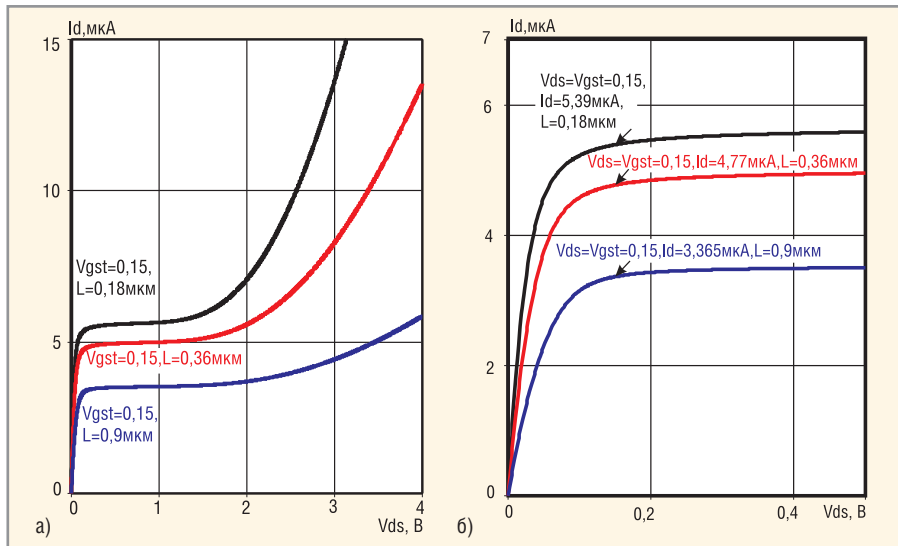


Рис. 7. Зависимость тока стока I_D от напряжения сток-исток V_{DS} n -канального МОП-транзистора с шириной затвора $W = 2$ мкм при $V_{BS} = 0$, различной длине затвора и одинаковом превышении порогового напряжения $V_{GST} \equiv V_{GS} - V_{TH} = 0,15$ В

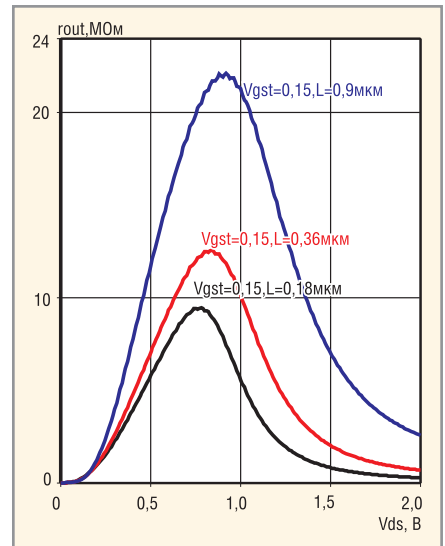


Рис. 8. Зависимость выходного малосигнального сопротивления r_{OUT} от напряжения сток-исток V_{DS} n -канального МОП-транзистора с шириной затвора $W = 2$ мкм при $V_{BS} = 0$, различной длине затвора и одинаковом превышении порогового напряжения $V_{GST} \equiv V_{GS} - V_{TH} = 0,15$ В

$M2n$ устанавливает источник напряжения V_{DSN1} на уровне $ampl + 10$ мВ.

При одинаковом напряжении V_{GS} и малом приращении напряжения V_{DS} ток стока транзисторов в области насыщения ВАХ будет отличаться из-за влияния выходного малосигнального сопротивления, при этом справедливы соотношения

$$I_{DM2N} = I_{DM1N} + \frac{V_{DSM2N} - V_{DSM1N}}{r_{OUT}} \quad (44)$$

при $V_{GSM1N} = V_{GSM2N}$,

$$|K_{MAX}| \approx \frac{dI_{DM1N}}{dV_{GS}} \frac{V_{DSM2N} - V_{DSM1N}}{I_{DM2N} - I_{DM1N}} \quad (45)$$

Предложенная методика определения K_{MAX} реализована в графическом постпроцессоре с помощью отображения на оси x переменной V_Vgsn , а на оси y — $D(ID(M1n)) \cdot 10m / (ID(M2n) - ID(M1n))$. Результаты моделирования с упрощёнными обозначениями переменных на осях показаны на рисунках 10 и 11. Рост V_{DS} от 0,15 до 1 В приводит к увеличению K_{MAX} (см. рис. 10) при любом

V_{GS} для $L = 0,18$ мкм, что может быть объяснено увеличением выходного сопротивления r_{OUT} в диапазоне напряжений V_{DS} (см. рис. 8). В то же время зависимость $K_{MAX} = f(V_{GS})$ при изменении параметров L, V_{DS} в широком диапазоне значений имеет более сложный характер (см. рис. 11).

Несмотря на то что при $V_{DS} = 1$ В каскад с общим истоком имеет высокое усиление, такой режим не следует применять вследствие малого допустимого диапазона изменения напряжения (на основании рисунков 7 и 8 можно утверждать, что при $V_{DS} > 1,5$ В K_{MAX} значительно снижается). Таким образом, для прецизионных микросхем рекомендуется выбирать длинноканальные транзисторы, а минимальную величину $V_{GS} - V_{TH}$ и напряжение V_{DS} устанавливать ориентировочно в середине допустимого диапазона (для рассматриваемых транзисторов $V_{DS} \approx 0,7$ В).

6. При проектировании быстродействующих микросхем рекомендуется определить условия ($L, V_{GS} - V_{TH}$), при которых проявляются короткоканаль-

ные эффекты, а именно, граничная частота не зависит или слабо зависит от $V_{GS} - V_{TH}$. Для этого следует выполнить анализ в частотной области (АС-анализ) с одновременным изменением величины постоянного напряжения источника V_{GSN} , например, установив постоянную составляющую источника с помощью глобального параметра $DC = \{ampl\}$ и изменяя при параметрическом анализе величину параметра $ampl$ от 0,3 В до 1 В с шагом 0,05 В. Затем на ось Y графического постпроцессора следует вывести отношение

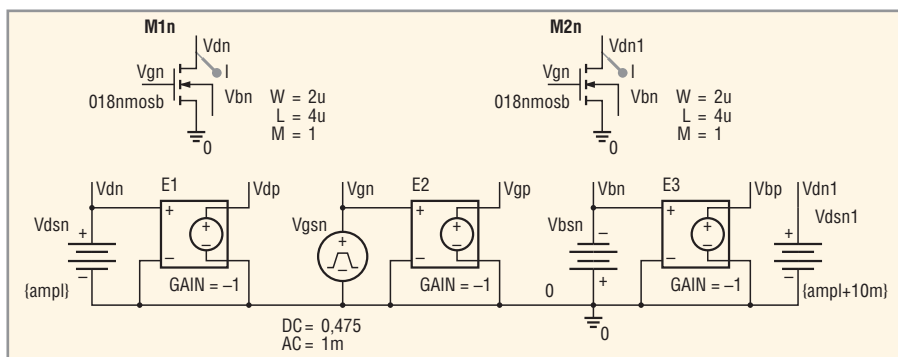


Рис. 9. Схема включения МОП-транзисторов для расчёта K_{MAX}

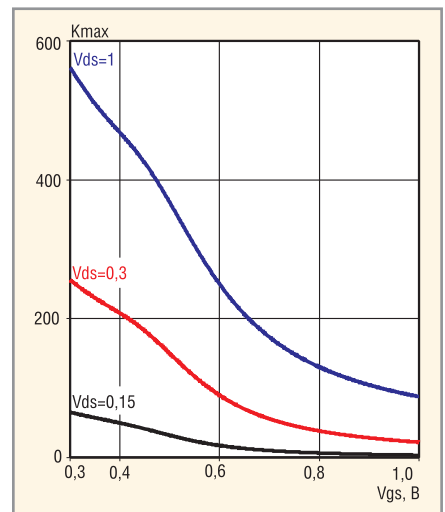


Рис. 10. Зависимость максимального коэффициента усиления в схеме с общим истоком K_{MAX} от напряжения затвор-исток V_{GS} для n -канальных МОП-транзисторов с отношением $W/L = 2$ мкм/0,18 мкм при $V_{BS} = 0$ и различном V_{DS}

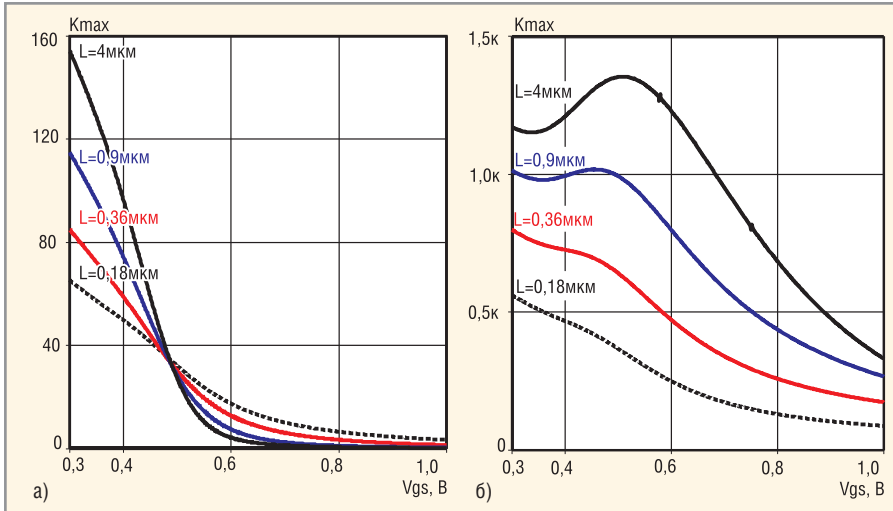


Рис. 11. Зависимость максимального коэффициента усиления в схеме с общим истоком K_{max} от напряжения затвор-исток V_{GS} для n-канальных МОП-транзисторов с шириной затвора $W = 2$ мкм при $V_{\text{BS}} = 0$ и различной длине затвора

a) $V_{\text{DS}} = 0,15$ В, б) $V_{\text{DS}} = 1$ В

тока стока к току затвора и определить частоту, на которой это отношение равно единице (см. рис. 12).

Результаты моделирования граничной частоты показаны на рисунке 13. В n-канальных МОП-транзисторах с длиной затвора от 0,18 до 0,9 мкм слабое изменение граничной частоты (см. рис. 13а) нас-

тупает при $V_{\text{GS}} > 0,6$ В и V_{DS} во всём допустимом диапазоне от 0,15 до 1 В. При $L = 4$ мкм и $V_{\text{DS}} = 1$ В участков слабого изменения или постоянной величины f_T не выявлено (рисунок 13б), следовательно, поведение в таких условиях идентично длинноканальному МОП-транзистору. Незначительное изменение f_T при $L = 4$ мкм

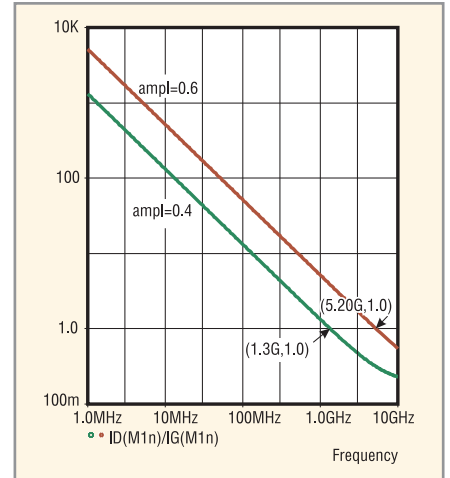


Рис. 12. Результаты АС-анализа для определения f_T в графическом постпроцессоре PROBE при разной величине постоянного напряжения затвора, задаваемой параметром *ampl*

и $V_{\text{DS}} = 0,15$ В, скорее всего, объясняется работой транзистора в линейной области ВАХ.

Граничная частота прямо пропорциональна крутизне, поэтому требуемое сочетание L и $V_{\text{GS}} - V_{\text{TH}}$ целесообразно выбирать на начальном участке слабого изменения зависимости $g_M = f(V_{\text{GS}}, L)$ (см. рис. 14),

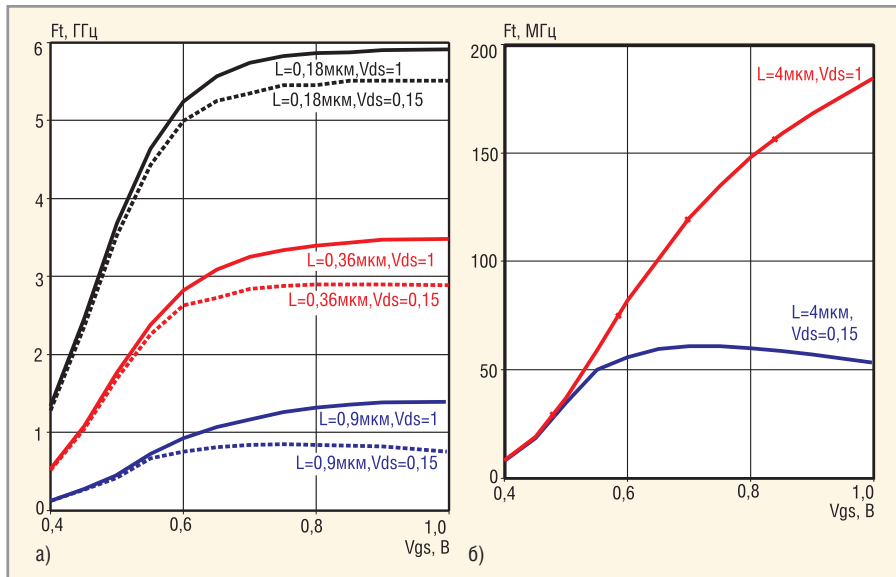


Рис. 13. Зависимость граничной частоты усиления f_T от напряжения затвор-исток V_{GS} для n-канального МОП-транзистора с шириной затвора $W = 2$ мкм при $V_{BS} = 0$, различной длине затвора и напряжения V_{DS}

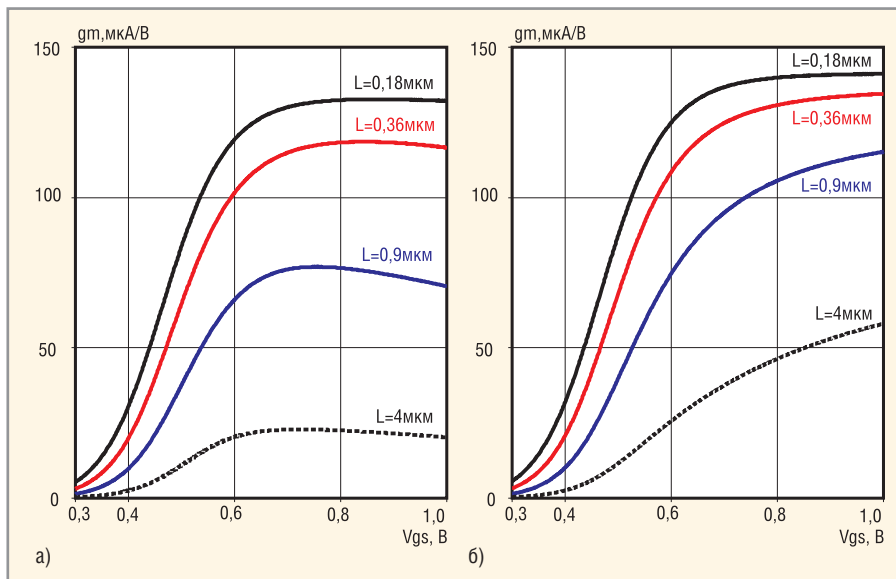


Рис. 14. Зависимость крутизны g_m от напряжения затвор-исток V_{GS} n-канального МОП-транзистора с шириной затвора $W = 2$ мкм при $V_{BS} = 0$ и различной длине затвора
а) $V_{DS} = 0,15$ В, б) $V_{DS} = 1$ В

которую получить при моделировании значительно проще, чем $f_T = f(V_{GS}, L)$.

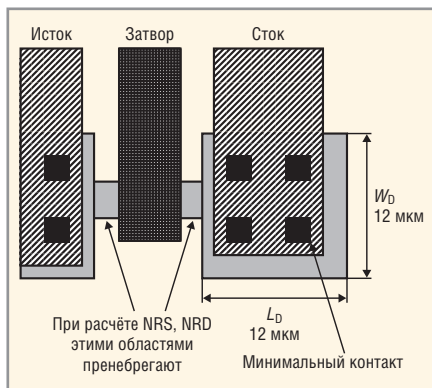


Рис. 15. Упрощённый чертёж топологии МОП-транзистора для расчёта параметров NRS, NRD

ОСОБЕННОСТИ ОПИСАНИЯ И МОДЕЛИРОВАНИЯ МОП-СХЕМ В РЕДАКТОРЕ CAPTURE СИСТЕМЫ ПРОЕКТИРОВАНИЯ ORCAD

В описании МОП-транзисторов в редакторе Capture системы проектирования OrCAD необходимо задать параметры AS, AD (площадь истока, стока), PS, PD (периметр истока, стока), NRS, NRD (коэффициент формы истока, стока, описываемый числом квадратов). При известной величине коэффициента формы, сопротивления полупроводниковых областей истока RS и стока RD рассчитываются по соотношениям $RS = RSH \times NRS$, $RD = RSH \times NRD$, где RSH – удельное сопротивление полупроводниковой

области с размерностью Ом/квadrat. Определение параметров AS, AD, PS, PD по топологии транзистора не вызывает затруднений. Параметры NRS, NRD приблизительно рассчитывают делением длины полупроводниковой области в направлении протекания тока на её ширину. Так, для МОП-транзистора, приведённого на рисунке 15, $NRD = L_D/W_D = 1$, $NRS = L_S/W_S = 0,5$.

Для более точного определения NRS, NRD необходимо учитывать изменение направления протекания тока в области контакта металла с истоком и стоком. При этом для одного типового минимального контакта к полупроводниковой области коэффициент формы составит приблизительно 0,3 [16]. В этом случае параметры NRS, NRD целесообразно рассчитать как последовательное и параллельное соединение минимальных контактов, и для рисунка 15 справедливо $NRS = 0,3/2 = 0,15$ и $NRD = 0,3 \times 2/2 = 0,3$.

К сожалению, приведённая методика не учитывает сопротивление контакта металл-полупроводник. Для уменьшения погрешности идентификации сопротивлений RS, RD рекомендуется разработать тестовую структуру, содержащую большое количество (обычно 100) последовательно соединённых металлом минимальных контактов к полупроводниковой области, при измерениях этой структуры определить сопротивление одного контакта, а параметры RS, RD рассчитывать как последовательное и параллельное соединение минимальных контактов с экспериментально установленным значением сопротивления.

Иногда при моделировании МОП-схем возникают проблемы со скоростью расчётов и нахождением производных в графическом постпроцессоре PROBE. Некоторые из проблем можно устранить путём уменьшения относительной (RELTOL) и абсолютной (ABSTOL, VNTOL) погрешностей моделирования, увеличения приращения (Increment) в DC-анализе (см. рис. 16 и 17), замене нулевых напряжений источников на малые конечные величины (например, замене DC = 0 на DC = 10^{-6}).

При выполнении анализа схем в частотной области (AC-анализа) в большинстве Spice-подобных программ вначале рассчитывается рабочий режим по постоянному току, а затем элементы схем заменяются малосигналь-

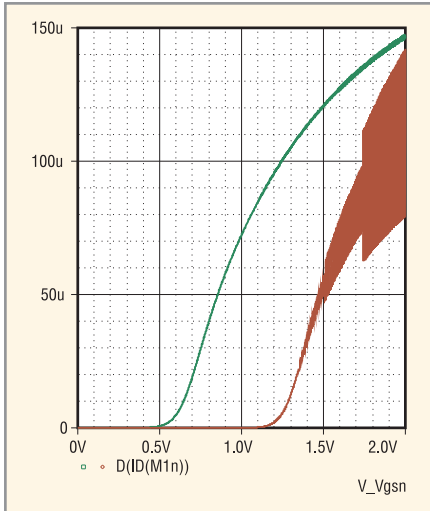


Рис. 16. Результаты расчёта крутизны по соотношению $g_M = dI_D/dV_{GS}$, полученные с помощью PROBE по результатам DC-анализа при Increment = 10^{-3} , RELTOL = 10^{-3}

ными эквивалентными схемами, параметры которых определены в зависимости от режима по постоянному току без учёта влияния на них переменного сигнала. В связи с этим, для уменьшения погрешности моделирования при AC-анализе рекомендуется устанавливать переменный сигнал минимально возможной величины.

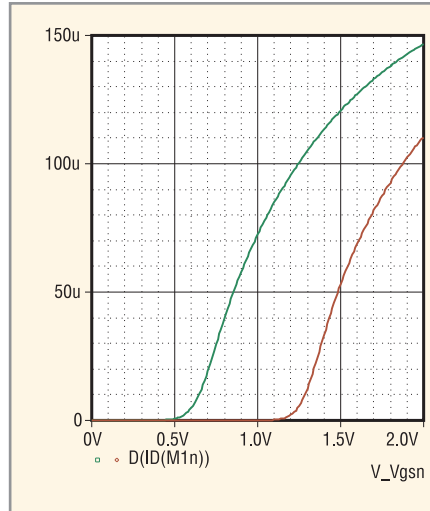


Рис. 17. Результаты расчёта крутизны по соотношению $g_M = dI_D/dV_{GS}$, полученные с помощью PROBE по результатам DC-анализа при Increment = 10^{-2} , RELTOL = 10^{-4}

ЗАКЛЮЧЕНИЕ

Рассмотрена комбинированная модель МОП-транзистора, адаптированная для выполнения упрощённых аналитических расчётов. На основе модели получены математические соотношения, описывающие влияние конструктивно-технологических параметров на граничную частоту, максимальный ко-

эффициент усиления в схеме с общим истоком, отношение крутизны к току стока для длинно- и короткоканальных МОП-транзисторов.

Предложена методика начального этапа схемотехнического моделирования аналоговых МОП-схем, которая апробирована на транзисторах с минимальной длиной затвора, равной 0,18 мкм.

Полученные математические соотношения и результаты моделирования, показывающие связь основных характеристик аналоговых схем с параметрами и режимом работы МОП-транзисторов, целесообразно использовать для ускорения схемотехнического моделирования и параметрической оптимизации.

ЛИТЕРАТУРА

14. Рязевиг В.Д. Система проектирования OrCAD 9.2. Солон-Р, 2003.
15. Дворников О. Методы идентификации параметров моделей интегральных транзисторов. Часть 4. Идентификация параметров модели Шихмана-Ходжеса полевого транзистора с p-n-переходом. Современная электроника. 2009, № 8.
16. Березин А.С. Технология и конструирование интегральных микросхем: Учебное пособие для вузов. Радио и связь, 1983. ©