

Асинхронное преобразование частоты дискретизации аудиопотоков стандарта AES

Печатается с разрешения фирмы Xilinx (www.xilinx.com)

Грег Хокс, Рид Тидвел, Джон Ф. Сноу (США)

Перевод Игоря Метина

От современного AVB-оборудования (AVB – Audio, Video, Broadcast) требуется лучшее качество изображения, более высокое разрешение, более широкая полоса пропускания, больше аудио-/видеоканалов и объединение в одном устройстве ранее реализуемых отдельно, но связанных между собой функций, таких как интерфейс HD-SDI, аудиумножитель, аудиодемультимплексор, а также асинхронное преобразование с передискретизацией. В статье описываются области применения ПЛИС Virtex-5 Xilinx, которая представляет собой оптимальную платформу для внедрения алгоритмов передискретизации аудиопотоков стандарта AES.

ПЛИС Xilinx® идут в ногу с требованиями логической многофункциональности, поскольку включают в себя набор свойств, которые позволяют вытеснить менее функциональные, сложные и дорогие микросхемы ASSP (Application Specific Standard Product – стандартные изделия со специфической областью применения). Одна из таких функций микросхемы ASSP, а именно ASRC (Asynchronous Sample-Rate Conversion – асинхронное преобразование скорости выборки), может быть интегрирована в ПЛИС Xilinx. Эта функция может эффективно использовать возможности секций DSP48E и блочные ОЗУ для создания сложных фильтров.

Бесплатно распространяемые фирмой Xilinx руководства по применению и примеры реализованных проектов также помогают разработчи-



Рис. 1. Отладочно-демонстрационная плата ML571

кам в реализации сложных алгоритмов. Примеры проектов, реализующих функции ASRC, корректно управляют синхронным преобразованием с передискретизацией, а также намного более сложными функциями ASRC, требующимися в большинстве аудио-/видеоприложений. Более простые «только синхронные» методы, предлагаемые разработчиками микросхем ASSP и поставщиками IP-ядер для ПЛИС, могут быть экономичнее по использованию ресурсов на аудиоканал, однако, при некорректном применении в асинхронном приложении, эти методы имеют одно из следующих искажений или оба сразу:

- изменения латентности от входа к выходу из-за накапливающейся задержки;

- искажения в аудиопотоке, такие как пропуск выборок или повторяющиеся выборки.

Оба эти случая представляют собой нежелательные искажения.

ПОНЯТИЕ ПЕРЕДИСКРЕТИЗАЦИИ

Прежде чем углубиться в теорию цифрового преобразования с передискретизацией, следует рассмотреть основные типы проблем, которые пытаются решить разработчики аудио-/видеооборудования. Существует несколько приложений, в кото-

рых можно использовать синхронное преобразование фиксированной частоты, например, 48-кГц входной сигнал, преобразованный в выходной 44,1-кГц с тем же источником синхроимпульсов или выходными синхроимпульсами, произведенными от входного генератора синхроимпульсов. Однако более вероятен асинхронный случай, когда входной и выходной генераторы синхроимпульсов полностью независимы, как в случае двух плат, обменивающихся аудиоданными между собой. Их независимые генераторы синхроимпульсов могут иметь одинаковую номинальную частоту, но отличаться на несколько импульсов на миллион (ppm).

Пример реализованного Xilinx проекта ASRC для асинхронного случая независимых входных и выходных синхроимпульсов обеспечивает две важные и сложные функции:

- автоматически и точно контролирует соотношение входа к выходу и изменения частоты дискретизации;
- адаптирует фильтрующую функцию (коэффициенты фильтра) «на ходу», для того чтобы обеспечить наиболее высокое быстродействие.

Поддержка в ПЛИС функции ASRC для цифрового аудио означает, что теперь можно значительно снизить стоимость каждого интерфейса SDI в вашей системе, а также в других системах с большим количеством каналов.

Разработанное Xilinx IP-ядро ASRC имеет высокое быстродействие и отношение сигнал–шум от входа к выходу не менее 125 дБ. Ядро также поддерживает преобразование нескольких аудиосигналов с различными входными частотами в несколько выходных аудиосигналов с различными выходными частотами. Алгоритм контроля соотношения входа к выходу подстраивается в процессе рабо-

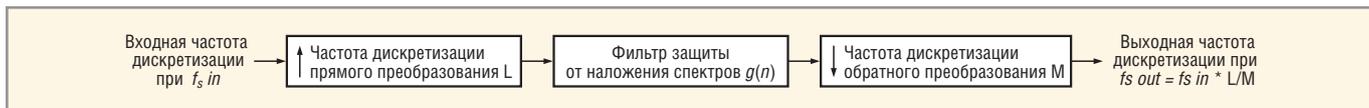


Рис. 2. Классическая схема тракта данных при изменении частоты дискретизации

ты, обеспечивая тем самым высокое быстродействие, и не требует при этом специального внимания к входным и выходным синхроимпульсам. Можно проверить всё вышесказанное об IP-ядре, запустив его на демонстрационной плате ML571 фирмы Xilinx, которая представлена на рис. 1. При этом многофункциональное и высокопроизводительное ASRC IP-ядро является бесплатным.

ТЕОРИЯ ПЕРЕДИСКРЕТИЗАЦИИ

Рисунок 2 иллюстрирует общий случай повышающего и понижающего преобразования. Отношение частот может постоянно повышаться или понижаться на величину рационального числа с дробной частью. Схема на рис. 2 демонстрирует процесс повышающего преобразования (создается больше отсчётов дискретизации и временных точек для выбора), за которым следует понижающее преобразование (выбираются отсчёты выходного потока, которые наиболее близко соответствуют отсчётам входного потока). Фильтр защиты от наложения спектров в центре тракта данных гарантирует ширину спектра вдвое меньше частоты дискретизации по критерию Найквиста, как на входе, так и на выходе.

На рис. 3 и 4 показано, что для каждой точки частоты дискретизации или фазы на выходе требуется различный набор коэффициентов вспомогательных фильтров, так как входы располагаются в различных точках относительно фазы на выходе. Вспомогательный фильтр, имеющий набор коэффициентов, которые выравниваются с положениями выходных отсчётов на входе, формируется путём интерполяции коэффициентов фильтра-прототипа. Когда вспомогательный фильтр свёртывается с соответствующей входной частотой дискретизации, формируется требуемая частота дискретизации на выходе. Этот процесс повторяется с новыми коэффициентами вспомогательного фильтра, интерполированными для каждого выходного отсчёта.

ПРИМЕР ФУНКЦИИ ASRC, РЕАЛИЗОВАННЫЙ В ПЛАТЕ ML571

Простая функция, известная как кадровая синхронизация видео, является хорошим примером того, где можно использовать функцию ASRC. Видео можно сохранять в буфере кадров с некоторой частотой и удалять с немного отличающейся частотой. Этот процесс может быть полезным, если два видеоустройства не «синхронизированы» и работают с различными частотами пикселей.

В результате появляется проблема: время от времени необходимо добавить или вырезать кадр видеоданных. Человеческий глаз, возможно, не заметит добавленного или вырезанного видеокadra на телеэкране, но человеческий слух очень хорошо определяет вырезанный или добавленный фрагмент аудио. Решением проблемы является удаление видео из начального видеопотока и вставка его в конечный видеопоток с немного отличающейся частотой, а также согласование частоты аудио на выходе с новой частотой видео на выходе. Реализованный фирмой Xilinx ASRC-проект идеально подходит для этой задачи.

В качестве примера соединим две платы с SDI видео, работающим с немного отличающимися частотами, поскольку на каждой плате размещён свой генератор синхроимпульсов. Принимающая плата выполняет демультимплексирование аудиосигналов стандарта AES из видеопотока и посылает его на ASRC. Разница в частоте синхро-

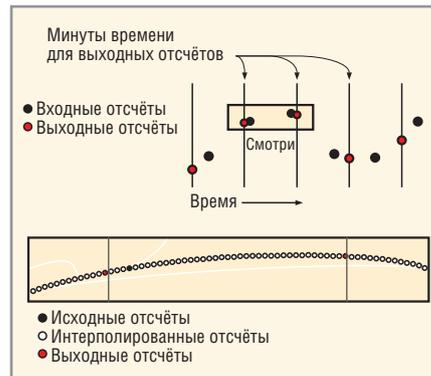


Рис. 3. Положение выходного отсчёта относительно оригинального определяет, какой из интерполированных отсчётов будет использован

импульсов между двумя платами заставляет логику синхронизации буфера кадров добавлять или вырезать видеокadры. ASRC регулирует декодирование аудио для согласования с частотой синхроимпульсов видеопотока на выходе, где оно может быть снова закодировано в SDI видеопоток на выходе.

Подробнее о синхронизации буфера кадров и методике асинхронного преобразования с фиксированной частотой дискретизации можно прочитать в XAPP514, Audio/Video Connectivity Solutions for the Broadcast Industry (www.xilinx.com/bvdocs/appnotes/xapp514.pdf).

БЛОК-СХЕМА И СПЕЦИФИКАЦИЯ

На рис. 5 простая схема иллюстрирует два ключевых элемента, необходимых при реализации проекта ASRC. Первым элементом является

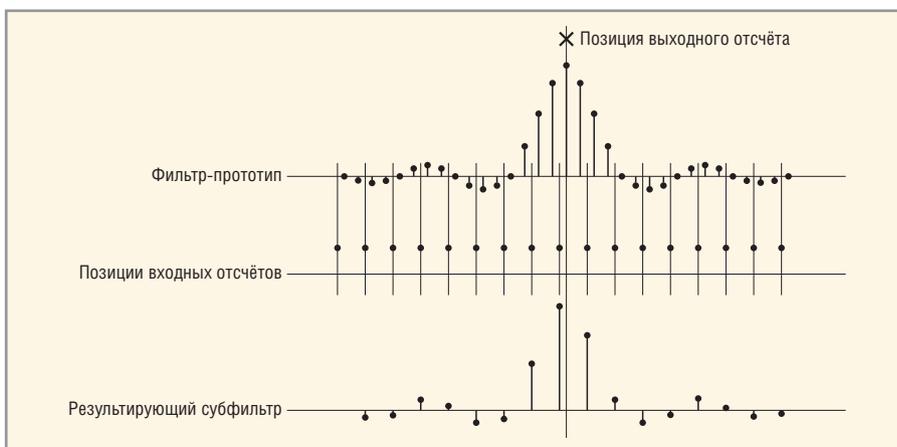


Рис. 4. Фильтр-прототип центрирован относительно выходного отсчёта

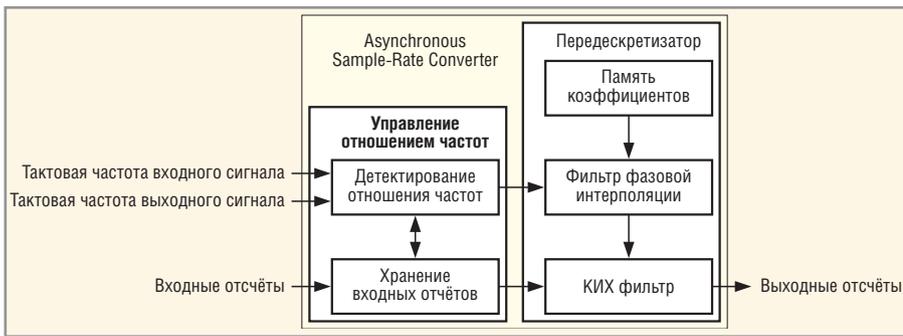


Рис. 5. Блок-схема ASRC референс-проекта

определение изменений между частотой дискретизации на входе и необходимой частотой дискретизации на выходе, он называется «управление частотой». Второй элемент в рамках «восстановления частоты» – набор прототипных фильтров, модифицированных в зависимости от статистики, сообщаемой устройством управления частотой.

Реализованный ASRC-проект преобразует стереоаудиосигнал из одной частоты дискретизации в другую. Частоты дискретизации на входе и на выходе могут быть произвольной частью друг друга или одной частоты, но базироваться на различных синхроимпульсах.

Выходной сигнал представляет собой вариант входного сигнала с ограниченным частотным диапазоном и изменённой частотой дискретизации. Реализованный ASRC-проект имеет следующие характеристики:

- полностью асинхронное функционирование;
- расширяемость до нескольких каналов;
- суммарное значение коэффициента нелинейных искажений + шум не более –125 дБ, типовое значение –130 дБ;
- размер аудиослова 24 бит на входе и на выходе, с внутренней математической точностью 31 бит и симметрией относительно нуля;
- автоматический контроль частоты дискретизации от входа к выходу с непрерывной модификацией фильтра;
- отношение частот при повышении частоты до 8 : 1;
- отношение частот при понижении частоты до 1 : 7,5;
- непрерывный контроль частоты дискретизации от входа к выходу с адаптивной фильтрацией;
- частоты на входе/выходе 8...92 кГц;

- мало детерминированная латентность.

Реализованный проект имеет фильтр с конечной импульсной характеристикой с интерполированным коэффициентом, реализованный на базе секций DSP48E ПЛИС Xilinx Virtex™-5 в качестве основного логического элемента и блочного ОЗУ для буферов дискретизации на входе и хранения прототипов.

ЗАКЛЮЧЕНИЕ

Необходимость поддерживать различные частоты дискретизации аудиосигнала от входа к выходу для меняющегося количества цифровых аудиоканалов и поддерживать новые функции AVB является очень трудной и актуальной задачей. Из-за огромного различия постоянно меняющихся протоколов, необходимости управления памятью, различной пропускной способности и разнообразия различных системных интерфейсов становится очевидным, что при реализации подобных проектов возникают требования быстродействия, функциональной гибкости и при этом экономичности, которые микросхемы ASSP и ASIC не могут обеспечить. Такого рода задачи открывают возможности для ПЛИС типа Virtex-5, поскольку они способны обеспечить решения для постоянно развивающегося рынка AVB-оборудования.



Новости мира News of the World Новости мира

Новый оптический кабель свяжет США и страны Азии

С самого начала глобального распространения Интернета было ясно, что его кабельная основа является самым «узким местом». Так, в декабре 2006 г. землетрясение, произошедшее на морском дне недалеко от побережья Тайваня, оборвало подводные коммуникации и вызвало тяжелейшие проблемы со связью с Северо-Американским континентом. Новый пакт, подписанный 17 телекоммуникационными компаниями, призван помешать повторению подобных сценариев в будущем. Согласно этому пакту, планируется проложить подводный оптический кабель стоимостью в \$500 млн. между побережьями США и Юго-Восточной Азии по пути, идущему в обход основных разломов тихоокеанского «огненного кольца».

Проект, получивший наименование «азиатско-американские врата», соеди-

нит США с Малайзией, Сингапуром, Таиландом, Брунеем, Гон-Конгом и Филиппинами. Общая длина оптического кабеля составит 12 428 миль. Главной движущей силой проекта, призванного обеспечить «альтернативный и более безопасный канал связи региона с США», является малайзийский коммуникационный провайдер Telekom Malaysia.

Контракт на реализацию транстихоокеанского канала связи был заключён с компаниями Alcatel-Lucent и NEC. Монтаж кабеля уже начался. Первые данные по новому кабелю начнут транслироваться в декабре 2008 г.

dailytech.com

IBM: микроскоп для наноструктур

Компания IBM заявила, что исследователи из её лаборатории Almaden Research Center продемонстрировали технику ядер-

но-магнитной томографии для визуализации нанообъектов. Метод, получивший название магниторезонансной силовой микроскопии (Magnetic Resonance Force Microscopy, MRFM), сочетает в себе принципы, лежащие в основе магниторезонансной и атомной силовой микроскопии.

Демонстрации плоского изображения объектов с размерами около 90 нм являются важной вехой на пути к конечной цели – получению трёхмерного отображения объектов на атомном уровне. Ожидается, что достижение такого уровня развития технологий позволит учёным лучше понять принципы функционирования белковых структур, что будет способствовать созданию более эффективных лекарств. Полученные с помощью MRFM сведения о строении веществ на атомарном уровне смогут позитивно отразиться на целом ряде отраслей, включая и полупроводниковую индустрию.

ibm.com

Снижение габаритов и потерь энергии



Высокоэффективные магнитодиэлектрические сердечники Micrometals для силовой электроники и ВЧ-техники

Применение сердечников MICROMETALS позволяет:

- Снизить стоимость индуктивных компонентов в 3...5 раз
- Снизить потери на 30...50% по сравнению с ферритами
- Оптимально распределить потери между сердечником и обмоткой
- Повысить надёжность аппаратуры
- Оптимизировать конструкцию и уменьшить габариты индуктивных компонентов

ОСНОВНЫЕ ХАРАКТЕРИСТИКИ И ДОСТОИНСТВА

- Большая номенклатура типоразмеров – от 3,4 мм до 165 мм
- Токоизолирующее полимерное покрытие до 3 слоёв
- Торoidalные, Ш- и U-образные, трубчатые, низкопрофильные сердечники, стержни, шайбы, бусины и др.
- Силовые магнитопроводы до 5 МГц
- ВЧ-сердечники для частот от 0,01 до 500 МГц
- Рабочая температура до 2000°C
- Высокая стабильность параметров

СРЕДСТВА РАЗРАБОТКИ

состоят из 4 модулей для расчёта индуктивностей:

- Фильтров постоянного тока, включая дифференциальные фильтры
- Индукторов с фиксированной зависимостью изменения индуктивности от величины тока намагничивания
- Катушек с управляемой индуктивностью 10 : 1 или 20 : 1 с использованием композиционных сердечников из феррита и магнитодиэлектрика
- Катушек индуктивности для АККМ, повышающих и понижающих DC/DC - преобразователей



CERTIFICATE OF REGISTRATION PRINCIPAL REGISTER

The Mark shown in this certificate has been registered in the United States Patent and Trademark Office to the named registrant.

The records of the United States Patent and Trademark Office show that an application for registration of the Mark shown in this Certificate was filed in the Office; that the application was examined and determined to be in compliance with the requirements of the law and with the regulations prescribed by the Director of the United States Patent and Trademark Office; and that the Applicant is entitled to registration of the Mark under the Trademark Act of 1946, as Amended.

A copy of the Mark and pertinent data from the application are part of this certificate.

This registration shall remain in force for TEN (10) years, unless terminated earlier as provided by law, and subject to compliance with the provisions of Section 8 of the Trademark Act of 1946, as Amended.



Director of the United States Patent and Trademark Office

Micrometals наносит на свои изделия запатентованную цветовую маркировку в качестве защиты от подделок. Оригинальная продукция Micrometals в компании ПРОСОФТ