

Микроконтроллеры ColdFire от Freescale Semiconductor – НОВЫЙ импульс развития

(часть 2)

Татьяна Ремизевич (Москва)

Одно из интересных направлений развития компании Freescale Semiconductor – внедрение 32-разрядного процессорного ядра ColdFire в низкостоимостные микроконтроллеры (МК), которые должны заменить 8-разрядные МК верхней гаммы семейства HCS908. Данная статья посвящена новой версии процессорного ядра ColdFire V1, на основе которого планируется выпуск недорогих однокристальных 32-разрядных МК.

В июле 2006 г. компания Freescale Semiconductor анонсировала новую упрощённую версию 32-разрядного RISC-процессорного ядра на основе архитектуры ColdFire. Это ядро должно стать основой новой серии высокопроизводительных дешёвых однокристальных МК для приложений, в которых сейчас используются 8-разрядные МК семейства HCS08 с объёмом памяти от 32 до 60 Кб и числом выводов корпуса от 80 до 100. Объявлено, что для ускорения инсталляции в новые разработки будущие модели МК с процессорным ядром ColdFire V1 будут оснащены периферийными модулями семейства

HCS08, которые хорошо освоены разработчиками. Таким образом, компания Freescale Semiconductor стремится так «одомашнить» это ядро, чтобы огромная армия разработчиков на 8-разрядных МК могла с лёгкостью на него перейти, устранив тем самым некоторый психологический барьер между 8- и 32-разрядными МК.

По мнению автора, столь интересное решение не должно остаться незамеченным разработчиками микропроцессорных систем. И пока заявленных образцов дешёвых 32-разрядных МК ещё нет (они появятся только в 2007 г.), интересно с теоретической точки зрения разобраться в сути предлагаемых решений.

ПРОЦЕССОРНОЕ ЯДРО COLD FIRE V2/2M

Новое упрощённое процессорное ядро ColdFire V1 является модификацией самой распространённой в настоящий момент версии V2M из коллекции 32-разрядных RISC-процессорных ядер с переменной длиной команды, именуемых ColdFire, технические характеристики которых были приведены в первой части статьи. Поэтому уделим некоторое внимание архитектуре и основным характеристикам ядра ColdFire V2/2M.

Все МК семейства ColdFire могут работать в двух режимах: режиме пользователя и режиме супервизора. В режиме супервизора разрешается выполнение любых команд процессора

и доступ ко всем его регистрам. В режиме пользователя запрещается выполнение ряда команд и ограничивается доступ к некоторым регистрам. Таким образом, в режиме пользователя вступают в силу ограничения по изменению состояния процессора, которые могут помешать выполнению других пользовательских программ посредством нарушения установленного супервизором режима работы.

Программно-логическая модель ядра ColdFire V2 достаточно проста [1]. Модель пользователя содержит восемь 32-разрядных регистров данных D0...D7, восемь 32-разрядных регистров адреса A0...A7, один из которых (A7) используется как указатель стека SP, программный счётчик PC и регистр состояния CCR (рис. 1). Регистр состояния 8-разрядный и содержит в себе типовые общепринятые признаки: C – перенос, V – переполнение, Z – нулевого результата, N – знака. Обратите внимание: в основном процессоре ColdFire отсутствует явно выраженный аккумулятор, поскольку все регистры данных могут выполнять функции аккумулятора.

Число доступных регистров в режиме супервизора на 7 больше. Это регистр состояния SR, который содержит биты управления прерыванием и биты выбора режима работы процессора (пользователя или супервизора), регистр базового адреса таблицы векторов исключений (сброса и прерываний), регистр управления кэш-памятью SACR, регистры ACRn для управления обращением к памяти, а также регистры задания базового адреса и режима работы ОЗУ.

Усовершенствованная версия процессорного ядра ColdFire V2M дополнена модулем умножителя с накоплением (MAC) и аппаратным делителем. Подсистема для выполнения опера-

Регистр данных 0 (D0)		
Регистр данных 1 (D1)		
Регистр данных 2 (D2)		
Регистр данных 3 (D3)		
Регистр данных 4 (D4)		
Регистр данных 5 (D5)		
Регистр данных 6 (D6)		
Регистр данных 7 (D7)		
Регистр адреса 0 (A0)		
Регистр адреса 1 (A1)		
Регистр адреса 2 (A2)		
Регистр адреса 3 (A3)		
Регистр адреса 4 (A4)		
Регистр адреса 5 (A5)		
Регистр адреса 6 (A6)		
Указатель стека (SP, A7)		
Счётчик адреса (PC)		
Регистр состояния (CCR)		

Рис. 1. Программно-логическая модель процессорного ядра Cold Fire V2

ций цифровой обработки сигналов MAC содержит ещё три регистра: 32-разрядный аккумулятор ACC, 16-разрядный регистр масок MASK и регистр состояния MACSR.

Число возможных способов адресации процессора ColdFire V2M равно всего 12. Это не очень много для процессоров такого класса. Кроме традиционных для МК способов адресации – регистрового (как для регистров данных Dn, так и для регистров адреса An), прямого (с использованием короткого 16-разрядного и длинного 32-разрядного адреса), косвенного непосредственного (по содержимому одного из регистров адреса An) и относительного – используются дополнительные способы адресации:

- косвенный со смещением (адрес операнда образуется посредством сложения содержимого одного из регистров An с заданным в команде 16-разрядным смещением);
- косвенный с постинкрементированием (адрес операнда определяется содержимым одного из регистров An, которое после выборки операнда складывается с константой $k = 1, 2$ или 4 ; константа k определяется числом байтов в адресуемом операнде);
- косвенный с преддекрементированием (адрес операнда определяется содержимым указанного в команде регистра An, из которого перед выборкой операнда вычитается заданная в команде константа $k = 1, 2$ или 4);
- косвенно-индексный со смещением (адрес операнда находится в ячейке памяти с адресом, который вычисляется путём сложения содержимого одного из регистров An с содержимым индексного регистра Xn и указанной в команде 8-разрядной константой; в качестве индексного может использоваться любой из регистров An или Dn);
- относительный с индексированием (адрес следующей команды программы находится в ячейке памяти с адресом, который вычисляется путём сложения содержимого регистра PC с содержимым индексного регистра Xn и указанной в команде 16-разрядной константой).

Если сравнить этот набор способов адресации с 16-разрядными МК от Freescale Semiconductor, то ока-

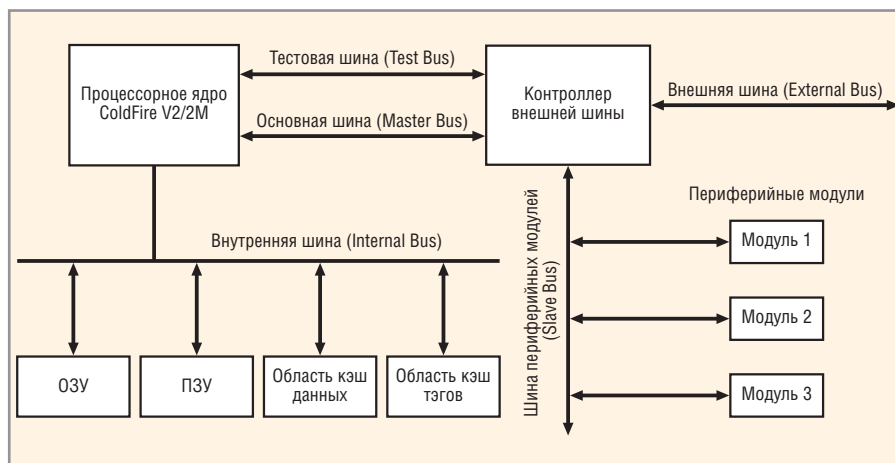


Рис. 2. Структура процессорного ядра Cold Fire V2

жется, что он даже несколько меньше последних. Таковы были требования экономичной RISC-архитектуры.

Система команд процессорного ядра ColdFire V2M состоит из 64 основных операций (без учёта применения для одной команды различных способов адресации) и 17 операций модуля MAC. Девять операций могут использоваться только в режиме супервизора. В отличие от CISC-процессорных ядер компании Freescale Semiconductor, рассматриваемое RISC-ядро использует всего одну команду типа MOV. Восемь её модификаций (MOVE, MOVA, MOVEC...), для которых возможно применение различных способов адресации, позволяют выполнить любые загрузки и пересылки операндов.

Группа арифметических команд помимо обязательных операций сложения, вычитания, сравнения 32-разрядных операндов содержит две команды умножения 16-разрядных и 32-разрядных операндов со знаком и без него. Модуль MAC и аппаратный делитель дополняют множество арифметических операций командой умножения с накоплением и шестью типами команд деления: целочисленное деление в формате (32:16) со знаком и без него, деление (32:32) целочисленное без знака, целочисленное со знаком, дробное со знаком и без него.

Реализуется полная группа логических команд: сдвиг вправо и влево, инверсия операнда, логическое И, ИЛИ, исключаящее ИЛИ, операция изменения знака двоичного числа NEG. Команд битового процессора всего три: тестирование битов с одновре-

менной инверсией их значений, тестирование битов с установкой в лог. 1 или в лог. 0. Выбор битов, подлежащих тестированию, определяется маской, указываемой непосредственно в коде команды или в каком-либо регистре.

Имеются команды ветвления, безусловного перехода, вызова подпрограмм и обслуживания прерываний.

Все перечисленные команды по сути своей не имеют существенных различий с более привычными 8-разрядными МК, за исключением того, что работают они преимущественно с 32- или с 16-разрядными словами. В чём же тогда столь существенное отличие в архитектуре от ранее рассмотренных МК, в том числе и от МК компании Freescale Semiconductor?

Главное отличие заключается в механизме обращения к памяти. На рис. 2 показана структурная схема построения микропроцессорной системы (в частном случае, однокристалльного МК) на базе процессорного ядра ColdFire V2/2M. Следует отметить, что обращение к встроенным областям постоянной ROM-памяти и оперативной RAM-памяти, а также к области кэш-памяти ведётся с использованием внутренней магистрали. Причём доступ к перечисленным блокам памяти осуществляется за один цикл с автоматической системой приоритетов. А вот обращение к внешней памяти и периферийным модулям ведётся с помощью многоразрядных магистралей Master BUS и Slave BUS, которые в целом более медленные. Использование кэш-памяти, двухступенчатого конвейера команд и специального механизма предсказания

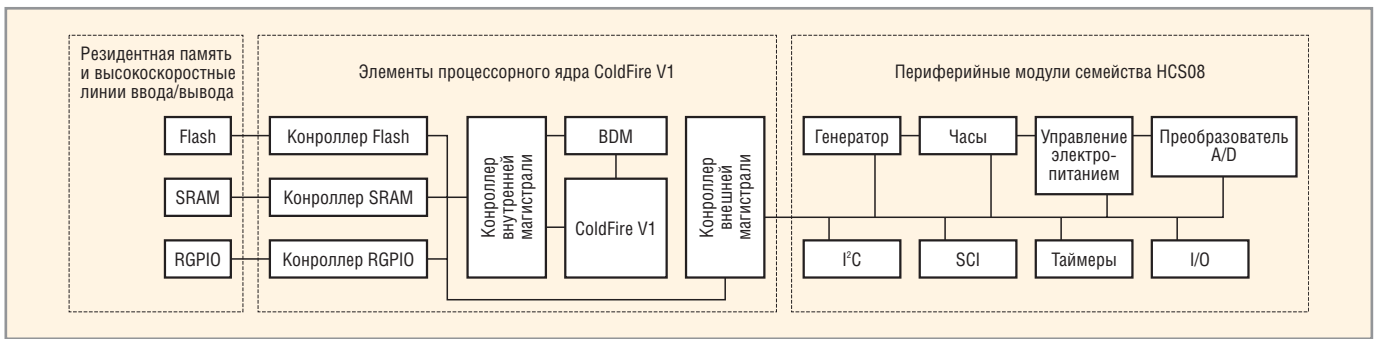


Рис. 3. Структура МК с процессорным ядром Cold Fire V1

направления ветвлений позволяют достичь производительности процессорного ядра ColdFire V2M в 159 MIPS (Dhrystone 2.1) при частоте тактирования 166 МГц.

НОВОЕ ЯДРО COLDFIRE V1

Достаточно быстро познакомившись с базовым ядром ColdFire V2/2M, обратимся теперь к ядру V1. Какие упрощения по отношению к ядру V2/2M были сделаны при адаптации его к применениям в приложениях для 8-разрядных МК?

Обратимся сначала к структуре МК на основе ядра V1 (рис. 3). Можно видеть, что принцип разделения магистралей на внутреннюю (для обращения к резидентной памяти и высокоскоростным линиям ввода/вывода) и внешнюю (для обращения к периферийным модулям) остался неизменным. Контроллеры встроенной оперативной памяти RAM и высокоскоростных линий

ввода/вывода RGPIO (Rapid GPIO) обеспечивают выполнение операции чтения/записи за один такт системной шины. Включенный в состав процессорного ядра контроллер Flash-памяти программ обеспечивает выборку кода одной команды за два такта системной шины. Важно отметить, что состояние линий высокоскоростного ввода/вывода можно изменять при помощи команд битового процессора, что позволяет формировать на этих выходах чрезвычайно короткие импульсы.

Внутренняя шина адреса – 24-разрядная. Предельные значения конфигурации резидентной памяти, которые позволяет линейно адресовать внутренняя магистраль адреса, представлены в табл. 1. Естественно предположить, что в недорогих МК не весь объем предоставляемого адресного пространства будет занят резидентной памятью. Поэтому неизбежно

образование в карте памяти «пустых» областей, при обращении к которым модуль системной интеграции МК ColdFire V1 будет генерировать внутренний сброс по несуществующему адресу. Также внутренний сброс генерируется при выборке из памяти несуществующего кода команды.

Чрезвычайно важно, что введение новых команд позволяет ядру V1 вести обмен данными между всеми типами резидентной памяти в 8-разрядном или 16-разрядном форматах (табл. 2). Программно-логические модели всех периферийных модулей семейства HCS908 включают регистры специальных функций именно таких форматов, поэтому введение дополнительных команд делает обращение к периферии удобным и естественным.

Подобно своему предшественнику V2M, процессорное ядро ColdFire V1 обладает двухуровневым конвейером команд. Первый уровень конвейера выполняет функцию выборки и запоминания кода следующей к исполнению команды. Второй уровень конвейера хранит код операции текущей команды, декодирует его, осуществляет выборку из памяти операндов и управляет исполнением команды. Двухуровневый конвейер команд был оптимизирован для работы с 8- и 16-разрядными операндами. В результате большинство пересылок и преобразований с этими форматами данных выполняется за два периода внутренней системной шины. Такая оптимизация процессорного ядра V1 позволила достичь производительности 0,85 MIPS (Dhrystone 2.1) при частоте тактирования 50 МГц. Вычислительная производительность может быть увеличена до 1,05 MIPS (Dhrystone 2.1) при той же частоте тактирования, если программа бу-

Таблица 1. Карта памяти процессорного ядра ColdFire V1

Диапазон адресов	Тип адресуемой памяти	Максимальный объем, Кб
0x00_0000 – 0x7F_FFFF	Резидентная FLASH	8000
0x80_0000 – 0xBF_FFFF	Резидентная RAM	4000
0xC0_0000 – 0xDF_FFFF	Модули ядра, подключаемые к внутренней магистрали*	2000
0xE0_0000 – 0xFF_7FFF	Резерв	32 – 2000
0xFF_8000 – 0xFF_FFFF	Периферийные модули	32

* Например, порты RGPIO.

Таблица 2. Форматы доступа к различным типам памяти

Область адресного пространства	Тип памяти	Режим чтения			Режим записи		
		Byte	Word	Long	Byte	Word	Long
0x00_0000 – 0x7F_FFFF	FLASH	+	+	+	-	-	+
0x80_0000 – 0xBF_FFFF	RAM	+	+	+	+	+	+
0xC0_0000 – 0xDF_FFFF	RGPIO	+	+	+	+	+	+
0xFF_8000 – 0xFF_FFFF	Периферийные модули	+	+	-	+	+	-

дет исполняться из резидентного ОЗУ.

Периферийный контроллер в составе процессорного ядра ColdFire V1 выполняет две функции: преобразует формат шины от внутреннего к внешнему формату, характерному для периферии МК HCS08, и снижает частоту обмена с периферией. Понижение возможно в любое целое число раз, но предполагается, что в следующих МК удастся достичь довольно высокого быстродействия периферийных модулей и кратность частот на шинах составит всего 2.

При разработке процессорного ядра ColdFire V1 активно обсуждалась необходимость уменьшения числа регистров в составе центрального процессора, но было решено не сокращать число регистров, предоставляемых программисту в режиме пользователя. Такое решение позволит в будущем обеспечить программную совместимость этого упрощённого ядра с более производительными его версиями, а также не будет сопровождаться затратами по разработке нового компилятора.

Поэтому программно-логическая модель процессорного ядра ColdFire V1 в режиме пользователя в точности соответствует рассмотренной ранее модели ColdFire V2 (рис. 1). А вот в режиме супервизора число доступных регистров сократили. Это связано с тем, что упрощённая версия ядра не требует столь гибких режимов работы с памятью, которые ранее реализовывались с помощью регистров, доступных в режиме супервизора.

Модуль умножителя с накоплением (MAC) и аппаратный делитель в базовой версии процессорного ядра ColdFire V1 отсутствуют, однако предусмотрена возможность их последующего подключения.

Система команд процессорного ядра ColdFire V1 пополнилась 16 новыми инструкциями, среди которых инструкции загрузки и сравнения 8- и 16-разрядных операндов, новые инструкции для работы с битовыми полями, две новые команды передачи управления.

Подвергся изменению и модуль внутрисхемной отладки BDM. С целью полной совместимости по

выводам будущих МК с существующими представителями семейства HCS908 интерфейс сопряжения с компьютером верхнего уровня стал трёхпроводным, т.е. тем, который используется в 8-разрядных МК HCS908.

Вот таким предстало новое процессорное ядро для недорогих встраиваемых систем [2]. Предполагается, что новые 32-разрядные однокристалльные МК будут реализовываться по цене от \$4 до \$7, что позволит рассматривать их в качестве замены существующим 8-разрядным МК верхней гаммы. Уже готов пакет средств разработки CodeWarrior Development Studio, в котором объединены компиляторы Си для HCS908 и ColdFire V1. Остаётся ждать реальных образцов микроконтроллеров.

ЛИТЕРАТУРА

1. Шагурин И.И. Современные микроконтроллеры и микропроцессоры Motorola: Справочник. М: Горячая линия – Телеком, 2004.
2. Version1 ColdFire® White Paper. Document Number: V1CFWP Rev. 0, 07/2006. ©

Магнитодизэлектрики MICROMETALS

Снижение габаритов и потерь энергии



Высокоэффективные магнитодизэлектрические сердечники Micrometals для силовой электроники и ВЧ-техники

Micrometals наносит на свои изделия запатентованную цветовую маркировку в качестве защиты от подделок. Оригинальная продукция Micrometals в компании ПРОСОФТ

ОСНОВНЫЕ ХАРАКТЕРИСТИКИ И ДОСТОИНСТВА

Большая номенклатура типоразмеров – от 3,4 мм до 165 мм
 Токоизолирующее полимерное покрытие до 3 слоёв
 Торoidalные, Ш- и U-образные, трубчатые, низкопрофильные сердечники, стержни, шайбы, бусины и др.
 Силовые магнитопроводы до 5 МГц
 ВЧ-сердечники для частот от 0,01 до 500 МГц
 Рабочая температура до 2000°C
 Высокая стабильность параметров

Применение сердечников MICROMETALS позволяет:

Снизить стоимость индуктивных компонентов в 3...5 раз
 Снизить потери на 30...50% по сравнению с ферритами
 Оптимально распределить потери между сердечником и обмоткой
 Повысить надёжность аппаратуры
 Оптимизировать конструкцию и уменьшить габариты индуктивных компонентов

PROSOFT®

ПРОСОФТ – АКТИВНЫЙ КОМПОНЕНТ ВАШЕГО БИЗНЕСА

Телефон: (495) 232-2522 • E-mail: info@prochip.ru • Web: www.prochip.ru