

# Реализация изолированного интерфейса шины I<sup>2</sup>C с использованием цифровых изоляторов

Печатается с разрешения Texas Instruments (www.ti.com)

Томас Кюгельштадт (США)

В данной статье вкратце описывается работа шины I<sup>2</sup>C, после чего рассматривается реализация изолированного интерфейса на основе микросхемы цифрового изолятора с ёмкостным изоляционным барьером и некоторого числа дополнительных компонентов.

В соответствии с последними изменениями в нормативных документах, касающихся как разработки, так и использования промышленных приборов и оборудования, практически любые промышленные комплексы или интерфейсы должны иметь гальваническую развязку. Шина I<sup>2</sup>C (Inter-Integrated Circuit) представляет собой несимметричную мультимастерную двухпроводную шину. Несмотря на то что эта шина предназначена исключительно для передачи данных между близко расположенными микросхемами, к ней тоже предъявляются требования по развязке.

Основная проблема при реализации изолированного интерфейса ши-

ны I<sup>2</sup>C с использованием стандартных цифровых изоляторов состоит в том, что режим работы шины отличается от того режима, на который рассчитаны микросхемы изоляторов. Шина I<sup>2</sup>C работает в двунаправленном полудуплексном режиме, тогда как стандартные микросхемы цифровых изоляторов представляют собой однонаправленные устройства. Для эффективного совместного использования обеих упомянутых технологий необходимы дополнительные компоненты, которые позволяют преобразовать двунаправленную шину в два однонаправленных сигнальных тракта без внесения значительных задержек.

## Шина I<sup>2</sup>C

Выходные каскады устройств, подключаемых к шине I<sup>2</sup>C, выполняются по схеме с открытым стоком, поэтому линия данных (SDA) и линия тактового сигнала (SCL) должны быть подтянуты резисторами к шине питания V<sub>DD</sub> (рис. 1). Соответственно, выдача на линию лог. 0 осуществляется подтяжкой её к общему проводу, а выдача лог. 1 – переключением выхода в высокоомпедансное состояние. Смена логического уровня на линии данных должна производиться только при низком уровне на линии SCL, поскольку изменение уровня на линии SDA при высоком уровне на линии SCL используется для формирования специальных состояний СТАРТ и СТОП. Как правило, шина I<sup>2</sup>C работает при напряжении 3,3 или 5 В, однако ничто не мешает использовать её в системах с большим или меньшим напряжением питания.

При обмене по шине I<sup>2</sup>C используется семибитное адресное пространство с 16 зарезервированными адресами, т.е. теоретически к одной шине может быть подключено до 112 устройств. На практике же число устройств ограничено максимально допустимой ёмкостью шины (400 пФ), из-за чего расстояние между узлами шины не может превышать нескольких метров. В стандарте определены четыре скорости передачи данных: 100 Кбит/с (стандартный режим), 400 Кбит/с (быстрый режим), 1 Мбит/с (быстрый режим «плюс») и 3,4 Мбит/с (высокоскоростной режим).

Узлы шины могут выступать в двух качествах: ведущего и ведомого. Ведущее устройство генерирует тактовый сигнал и формирует адреса ведомых устройств, а также инициирует и завершает процесс обмена данными. Ведомое устройство получает от ведущего тактовый сигнал, принимает посылаемые им адреса и отвечает на его запросы. На рис. 2 показан типичный процесс передачи данных между ведущим и ведомым устройствами.

Для запуска процедуры обмена ведущий формирует на шине состояние СТАРТ, после чего передаёт семибит-

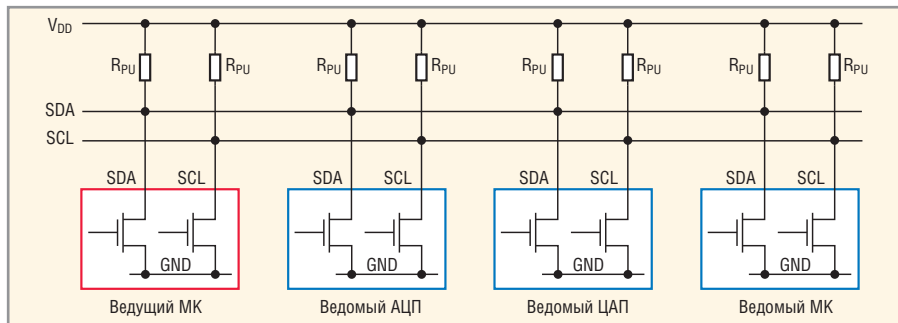


Рис. 1. Шина I<sup>2</sup>C

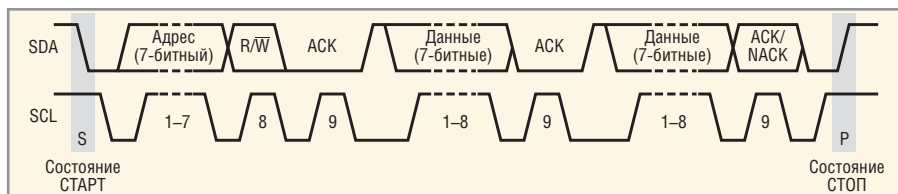


Рис. 2. Временная диаграмма законченной процедуры пересылки данных

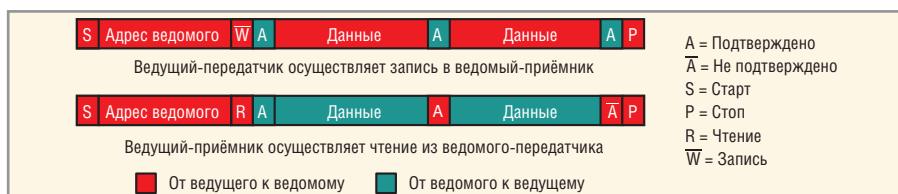


Рис. 3. Переключение между режимами передачи и приёма во время пересылки данных

ный адрес того ведомого, с которым он намеревается начать обмен. Адрес сопровождается битом ЧТЕНИЕ/ЗАПИСЬ (R/W), который показывает, какие действия будут осуществляться ведомым: передача данных ведомому («0») или приём данных от него («1»). После этого ведущий освобождает линию SDA, чтобы ведомый мог подтвердить приём данных.

В ответ на полученный байт ведомый передаёт бит подтверждения (ACK), удерживая на линии SDA низкий уровень в течение всего времени, пока на линии SCL присутствует высокий уровень девятого тактового импульса. После получения подтверждения ведущий продолжает работать в режиме передачи или приёма (в соответствии со значением переданного бита R/W), а ведомый – в противоположном режиме (режим приёма или передачи соответственно).

Адрес и восьмибитные данные передаются, начиная со старшего значащего бита (MSB). Состояние СТАРТ формируется путём изменения уровня на линии SDA с высокого на низкий при высоком уровне на линии SCL. А состояние СТОП формируется путём изменения уровня

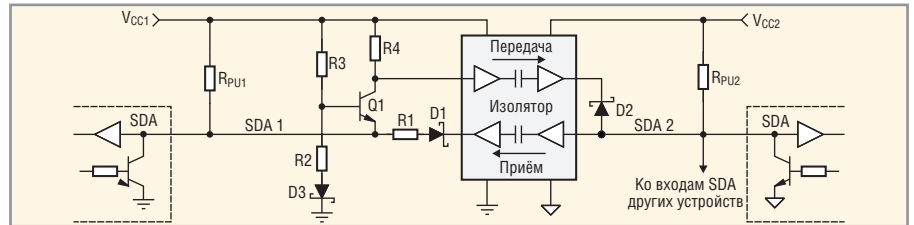


Рис. 4. Развязка линии SDA шины I<sup>2</sup>C с использованием микросхемы цифрового изолятора

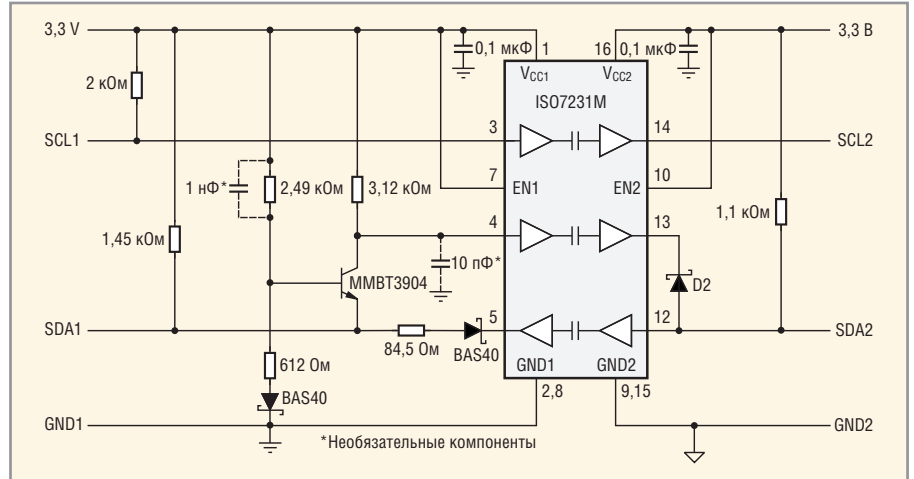


Рис. 5. Окончательная схема развязки

на линии SDA с низкого на высокий при высоком уровне на линии SCL.

При записи в ведомое устройство ведущий циклически отправляет ведомо-

му байты данных, а ведомый для каждого принятого байта формирует бит подтверждения ACK. В этом случае ведущий работает в режиме ведущий-пе-

**Задержки распространения сигнала**

От SDA1 к SDA2		От SDA2 к SDA1		Условия
Нарастающий фронт, нс	Спадающий фронт, нс	Нарастающий фронт, нс	Спадающий фронт, нс	
121	124	113	82	Без конденсаторов
136	140	113	82	10 пФ
103	136	113	82	10 пФ + 1 нФ
86	140	113	82	1 нФ

редатчик, а ведомый – в режиме ведомый-приёмник.

При чтении из ведомого устройства ведущий поочередно принимает байты данных от ведомого и в ответ на каждый принятый байт, кроме последнего, отправляет бит подтверждения ACK (рис. 3). В этом случае ведущий работает в режиме ведущий-приёмник, а ведомый – в режиме ведомый-передатчик.

Для завершения процедуры обмена ведущий формирует на шине состояние СТОП. Если ведущий хочет сохранить контроль над шиной для выполнения последующих пересылок, то вместо состояния СТОП он может сразу же сформировать состояние СТАРТ.

При записи в ведомое устройство ведущий большую часть времени работает в режиме передачи, переключаясь в режим приёма только для получения подтверждений от ведомого.

При чтении из ведомого устройства ведущий сначала работает в режиме передачи, а после отсылки ведомому запроса на чтение (бит R/W = 1) переключается в режим приёма. Соответственно, ведомый до завершения транзакции работает в противоположном режиме.

Обратите внимание, что ведущий завершает процедуру чтения, не подтверждая последний принятый байт (отсылая ведомому в ответ бит NACK). Эта операция сбрасывает конечный автомат контроллера шины I<sup>2</sup>C ведомого устройства, позволяя ведущему сформировать на шине состояние СТОП.

**РЕАЛИЗАЦИЯ ГАЛЬВАНИЧЕСКОЙ РАЗВЯЗКИ**

Для развязки сигнальной линии шины I<sup>2</sup>C с использованием стандартной микросхемы цифрового изолятора необходимо разделить полудуплексную линию на отдельные тракты передачи и приёма и преобразовать с помощью диодов Шоттки двухтактные выходы изолятора в выходы с открытым коллектором (рис. 4). Чтобы предотвратить проникновение передаваемого сигнала обратно в источник, в схеме был реализован компаратор, определяющий направление передачи сигнала и включающий соответствующий сигнальный тракт.

Функцию компаратора выполняет узел на транзисторе Q1. Поскольку основным уровнем переключения на шине I<sup>2</sup>C является низкий уровень, на базу Q1 подаётся такое смещение, чтобы транзистор открывался при появлении низкого уровня на выходе SDA1 и оставался в закрытом состоянии при появлении низкого уровня на линии SDA2. Величина смещения задаётся делителем на резисторах R3 и R2 (диод D3 предназначен для термокомпенсации). Чтобы исключить открытие транзистора Q1 при появлении низкого уровня на выходе SDA2, в схеме присутствует резистор R1, падение напряжения на котором при открытом диоде D1 увеличивает потенциал эмиттера V<sub>E</sub> и уменьшает напряжение база–эмиттер до уровня, который меньше минимального напряжения открытия транзистора. Необходимо только следить, чтобы величина V<sub>E</sub> не превысила минимального значения входного напряжения высокого уровня линии SDA1, которое, согласно спецификации I<sup>2</sup>C, равно V<sub>IHmin</sub> = 0,3V<sub>CC</sub>.

Итак, при появлении на линии SDA2 низкого уровня этот уровень транслируется в направлении приёма и вызывает увеличение напряжения на линии SDA1 до величины, достаточной для блокирования транзистора Q1, но не превышающей значения V<sub>IHmin</sub>. То есть на входе I<sup>2</sup>C устройства появляется корректный низкий уровень. В то же время резистор R4 формирует на входе изолятора тракта передачи высокий уровень, который препятствует открытию диода D2. После освобождения линии SDA2 и появления на ней потенциала V<sub>CC2</sub> то же самое происходит и с линией SDA1 через некоторое время, определяемое задержкой прохождения сигнала через изолятор. При управлении изолятором со стороны шины (SDA2) задержки в распространении сигнала как для спадающего, так и для нарастающего фронта определяются, главным образом, только задержкой прохождения сигнала через изолятор.

В обратном направлении, при выставлении низкого уровня на линию SDA1, соответствующее максимальное выходное напряжение низкого уровня V<sub>OLmax</sub> будет намного меньше напряжения V<sub>E</sub>,

что приведёт к открытию транзистора Q1. Сигнал низкого уровня, проходя через изолятор, смещает диод D2 в прямом направлении, в результате чего на линии SDA2 также появляется низкий уровень. Однако при освобождении линии SDA1 напряжение на ней не может сразу же подняться до уровня V<sub>CC1</sub> из-за того, что на линии SDA2 всё ещё присутствует низкий уровень. Вместо этого напряжение на линии SDA1 сначала увеличивается до уровня V<sub>E</sub>, обеспечивающего закрытие транзистора Q1, и остаётся на данном уровне до тех пор, пока закрытый транзистор Q1 не позволит резистору R4 сформировать на входе изолятора высокий логический уровень, в результате чего закроется диод D1 и освободится линия SDA2. И только после этого напряжение на линии SDA1 станет равным V<sub>CC1</sub>.

При управлении изолятором со стороны устройства (SDA1) схема компаратора вносит дополнительные задержки в распространение сигнала для обоих фронтов.

На рис. 5 приведена окончательная схема развязки, пригодная для подавляющего большинства приложений, в которых единственное ведущее устройство изолируется от шины ведомых. В этом случае двунаправленной является только линия SDA, а линия SCL работает в одном направлении. Для системы с несколькими ведущими, в которой обе линии шины являются двунаправленными, можно использовать микросхему изолятора ISO7242M, подключив линию SCL по той же схеме, что и линию SDA.

Типовые задержки распространения сигнала приведены в таблице (измерены при незначительной ёмкостной нагрузке на линиях SDA1 и SDA2). Обратите внимание, что при малых значениях напряжения питания может потребоваться установка дополнительного фильтрующего конденсатора ёмкостью 10 пФ для предотвращения ложных срабатываний внутренней логики изолятора из-за переходных процессов, возникающих при переключении транзистора Q1. Кроме того, можно уменьшить задержки распространения сигнала, подключив конденсатор параллельно верхнему резистору базового делителя для ускорения инжекции заряда в базу транзистора Q1.

**ЛИТЕРАТУРА**

1. interface.ti.com.
2. www.ti.com/sc/device/ISO7231M.
3. www.ti.com/sc/device/ISO7242M.

