

Микроконтроллеры серии ADuC7000

Печатается с разрешения журнала CHIP NEWS Украина (<http://chipnews.com.ua>)

Виктор Охрименко (г. Киев, Украина)

Микроконтроллеры семейства ADuC7000 созданы на базе RISC-процессорного ядра ARM7TDMI. Статья знакомит с основными параметрами восьми моделей этого семейства. От предыдущего семейства (микроконвертеры ADuC800) их отличает объём встроенной памяти типа флэш и SRAM и производительность вычислительного ядра (до 45 MIPS).

ВВЕДЕНИЕ

Фирма Analog Devices – лидер в производстве быстродействующих высокоточных преобразователей сигналов – в конце 90-х годов выпустила свой первый микроконтроллер (МК) семейства ADuC800: ADuC812, названный фирмой Analog Devices микроконвертером. Вслед за ADuC812 появились и другие микроконвертеры с улучшенными параметрами: ADuC814/816/824/831/832/834/836/841/842/843/845/847/848. Эти микроконвертеры предназначены для высокоточного ввода/вывода аналоговых сигналов, предварительной цифровой обработки данных и организации сетей сбора информации с датчиков. Микроконвертеры семейства ADuC800, как и выпускаемые с 2004 г. МК семейства ADuC7000, переименованные в «прецизионные аналоговые микроконтроллеры» (Precision Analog Microcontroller), представляют собой миниатюрные функционально законченные системы сбора/обработки данных (Data Acquisition System – DAS), выполненные на кристалле одной микросхемы [1, 2].

Модели МК семейства ADuC7000 (ADuC7019/20/21/22/24/25/26/27) созданы на базе вычислительного ядра архитектуры RISC (Reduced Instruction Set Computer). Отличаются они от моделей семейства ADuC800 производительностью процессорного ядра (до 45 MIPS) и повышенной частотой преобразования АЦП и ЦАП. МК содержат быстродействующий многоканальный 12-битный АЦП, до четырёх ЦАП, контроллеры стандартных интерфейсов для обмена данными с внешними устройствами, модифицированную систему ФАПЧ, генератор ШИМ-сигнала и встроенные блоки программируемой

логики PLA (Programmable Logic Array) [1, 2]. Частота преобразования АЦП повышена до 1 МГц, увеличены число и битность встроенных таймеров, а также объём встроенной памяти типа флэш и SRAM. Наличие PLA во многих случаях позволяет сократить суммарное число компонентов в системе, а высокопроизводительное процессорное ядро позволяет использовать его для предварительной обработки данных большого объёма.

Наряду с вышеперечисленными свойствами, преимущественную сферу применения МК семейства ADuC7000 определяют и такие характеристики, как высокоточный ввод/вывод аналоговых данных, встроенные периферийные контроллеры, поддерживающие стандартные интерфейсы, небольшие габариты корпуса и низкий уровень энергопотребления. В первую очередь, они нашли применение в следующих системах, приборах и устройствах:

- в качестве интеллектуальных датчиков в сетях сбора данных,
- в средствах телекоммуникаций,
- в портативных измерительных и медицинских приборах с автономным питанием,
- в устройствах управления и контроля параметров технологических процессов,
- в измерительном оборудовании высокого класса.

Оптимальные параметры этих МК дают возможность создавать на их основе легко модифицируемые недорогие встраиваемые устройства управления/контроля, предназначенные для использования в модулях сбора/обработки данных, ориентированных на применение в системах SCADA (системы диспетчерского/супервизорного управления и сбора данных).

ОСНОВНЫЕ ПАРАМЕТРЫ МК СЕМЕЙСТВА ADuC7000

В таблице даны характеристики и основные параметры восьми моделей МК семейства ADuC7000. Ток потребления растёт с увеличением частоты со скоростью примерно 1 мА/МГц. Структурная схема одного их самых мощных МК этого семейства (ADuC7026) приведена на рис. 1. Конструктивное исполнение микросхем – корпуса типов CSP и LQFP с числом выводов 40/64 и 64/80 соответственно. Число выводов корпуса зависит от количества используемых ЦАП и входных каналов АЦП.

Архитектура RISC-процессорного ядра ARM7 была разработана специалистами фирмы ARM ещё в середине 90-х годов. Эта архитектура обладает многими преимуществами. Поэтому на её базе было разработано много типов 32-разрядных микропроцессоров и их модификаций. Первая модификация процессорного ядра ARM с расширением TDMI, поддерживающая выполнение Thumb-инструкций, появилась в 1995 г. Система команд процессорного ядра ARM7TDMI (в отличие от стандартной системы команд ARM7) содержит четыре дополнительные инструкции, используемые для выполнения операций умножения или умножения с накоплением двух 32-разрядных операндов. Результат умножения представлен 64-разрядным кодом. Процессорное ядро ARM7TDMI поддерживает интерфейс, обеспечивающий работу в режиме внутрисхемной эмуляции, что облегчает процесс отладки программного обеспечения. Программная модель процессорного ядра ARM7TDMI содержит 37 регистров (31 регистр относится к РОН, а шесть – к регистрам состояния). В пользовательском режиме доступны пятнадцать 32-разрядных РОН, программный счётчик и регистр текущего состояния (CPSR). RISC-процессорное ядро ARM7 отличается также высоким значением отношения производительность/потребляемая мощность. Процессорное ядро ARM7TDMI – 32-разрядное RISC-ядро, ориентированное на выполнение как

Основные параметры микроконтроллеров семейства ADuC7000

Наименование параметра	Модель микроконтроллера ADuC7000							
	7019	7020	7021	7022	7024	7025	7026	7027
Контроллер								
Процессорное ядро	16/32-битное ARM7TDMI, архитектура RISC							
Максимальная производительность, MIPS	45							
Максимальная тактовая частота, МГц	41,78							
Встроенная Flash-память программ/данных, Кб	62		32/62		62	32/62		62
Встроенная SRAM данных, байт	8192		4096/8192		8192	4096/8192		8192
Максимальный объём внешней памяти программ/данных, Кб	-						512	
Система ФАПЧ	+							
Источники тактовых сигналов	Встроенный генератор (32 768 Гц), внешний резонатор (32 768 Гц), высокочастотный тактовый сигнал (<44 МГц)							
Контроллер прерываний	+							
Контроллеры последовательных портов (интерфейсы)	UART, SPI, I ² C (два)							
Блоки программируемой логики (PLA)	2							
Порты ввода/вывода общего назначения (GPIO)	14		13		30			40
Аналоговый компаратор	+							
Таймеры	4 универсальных 16/32-битных таймера							
Устройства WDT, POR, PSM	+							
Генератор сигналов с ШИМ	+							
Встроенный порт JTAG	Имеется во всех моделях, обеспечивает загрузку кода и отладку							
Время старта после включения питания, мс	300							
Схема перезапуска (Power ON Reset, POR)	+							
Число циклов перезаписи флэш-памяти	10 000							
Прогнозируемое время хранения данных во флэш-памяти при 55°C, лет	20							
АЦП								
Число входных каналов	5		8		10		12	16
Принцип работы/разрядность, бит	SAR (последовательное приближение, т.е. поразрядное уравнивание)/12							
Максимальная частота преобразования, МГц	1							
Интегральная нелинейность, ЕМР (единиц младшего разряда)	±0,5 (типовое значение), ±1,5 (максимальное значение)							
Отношение сигнал/шум, дБ	71							
Встроенный эталонный источник: напряжение, мВ дрейф, ppm/°C выходное сопротивление, Ом	2500 ± 10 ±20 50							
Температурный датчик	+							
Погрешность датчика температуры, °C	±3							
Выходное напряжение датчика температуры при 25°C, мВ	780							
Чувствительность датчика температуры, мВ/°C	-1,3							
ЦАП								
Число ЦАП	3	4	2	-	2	-	4	-
Разрешение, разрядов	12							
Дифференциальная погрешность, ЕМР	±1							
Выходное сопротивление, Ом	10							
Время установления выходного напряжения, мкс	10/15							
Выходное напряжение, В	0...U _{эталон} или 0...U _{пит} (выбор осуществляется на программном уровне)							
Микросхема в целом								
Напряжение питания, В	2,7...3,6							
Монитор источника питания (Power Supply Monitor, PSM)	+							
Ток потребления (типичное значение) при частотах 0,326, 5,22, 41,78 МГц соответственно, мА	7, 11, 40							
Ток потребления в режиме Sleep Mode (типичное значение), мкА	250							
Ток потребления АЦП при частоте преобразования 1 МГц, мА	2							
Диапазон рабочих температур, °C	-40...85							
Число выводов и тип корпуса (габариты корпуса, мм)	40, CSP (6 × 6)				64, CSP (9 × 9) 64, LQFP (12 × 12)		80, LQFP (14,2 × 14,2)	

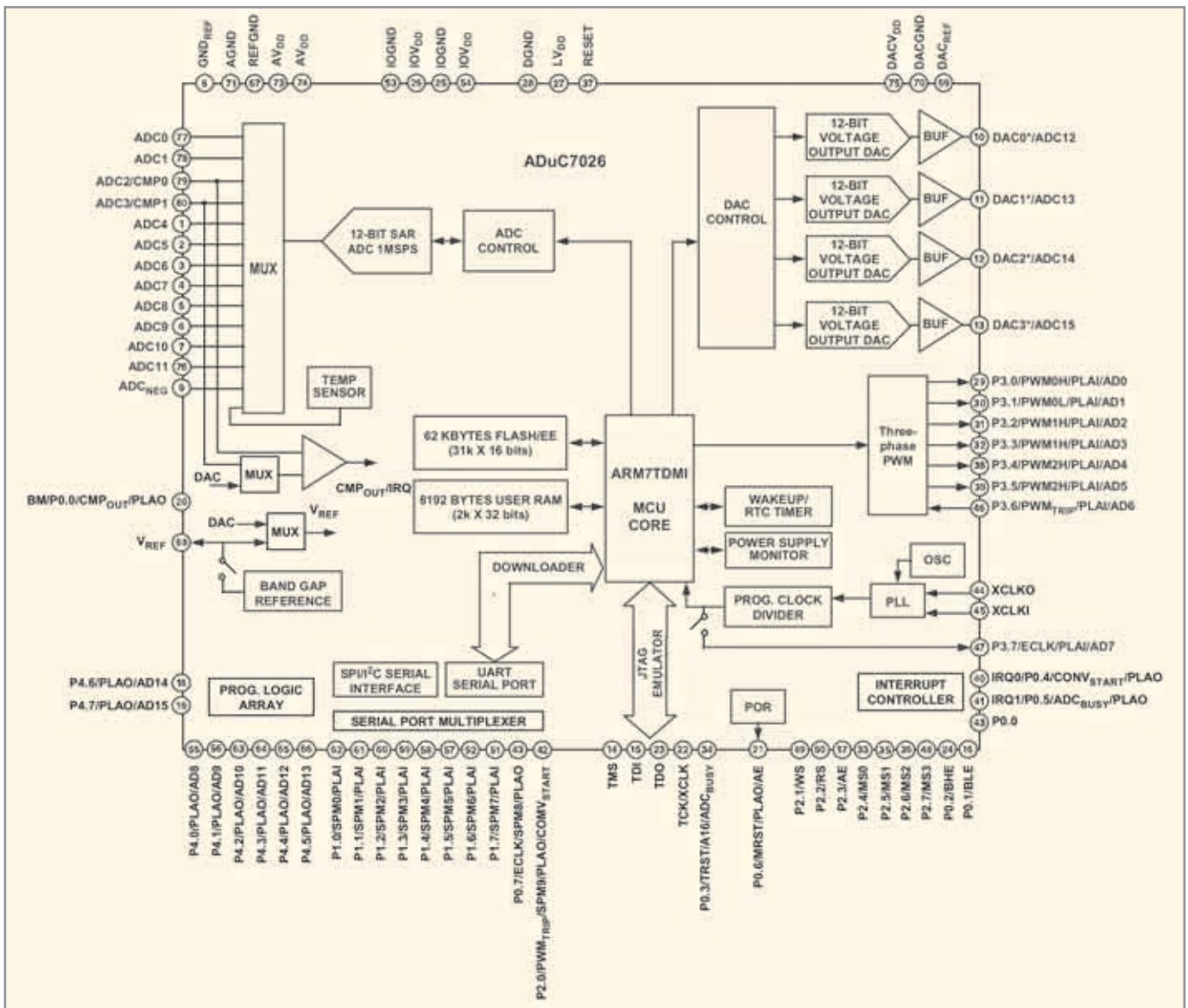


Рис. 1. Структурная схема микроконтроллера ADuC7026

32-разрядных инструкций, характерных для стандартной ARM-архитектуры, так и укороченных 16-разрядных Thumb-инструкций. Система команд Thumb является модификацией стандартной системы 32-разрядных инструкций, перекодированных в 16-разрядный код, что позволяет в результате получить более высокую «плотность кода» и, как следствие, использовать меньший объём памяти для хранения программ. Процессорное ядро ARM Thumb адаптировано для выполнения по сути двух различных систем команд. Это уникальное преимущество ядра ARM7TDMI даёт возможность при разработке программ использовать 32-разрядные ARM-инструкции стандартной системы команд (при этом достигается наивысшее быстродействие) либо воспользоваться преимуществами укороченных 16-разрядных инструкций, что позволяет в конеч-

ном счёте уменьшить суммарный объём программной памяти.

Все МК серии ADu7000 содержат встроенную флэш-память общим объёмом 64 Кб, из которых 62 Кб (31К × 16 разрядов) доступны пользователю, а оставшиеся два зарезервированы для системных ресурсов. Эта область памяти объёмом 2 Кб используется для хранения программы начальной загрузки, коэффициентов калибровки АЦП или температурного датчика и т.п. Доступ к ячейкам флэш-памяти выполняется в течение одного машинного такта. Флэш-память можно использовать для хранения как программного кода, так и данных. Выборка стандартного 32-разрядного кода осуществляется за два машинных такта. Флэш-память разделена на страницы (объём каждой страницы составляет 256 байт). Общий объём встроенной статической памяти с произвольным

доступом (SRAM) составляет 8 Кб (2К × 32 разряда). Если при выполнении инструкции требуется запись или чтение данных в/из SRAM-памяти, необходимо ещё один дополнительный машинный цикл; если требуется считать данные из флэш-памяти, необходимо два дополнительных цикла. В МК ADuC7000 предусмотрена возможность защиты отдельных сегментов флэш-памяти от несанкционированного доступа. Программирование флэш-памяти выполняется через параллельный или отладочный порт, а также через последовательные порты (UART или I²C). Загрузка флэш-памяти может выполняться без извлечения микросхемы МК из устройства, в котором он установлен. В мощных МК (ADuC7026/7027) имеется возможность работы с внешней памятью программ и данных. Обмен данными с внешней памятью осуществляется с ис-

пользованием 16-разрядной мультиплексируемой шины адреса/данных и дополнительной адресной линии (17-й разряд адреса). Поскольку шина адреса/данных мультиплексируемая, адресный код необходимо запоминать во внешнем регистре.

На входе АЦП имеется многоканальный мультиплексор. В АЦП предусмотрен дополнительный вход, к которому через один из входов мультиплексора подключен встроенный интегральный температурный датчик.

Изюминкой МК серии ADuC7000 является наличие двух блоков программируемой логики, что позволяет уменьшить число внешних компонентов и в конечном счёте снизить стоимость системы в целом. Каждый из блоков PLA содержит восемь логических ячеек. Каждая логическая ячейка содержит триггер, пять мультиплексоров и устройство управления, реализующее любую логическую функцию двух переменных (A, B). Внутри каждого из блоков, используя соответствующие мультиплексоры, ко входам устройства управления можно подключить выходы других логических ячеек. Входы/выходы логических ячеек мож-

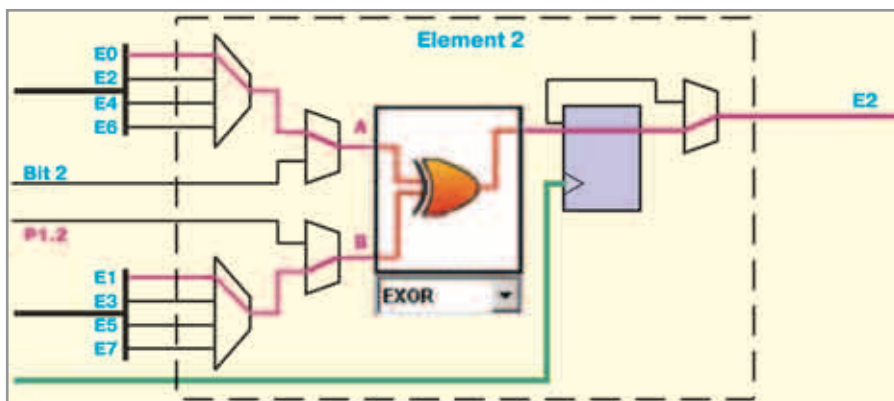


Рис. 2. Фрагмент графического изображения проектируемой схемы устройства

но также подключать к линиям ввода/вывода МК. Для подключения входов/выходов логических ячеек используются две независимые внутренние шины. Блоки PLA конфигурируются посредством записи кода в соответствующие регистры: PLAELMx, PLACLK, PLAIRQ, PLAADC, PLADIN и PLADOUT. В комплекте инструментальных средств разработки, предлагаемых для создания и отладки программного обеспечения, содержится программный пакет PLAtool, использование которого позволяет быстро и эффективно проектировать разнооб-

разные узлы на основе встроенной в МК ADuC7000 программируемой логической матрицы. Разработка функциональных узлов на базе PLA производится в графическом режиме. Программный пакет PLAtool отличается простой и интуитивно понятной системой меню. Фрагмент графического изображения проектируемой схемы устройства и структурной схемы логической ячейки приведён на рис. 2. Используя меню Help, можно найти подробное описание процесса работы с программным обеспечением, а также пример разработки простейшего уст-

ANALOG DEVICES

ВЫСОКОТОЧНЫЕ МИКРОКОНТРОЛЛЕРЫ
(MicroConverter®)

Семейство микроконтроллеров с Flash памятью и интегрированными АЦП и ЦАП

- Производительность - до 20 MIPS ядро 8052 и до 45 MIPS ядро ARM7-TDMI®
- Точность - АЦП от 12 до 24 бит и ЦАП 12 бит
- Память - до 62 КБ Flash памяти и до 8 КБ SRAM
- Гибкость - широчайшие возможности загрузки, отладки и эмуляции
- Применение - машиностроение, инструментальный контроль, автомобилестроение, коммуникации и т.д.

Москва

Тел.: (495) 221-0130
Факс: (495) 221-0137
E-mail: cmp@argussoft.ru

Санкт-Петербург

Тел.: (812) 567-1849
Факс: (812) 567-1867
E-mail: spb@argussoft.ru

Новосибирск

Тел.: (383) 227-1155
Факс: (383) 222-4031
E-mail: nsk@argussoft.ru

Екатеринбург

Тел.: (343) 378-3242
Факс: (343) 378-3241
E-mail: ural@argussoft.ru

ОФИЦИАЛЬНЫЙ ДИСТРИБЬЮТОР

ARGUSSOFT

www.argussoft.ru

ройства на базе программируемой логической матрицы.

Для формирования сигналов, используемых для тактирования процессорного ядра и встроенных периферийных устройств, МК ADuC7000 содержат встроенный генератор, систему ФАПЧ и программируемый делитель частоты. Встроенный генератор формирует сигнал частотой 32 768 Гц с точностью $\pm 3\%$. В системе ФАПЧ производится умножение частоты входного сигнала в 1275 раз. Для работы процессорного ядра используется тактовый сигнал с выхода системы ФАПЧ с максимальной частотой 41,779 МГц ($1275 \times 0,032768$ МГц). Используя программируемый делитель частоты, установленный на выходе системы ФАПЧ, можно снизить частоту сигнала тактирования процессорного ядра. После включения питания процессорное ядро работает на частоте 5,22 МГц ($41,779/8$). Для выбора коэффициента деления используется трёхразрядный код. Максимальная тактовая частота процессорного ядра 44 МГц, минимальная – 50 кГц. Кроме того, можно использовать внешний кварцевый резонатор (частотой 32 768 Гц) или внешний генератор тактового сигнала частотой не более 44 МГц. Для подключения внешнего резонатора или внешнего сигнала тактовой частоты в МК имеются выводы XCLKO, XCLKI и P0.7/XCLK. Выбор источника тактового сигнала осуществляется на программном уровне. После включения питания используется встроенный генератор. Управление режимами работы процессорного ядра и выбор частоты тактирования ядра выполняются посредством кода, записанного в регистры управления/контроля PLLCON и POWCON [1].

МК серии ADuC7000 содержат четыре таймера общего назначения: 16-разрядный Timer0, 32-разрядные Timer1 и Timer2 (Wake-up Timer), 16-разрядный Timer3 (WatchDog Timer – WDT). Примеры использования этих таймеров можно найти в [1].

Контроллер стандартного порта UART поддерживает полнодуплексный обмен данными в последовательном формате со скоростью до 115,2 Кбит/с. На базе контроллера UART-порта предусмотрена возможность организации сети сбора данных. К сети сбора данных возможно подключение до 256 устройств. В случае передачи данных по сети для адресации к устройствам

используется 8-разрядный код, а для индикации передаваемого адреса – бит чётности. Через SPI-порт обеспечивается полнодуплексный обмен данными в последовательном формате с максимальной скоростью 3,48 Мбит/с. Контроллеры SPI-порта и порта I²C поддерживают работу в двух режимах: master и slave. Через два порта I²C производится передача данных в режиме Fast mode (с частотой 400 кГц) и в режиме Standard mode (с частотой 100 кГц). Порт I²C можно использовать для подключения жидкокристаллических дисплеев, например, малогабаритного графического дисплея BF9864A (фирмы Bolymin) с форматом матрицы 98 × 64 пиксела. Напряжение питания 3,3 В.

Число линий ввода/вывода в модификациях МК определяется числом выводов корпуса микросхемы. Максимальный ток нагрузки 1,6 мА. Сорок линий ввода/вывода сгруппированы по восемь в пять портов (P0–P4). Для управления обменом данными через каждый из портов используются пять регистров. Напряжение входных цифровых сигналов совместимо по уровню с выходными сигналами логических микросхем с напряжением питания 5,0 В. Для подключения источников питания к аналоговым (AVDD) и цифровым (IOVDD) цепям МК предусмотрены соответствующие выводы. При этом напряжения питания цепей могут отличаться (к примеру, AVDD = 3,0 В, а IOVDD = 3,3 В). Напряжение питания процессорного ядра формируется встроенным линейным стабилизатором с выходным напряжением 2,5 В.

Монитор источника питания генерирует сигнал прерывания, если напряжение питания цифровых схем (IOVDD) снижается ниже программно заданных допустимых значений (2,79 или 3,07 В). Обработка сигнала прерывания, формируемого монитором источника питания, позволяет сохранить содержимое регистров процессорного ядра и таким образом предотвратить потерю наиболее важной информации.

Входы аналогового компаратора можно подключать к одному из двух входов МК или к выходу ЦАП. Напряжение смещения по входу компаратора составляет ± 10 мВ, ток смещения 3 мкА. Использование компаратора позволяет косвенно измерять сопротивление, ток и напряжение, а также контролировать напряжение элементов питания.

В заключение хотелось бы обратить внимание на следующее. Нередко МК ADuC7000 и ADuC800 сравнивают с микросхемами семейства MSP430F (Texas Instruments) [3]. Заметим, что эти МК относятся к устройствам разного класса. МК MSP430 созданы на базе 16-разрядной RISC-архитектуры. Эта архитектура ориентирована, в первую очередь, на применение во встраиваемых системах с батарейным питанием, т.е. потребляемая мощность МК должна быть минимальна. Диапазон напряжения питания микросхем семейства MSP430F 1,8...3,6 В (у ADuC7000 2,7...3,6 В). Но МК семейства MSP430F могут работать на тактовой частоте до 8 МГц только при напряжении питания 3,6 В [4]. При напряжении питания 1,8 В тактовая частота снижается до 4,15 МГц. МК MSP430F1611/1612 и ADuC7000 имеют примерно одинаковый объём встроенной памяти. Оба семейства МК содержат 12-разрядный АЦП, работающий по принципу SAR (см. таблицу), но в МК семейства MSP430F он 8-канальный с частотой преобразования 200 кГц, а у ADuC7000 – до 16 каналов с частотой преобразования 1000 кГц. МК MSP430F1611/1612 изготавливаются в корпусе типа 64-QFP (9,1 × 9,1 мм) или 64-QFN (12,2 × 12,2 мм) и предназначены для работы в диапазоне температур $-40...+85^{\circ}\text{C}$ [4]. Основными преимуществами МК семейства ADuC7000 являются высокая производительность процессорного ядра и быстроедействие встроенных АЦП, что позволяет расширить возможные сферы применения этих МК (множество примеров применения см. на сайте [2]).

Для работы с МК семейства ADuC7000 фирма Analog Devices предлагает отладочные средства (программное обеспечение, оценочную плату; JTAG-эмулятор и т.п.). Полную информацию о возможностях и параметрах всех выпускаемых фирмой Analog Devices МК можно найти на сайте [2].

ЛИТЕРАТУРА

1. Precision Analog Microcontroller 12-bit Analog I/O, ARM7TDMI@ MCU ADuC702x Series Preliminary Technical Data. Analog Devices, 2005 (www.analog.com).
2. www.analog.com.
3. MSP430 Ultra-Low-Power MCUs. Texas Instruments, 3Q 2005 (www.ti.com).
4. MSP430x15x, MSP430x16x, MSP430x161x Mixed Signal Microcontroller. Texas Instruments, 2005 (www.ti.com).



ЭЛЕКТРОНИКА
КОМПОНЕНТЫ • ОБОРУДОВАНИЕ • ТЕХНОЛОГИИ

ChipEXPO СЕНТЯБРЬ 19-21 -2006

4-Я МЕЖДУНАРОДНАЯ ВЫСТАВКА
РОССИЯ • МОСКВА • ЭКСПОЦЕНТР

ПРИ ПОДДЕРЖКЕ:



Министерство промышленности и энергетики Российской Федерации
Министерство экономического развития и торговли Российской Федерации
Федеральное агентство по промышленности
Департамент науки и промышленной политики города Москвы
Московская торгово-промышленная палата

ИНФОРМАЦИОННАЯ
ПОДДЕРЖКА



**КОМПОНЕНТЫ
И ТЕХНОЛОГИИ**
Components & Technology



ЖУРНАЛ **РАДИО** www.radio.ru

ОРГАНИЗАТОР ВЫСТАВКИ

ЗАО «ЧипЭкспо», Россия,
111141, Москва, ул. Перовская 19/2, стр. 3,
тел./факс: (495) 368-1039, e-mail: info@chipexpo.ru

www.chipexpo.ru