

Практический курс сквозного проектирования цифровых устройств на основе ПЛИС фирмы Xilinx

(часть 9)

Валерий Зотов (Москва)

В девятой части курса даётся краткая характеристика этапов моделирования цифровых устройств, разрабатываемых на основе ПЛИС фирмы Xilinx. Приводится информация о функциональных возможностях системы ModelSim и встроенных средств моделирования Xilinx ISE Simulator. Рассматриваются процедуры установки параметров используемых средств моделирования и функциональной модели. Представлены основные элементы пользовательского интерфейса системы ModelSim и интегрированных средств моделирования Xilinx ISE Simulator. Рассмотрен процесс выполнения этапа функциональной верификации разрабатываемого устройства при использовании указанных инструментов моделирования.

Этапы моделирования цифровых устройств, разрабатываемых на основе ПЛИС фирмы Xilinx

После создания всех необходимых модулей исходного описания проектируемого устройства рекомендуется выполнить проверку их функционирования, используя для этого выбранную систему моделирования. В процессе проектирования, средства САПР серии Xilinx ISE позволяют сформировать несколько видов моделей разрабатываемого устройства. До выполнения этапов синтеза, размещения и трассировки проекта в кристалле генерируется поведенческая модель, предназначенная для выполнения его функциональной верификации. На этой стадии проектирования отсутствует информация о значениях задержек распространения сигналов, поэтому при функциональном моделировании можно обнаружить только логические и синтаксические ошибки в описании разрабатываемого устройства.

Таким образом, функциональное моделирование устройства позволяет выполнить предварительную верификацию проекта. На этом этапе фактически не учитываются временные характеристики и особенности архитектуры кристалла, на базе которого предполагается реализация проектируемой системы. Часто в ли-

тературе этот процесс называют моделированием на уровне регистровых передач (*Register Transfer Level, RTL*). Для функционального моделирования проекта используется библиотека *UniSim Library*, элементы которой имеют единичные задержки.

Только после успешного проведения этапов синтеза, размещения и трассировки проекта в кристалле становится доступной информация об используемых ресурсах ПЛИС и задержках распространения сигналов, которая необходима для формирования более точной модели разрабатываемого устройства. В отличие от функционального, последующие этапы моделирования выполняются с применением библиотеки *SimPrim Library*, которая содержит описание элементов на уровне ресурсов кристалла. Эта библиотека позволяет учитывать информацию о задержках распространения сигналов, которая содержится в соответствующих файлах, имеющих стандартный формат SDF (*Standard Delay Format*).

Так как содержание этапа реализации (*Implementation*) коренным образом отличается для семейств CPLD и FPGA, что обусловлено их архитектурными особенностями, процесс генерации моделей, учитывающих временные характеристики используемых кристаллов, включает в себя различные фазы в зависимости от

выбранного типа ПЛИС. После завершения этапа размещения и трассировки проекта может быть сформирована полная временная модель разрабатываемого устройства. Процесс проектирования систем на базе ПЛИС семейств CPLD, независимо от используемых средств верификации, включает в себя два этапа моделирования (функционального и полного временного). Количество возможных этапов моделирования в процессе разработки устройств на основе кристаллов программируемой логики семейств FPGA зависит от применяемых инструментов моделирования.

Все виды моделирования цифровых устройств, разрабатываемых в среде САПР серии Xilinx ISE, могут выполняться с помощью встроенных средств моделирования *Xilinx ISE Simulator* или автономной системы HDL-моделирования *ModelSim*. Как правило, выбор инструментов моделирования осуществляется на этапе создания проекта. Следует обратить внимание на то, что при проектировании устройств на базе ПЛИС серий FPGA система *ModelSim*, кроме функционального и полного временного моделирования, предоставляет пользователю возможность промежуточной верификации проекта после выполнения процесса синтеза и каждой фазы этапа реализации. При необходимости сделанный выбор средств моделирования можно изменить на любом этапе проектирования, открыв диалоговую панель настройки параметров проекта с заголовком *Device Properties*. Для выполнения различных этапов моделирования можно использовать один и тот же модуль описаний тестовых воздействий. Допускается также возможность применения нескольких тестовых файлов в проекте.

В последующих разделах приводится информация об отличительных особенностях и функциональных возможностях программы Xilinx

ISE Simulator и системы *ModelSim*, которая может использоваться при выборе инструментов моделирования проектируемого устройства.

ОСНОВНЫЕ ХАРАКТЕРИСТИКИ СИСТЕМЫ HDL-МОДЕЛИРОВАНИЯ MODEL SIM

Система HDL-моделирования *ModelSim* полностью поддерживает все основные стандарты языков VHDL и Verilog и их расширений: IEEE VHDL Std 1076-1987, IEEE VHDL Std 1076-1993, IEEE VHDL Std 1076-2002, IEEE 1164-1993 Standard Multivalued Logic System for VHDL Interoperability, IEEE 1076.2-1996 Standard VHDL Mathematical Packages, IEEE VITAL Std 1076.4-1995 (VITAL'95), IEEE 1076.4-2000 (VITAL 2000) и IEEE Verilog Std 1364-1995, IEEE Verilog Std 1364-2001, IEEE Verilog Std 1364-2005, IEEE Std SystemVerilog P1800-2005.

Полная совместимость данной системы со спецификациями 1.0 – 4.0 стандартного формата описания задержек SDF обеспечивает возможность обратной аннотации временных параметров. Кроме того, пакет *ModelSim* удовлетворяет требованиям интерфейса VCD (*Value Change Dump*) по формированию стандартных выходных векторов для языков VHDL и Verilog, а также требованиям интерфейса PLI (*Programming Language Interface*).

Применение единого ядра моделирования SKS (*Single Kernel Simulation*) в составе программных средств *ModelSim* обеспечивает возможность полной отладки «смешанных» проектов, которые одновременно содержат модули, написанные на языках VHDL и Verilog. Для реализации этого режима предусмотрена специальная лицензия (редакция пакета *ModelSim* SE/PLUS), разрешающая совместное VHDL- и Verilog-моделирование.

В рассматриваемой системе моделирования предусмотрена поддержка библиотек всех ведущих фирм – изготовителей как программируемых логических интегральных схем семейств FPGA и CPLD, так и специализированных интегральных схем ASIC (*Application-Specific Integrated Circuit*), предоставляющая разработчику широкие возможности сравнения различных платформ и выбора оптимальной для реализации проектируемой системы. Сертифицированные изготовителями библиотеки обеспе-

чивают максимальную достоверность результатов моделирования.

Высокая скорость компиляции и моделирования, достигаемая при использовании полнофункциональных версий пакета *ModelSim*, создаёт предпосылки для минимизации суммарного времени отладки разрабатываемых систем различного уровня сложности. Одним из главных факторов, повышающих производительность, является использование принципа оптимизированной прямой компиляции. В соответствии с этим принципом, исходные VHDL- или Verilog-описания компилируются в машинно-независимый объектный код, исполняемый на любой поддерживаемой платформе.

Открытая архитектура программных средств *ModelSim* обеспечивает тесную интеграцию с пакетами САПР третьих фирм. Пользователь может выполнять этапы моделирования фактически в рамках основной системы проектирования, в среде которой осуществляется процесс разработки устройства. Средства управления пользовательским интерфейсом *Tcl* (*Tool command language*) предоставляют возможность организации прямого доступа к моделирующему ядру *ModelSim*, загрузки информации о выполнении процесса моделирования и его результатов в среду используемой САПР и управления работой системы *ModelSim* через интерфейс применяемых средств проектирования. Возможен также и обратный метод интеграции с программным обеспечением других фирм, когда в качестве основной системы используется пакет *ModelSim*, интерфейсная оболочка которого адаптируется для управления выбранным пакетом САПР.

Наличие защищённого режима компиляции моделей гарантирует выполнение требований, предъявляемых к охране интеллектуальной собственности. К ним относятся параметризованные модули (*IP Core*), распространяемые на коммерческой основе. В обычном режиме разрешается полная отладка моделей с доступом к исходному коду и внутренней структуре объекта. Если интеллектуальные продукты распространяются производителем в скомпилированном виде без передачи исходного кода, внутренней структуры и переменных, то следует использовать защищённый режим компиля-

ции моделей. При этом в процессе моделирования отображается состояние только внешних (интерфейсных) сигналов объектов интеллектуальной собственности, а контроль поведения их внутренних сигналов и процессов недоступен пользователю.

Расширенные отладочные возможности системы HDL-моделирования *ModelSim* позволяют пользователям не только быстро отыскать и идентифицировать ошибки, но и сразу же устранить причины их возникновения. После обнаружения ошибки достаточно перейти из режима отладки в режим редактирования исходного кода, внести соответствующие изменения в текст описания и после сохранения файла выполнить повторную компиляцию данного модуля. Все перечисленные операции производятся в процессе текущего сеанса работы системы моделирования и требуют минимальных временных затрат. Динамическое обновление окон системы обеспечивает возможность быстрого и лёгкого перемещения по базе данных проекта.

Наличие встроенного индикатора активности кода не только повышает эффективность отладки проекта, но и позволяет быстро создавать более полные и надёжные тестовые последовательности. Этот инструмент отслеживает строки исходного кода, которые не «активизировались» в процессе моделирования, и выводит в графической форме соответствующий отчёт обо всех файлах проекта. Индикатор активности кода может быть использован как на уровне отдельного блока, так и для всей системы в целом.

Использование встроенного анализатора производительности открывает возможности дальнейшего повышения скорости моделирования за счёт обнаружения и устранения факторов, оказывающих отрицательное влияние на быстродействие этого процесса. С помощью этого инструмента можно получить информацию о библиотечных элементах, обработка которых требует значительных временных затрат, фрагментах исходного кода, написанных нерационально с точки зрения скорости его исполнения, неиспользуемых сигналах в выводимых списках, избыточном коде в тестовых последовательностях. Исключение перечисленных элементов из проекта позволяет резко уменьшить общее время моделирования.

В системе HDL-моделирования *ModelSim* реализована поддержка различных режимов работы, в том числе и пакетного. Разработав и отладив некоторый сценарий моделирования в интерактивном режиме, можно оформить его для последующего использования в виде пакетного командного файла.

Доступный, интуитивно понятный разработчику пользовательский интерфейс и наличие подробной справочной системы позволяют существенно сократить время освоения пакета моделирования. Средства управления пользовательским интерфейсом *Tcl* позволяют выполнить настройку его элементов (панелей, кнопок, меню) в соответствии с требованиями каждого конкретного пользователя.

В последних версиях рассматриваемой системы HDL-моделирования предусмотрена возможность эффективной отладки встраиваемых микропроцессорных систем. Для этой цели предназначены панели отображения содержимого оперативной и постоянной памяти, а также регистров микропроцессорного ядра.

ОСНОВНЫЕ ХАРАКТЕРИСТИКИ ВСТРОЕННЫХ СРЕДСТВ МОДЕЛИРОВАНИЯ XILINX ISE SIMULATOR

Встроенные средства моделирования *Xilinx ISE Simulator* обладают не такими широкими функциональными возможностями и универсальностью, как рассмотренная выше система *ModelSim*. Ограничение возможностей обусловлено несколькими причинами. Во-первых, средства моделирования *Xilinx ISE Simulator* предназначены только для моделирования устройств, реализуемых на основе ПЛИС фирмы Xilinx. Во-вторых, данная программа моделирования используется только в составе САПР серии *Xilinx ISE*. В-третьих, средства моделирования *Xilinx ISE Simulator* находятся в процессе активного развития. В отличие от системы HDL-моделирования *ModelSim*, эти средства были разработаны относительно недавно. Вероятно, именно это обстоятельство является причиной возможной нестабильной работы средств моделирования *Xilinx ISE Simulator* при верификации некоторых проектов. Следует ожидать, что с появлением новых версий САПР серии Xilinx ISE

функциональные возможности интегрированных средств моделирования будут расширены, а нестабильности в их работе устранены.

Рассматриваемая версия интегрированных средств моделирования *Xilinx ISE Simulator* поддерживает следующие стандарты языков VHDL и Verilog: IEEE VHDL Std 1076-1993 и IEEE Verilog Std 1364-2001. Данные средства обладают совместимостью со спецификацией 3.0 стандартного формата описания задержек SDF, обеспечивающей возможность обратной аннотации временных параметров.

Встроенные средства моделирования *Xilinx ISE Simulator* предоставляют разработчику возможность смешанного моделирования проектируемых устройств, исходные описания которых выполнены с применением языков VHDL и Verilog. Рассматриваемые средства поддерживают также инкрементный режим компиляции модулей исходного описания разрабатываемого устройства, что позволяет существенно сократить суммарное время моделирования.

В интегрированных средствах моделирования предусмотрена возможность эффективной отладки разрабатываемых HDL-описаний проектируемого устройства. Открыв в рабочем окне интегрированного текстового редактора Навигатора проекта соответствующее сформированное описание, разработчик может в процессе моделирования, осуществляемом в пошаговом режиме, проследить исполнение HDL-кода.

Управление процессом моделирования при использовании средств *Xilinx ISE Simulator* может осуществляться как с помощью элементов графического пользовательского интерфейса (меню, диалоговых панелей, кнопок), так и посредством команд *Tcl*.

УСТАНОВКА ЗНАЧЕНИЙ ПАРАМЕТРОВ ФУНКЦИОНАЛЬНОГО МОДЕЛИРОВАНИЯ ПРОЕКТИРУЕМОГО УСТРОЙСТВА

Все этапы моделирования проекта выполняются в пакетном режиме. Поэтому основными инструментами управления этими процессами являются параметры инициализации программы моделирования (*ModelSim* или *Xilinx ISE Simulator*) и функциональной или временной модели, значения которых устанавливаются с

помощью диалоговых панелей Навигатора проекта. Список этих параметров в значительной степени определяется выбранным языком описания аппаратуры HDL и средствами моделирования, используемыми в процессе проектирования.

Для получения доступа к интерактивному списку этапов моделирования проектируемого устройства необходимо выполнить определённую последовательность действий. Прежде всего, в окне исходных модулей Навигатора проекта *Sources Window* следует выбрать режим отображения файлов исходных описаний, предназначенных для выполнения этапов моделирования. Определение списка исходных модулей проекта, отображаемого в окне *Sources Window*, осуществляется с помощью поля выбора *Sources for:*. Чтобы открыть список всех созданных тестовых модулей проекта, которые могут использоваться в процессе функционального моделирования разрабатываемого устройства, необходимо в выпадающем списке поля *Sources for:* выбрать строку *Behavioral Simulation*. Затем в списке, открывшемся в окне исходных модулей проекта *Sources Window*, необходимо выделить строку с названием используемого тестового файла, поместив на неё курсор мыши и щёлкнув левой кнопкой. После этого в окне процессов *Processes Window* появляется раздел с названием выбранных средств моделирования *Xilinx ISE Simulator* или *ModelSim Simulator*, который следует открыть, поместив курсор на знак «+», расположенный в этой строке, и щёлкнуть левой кнопкой мыши.

Чтобы установить требуемые значения параметров функционального моделирования, необходимо щёлчком левой кнопки мыши выделить строку *Simulate Behavioral Model*, после чего нажать кнопку , расположенную на оперативной панели управления Навигатора проекта, или воспользоваться командой *Properties* контекстно-зависимого всплывающего меню, которое выводится щёлчком правой кнопки мыши. В результате на экране монитора отображается диалоговая панель параметров процесса функционального моделирования, которые представлены в виде таблицы, содержащей две колонки.

В первом столбце этой таблицы, который имеет заголовок *Property Name*, отображается идентификатор

параметра, во втором (с заголовком *Value*) – его значение. Чтобы изменить значение параметра, следует активизировать соответствующее поле таблицы в столбце *Value*, поместив на него курсор и щёлкнув левой кнопкой мыши, а затем воспользоваться кнопкой управления выпадающим списком значений или, если параметр имеет два состояния («включено/выключено»), щёлкнуть левой кнопкой мыши на поле индикатора состояния. Для некоторых параметров требуемое значение может быть введено с помощью клавиатуры непосредственно в поле редактирования, которое расположено в соответствующей ячейке колонки *Value*.

Структура и содержание диалоговой панели параметров процесса функционального моделирования зависит от используемого языка описания HDL и выбранных средств моделирования. В последующих разделах приводится описание параметров процесса функционального моделирования проектируемого устройства для программ *ModelSim* и *Xilinx ISE Simulator* при использовании языка VHDL.

ПАРАМЕТРЫ ПРОЦЕССА ФУНКЦИОНАЛЬНОГО МОДЕЛИРОВАНИЯ РАЗРАБАТЫВАЕМОГО УСТРОЙСТВА ПРИ ИСПОЛЬЗОВАНИИ СИСТЕМЫ *ModelSim* И ЯЗЫКА VHDL

При использовании в качестве инструмента верификации проектируемого устройства системы HDL-моделирования *ModelSim* диалоговая панель параметров процесса функционального моделирования содержит две страницы с названиями *Simulation Properties* и *Display Properties*, на каждой из которых представлена соответствующая группа (категория) параметров. На странице *Simulation Properties* представлены общие параметры процесса моделирования.

Значение параметра *Testbench Model Target Language* указывает язык описания аппаратных средств HDL, который будет использоваться при генерации модели тестового стенда. Данный параметр присутствует только в тех случаях, когда выбранный модуль тестовых воздействий был сформирован с помощью графического редактора временных диаграмм *Test Bench Waveform Editor*. Пользова-

тель может явно указать название используемого языка (VHDL или Verilog) в выпадающем списке значений этого параметра или установить режим автоматического выбора языка HDL с помощью значения *Automatic*.

Параметр *Use Custom Do File* позволяет определить, будет ли при активизации средств моделирования в дополнение к файлу, формируемому автоматически пакетом САПР серии Xilinx ISE, выполняться пользовательский командный файл. Значение «включено», установленное для этого параметра, предписывает системе моделирования выполнить командный файл, сформированный разработчиком. Название исполняемого командного файла указывается в виде значения параметра *Custom Do File*. Идентификатор соответствующего командного файла может быть введён с помощью клавиатуры непосредственно в поле редактирования значения этого параметра после его активизации или выбран из списка, представленного в стандартной диалоговой панели открытия файла, которая выводится при нажатии кнопки с пиктограммой в виде многоточия (...).

Значение параметра *Use Automatic Do File* разрешает или запрещает автоматическое создание и исполнение командного файла, который содержит директивы компиляции всех VHDL-файлов проекта, активизации процесса моделирования и отображения его результатов. По умолчанию установлено значение «включено», разрешающее генерацию и выполнение этого пакетного файла.

С помощью параметра *Custom Compile File List* разработчик может указать созданный ранее файл, содержащий список модулей проекта, которые должны быть скомпилированы перед выполнением этапа функционального моделирования проектируемого устройства. Данный файл имеет текстовый формат. В каждой строке этого файла приводится название компилируемого модуля проекта и название библиотеки, ассоциируемой с этим модулем. Порядок перечисления исходных модулей проекта в этом списке определяет последовательность их компиляции. Идентификатор требуемого файла списка компиляции указывается теми же способами, что и название пользовательского командного файла (значение параметра *Custom Do File*). Если значение параметра *Custom*

Compile File List не определено, используется список модулей проекта, автоматически сформированный средствами САПР серии Xilinx ISE.

Значения параметров *Other VSIM Command Line Options*, *Other VLOG Command Line Options* и *Other VCOM Command Line Options* позволяют определить дополнительные параметры командной строки для соответствующих программ *VSIM*, *VLOG* и *VCOM* системы моделирования *ModelSim*. Информация о возможных дополнительных параметрах командной строки для каждой из указанных программ приведена в документации рассматриваемой системы моделирования. Дополнительные параметры командной строки указываются с помощью клавиатуры в соответствующей ячейке таблицы параметров, каждая из которых представляет собой поле редактирования. Если для какой-либо программы необходимо задать несколько дополнительных параметров командной строки, они должны разделяться пробелами.

Параметр *Simulation Run Time* устанавливает длительность интервала моделирования, которое выполняется автоматически в пакетном режиме. Значение этого параметра указывается с помощью клавиатуры после активизации соответствующего поля редактирования. Числовое значение сопровождается условным обозначением единиц измерения времени. Длительность интервала моделирования может быть выражена в пикосекундах, наносекундах, микросекундах, миллисекундах и секундах. Кроме того, в качестве значения этого параметра может быть указано ключевое слово *all*. При этом значении время моделирования соответствует длительности последовательности сигналов, заданной в выбранном тестовом модуле проекта. По умолчанию длительность интервала моделирования составляет 1000 нс.

Значение параметра *Simulation Resolution* определяет разрешающую способность процесса моделирования, т.е. величину дискретности времени при вычислении состояния проектируемого устройства. Требуемое разрешение выбирается из выпадающего списка возможных значений, содержащего 18 позиций, каждая из которых отличается на порядок от соседних значений. По умолчанию значение разрешающей способности процесса моделирования установлено равным 1 пс.

С помощью параметра *VHDL Syntax* выбирается стандарт синтаксиса (версия) языка VHDL, в соответствии с которым формируется описание моделируемой системы. Выпадающий список возможных значений этого параметра содержит две строки: 87 и 93 (установлено по умолчанию), которые соответствуют стандартам IEEE VHDL Std 1076-1987 и IEEE VHDL Std 1076-1993.

Параметр *Use Explicit Declarations Only* используется для предотвращения конфликтов из-за неоднозначности, возникающей при использовании перегрузки функций. Значение «включено», принятое по умолчанию для данного параметра, устанавливает более высокий приоритет явного определения функций, чем для случая их неявного использования.

Значение параметра *Use Configuration Name* определяет возможность моделирования конфигурации VHDL-описания, отличной от конфигурации, установленной по умолчанию. Если для данного параметра установлено значение «включено», то в процессе моделирования будет использоваться конфигурация, название которой задается с помощью параметра *Configuration Name*. Изначально для параметра *Use Configuration Name* используется значение «выключено», при котором процесс моделирования выполняется с использованием конфигурации, установленной по умолчанию.

Параметр *Configuration Name* доступен только при включенном состоянии индикатора, определяющего значение параметра *Use Configuration Name*. Название конфигурации VHDL-описания, используемой в процессе моделирования, вводится с помощью клавиатуры после активизации соответствующего поля редактирования значения параметра *Configuration Name*.

На странице *Display Properties* представлены параметры, управляющие отображением окон программы моделирования *ModelSim* при её активизации. При запуске средств моделирования непосредственно из управляющей оболочки САПР серии Xilinx ISE автоматически открываются только те окна системы *ModelSim*, для которых соответствующий параметр установлен в состояние «включено». Параметр *Wave window* определяет режим отображения окна временных диаграмм, *Objects window* – окна объектов данных проекта, *Source window* – окна исходного кода, *List window* – окна табличной фор-

мы результатов моделирования, *Process window* – окна процессов, *Data Flow window* – окна трассировки сигналов. По умолчанию в начале сеанса моделирования автоматически открывается только часть указанных окон.

После установки требуемых значений параметров процесса моделирования следует подтвердить их нажатием клавиши OK в нижней части диалоговой панели.

ПАРАМЕТРЫ ПРОЦЕССА ФУНКЦИОНАЛЬНОГО МОДЕЛИРОВАНИЯ РАЗРАБАТЫВАЕМОГО УСТРОЙСТВА ПРИ ИСПОЛЬЗОВАНИИ ПРОГРАММЫ XILINX ISE SIMULATOR И ЯЗЫКА VHDL

Если для верификации разрабатываемого устройства выбрана программа *Xilinx ISE Simulator*, диалоговая панель параметров процесса функционального моделирования содержит единственную страницу с заголовком *ISE Simulator Properties*.

Значение параметра *Use Custom Simulation Command File* определяет необходимость выполнения пользовательского командного файла при запуске средств моделирования *Xilinx ISE Simulator*. Данный файл содержит команды для VHDL-компилятора (*vhp-comp*) и для Verilog-компилятора (*vlog-comp*). Если индикатор состояния, предназначенный для установки значения параметра *Use Custom Simulation Command File*, находится в положении «включено», то при активизации системы моделирования будет выполнен командный файл, сформированный разработчиком. Для определения названия исполняемого пользовательского командного файла используется параметр *Custom Simulation Command File*. Идентификатор выполняемого командного файла может быть указан с помощью клавиатуры после активизации поля редактирования значения данного параметра или выбран из списка в стандартной диалоговой панели открытия файла, которая выводится при нажатии кнопки с пиктограммой в виде многоточия.

Параметр *Incremental Compilation* позволяет выбрать состав компилируемых файлов при выполнении повторной компиляции модулей исходного описания проектируемого устройства. Если для данного параметра установлено значение «включено», то будут ком-

пилироваться только те модули исходного описания, в которые вносились изменения после предыдущей компиляции. При выключенном состоянии индикатора *Incremental Compilation* производится компиляция всех исходных модулей HDL-описания, входящих в состав проекта. Таким образом, выбор значения «включено» для рассматриваемого параметра открывает возможность существенного сокращения времени компиляции модулей исходного описания при формировании модели разрабатываемого устройства.

С помощью параметра *Compile for HDL Debugging* определяется необходимость генерации отладочной информации при формировании выходных файлов. При включенном состоянии индикатора процесс моделирования сопровождается формированием отладочной информации, что приводит к увеличению суммарного времени моделирования.

Параметры *Use Custom Compile File List* и *Custom Compile File* имеют то же назначение, что и аналогичные параметры функционального моделирования при использовании системы *ModelSim*, рассмотренные в предыдущем разделе.

Параметр *Run for Specified Time* используется для выбора длительности моделирования, осуществляемого в пакетном режиме. Когда для данного параметра установлено значение «включено», длительность моделирования определяется пользователем в виде значения параметра *Simulation Run Time*. В противном случае процесс моделирования выполняется в течение интервала, заданного в модуле тестовых воздействий, или до принудительной остановки этого процесса.

Значение параметра *Simulation Run Time*, которое определяет длительность моделирования, выполняемого в пакетном режиме, может быть изменено только при включенном значении параметра *Run for Specified Time*. Если используемый модуль тестовых воздействий был сформирован с помощью графического редактора временных диаграмм *Test Bench Waveform Editor*, то для параметра *Simulation Run Time* по умолчанию задано значение *all*. В этом случае время моделирования соответствует длительности сформированных временных диаграмм последовательности тестовых сигналов. При использовании текстового модуля тестовых воздействий по умол-

чанию для параметра *Simulation Run Time* предлагается значение 1000 нс.

С помощью параметра *Store All Signal Transitions During Simulation* выбирается состав сигналов разрабатываемого устройства, изменения значений которых будут запоминаться в процессе моделирования. По умолчанию для этого параметра установлено значение «выключено», при котором производится запись переключений значений сигналов, относящихся только к модулю исходного описания верхнего уровня иерархии проекта. Для запоминания изменений значений всех сигналов проектируемого устройства следует для параметра *Store All Signal Transitions During Simulation* указать значение «включено».

Параметр *Value Range Check* позволяет разрешить или запретить контроль достоверности назначаемых значений сигналов в течение выполнения процесса моделирования. При включенном состоянии соответствующего индикатора в ходе моделирования осуществляется проверка соответствия назначаемых значений сигналов допустимому диапазону, который определяется типами этих сигналов. Если индикатор *Value Range Check* установлен в состояние «выключено», то контроль достоверности значений сигналов в процессе моделирования не производится.

Установленные значения параметров процесса функционального моделирования вступают в силу только после нажатия клавиши ОК, расположенной в нижней части диалоговой панели *ISE Simulator Properties*. После выбора требуемых значений параметров можно приступить непосредственно к выполнению этапа функционального моделирования. Прежде чем перейти к рассмотрению соответствующих операций, необходимых для осуществления этого этапа, следует ознакомиться с пользовательским интерфейсом средств моделирования. Краткая информация об основных элементах пользовательского интерфейса системы *ModelSim* и встроенных средств моделирования *Xilinx ISE Simulator* приводится в следующих разделах.

КРАТКОЕ ОПИСАНИЕ ПОЛЬЗОВАТЕЛЬСКОГО ИНТЕРФЕЙСА СИСТЕМЫ МОДЕЛИРОВАНИЯ MODEL SIM

Графический интерфейс системы моделирования *ModelSim* представлен следующими окнами:

- основное окно (*Main window*);
- окно исходного кода (*Source*);
- окно объектов данных проекта (*Objects*);
- окно табличной формы отображения результатов моделирования (*List*);
- окно временных диаграмм (*Wave*);
- окно активных процессов (*Active Processes*);
- окно отображения объектов данных, связанных с исполняемым оператором (*Locals*);
- окно трассировки сигналов (*Data-flow*);
- окно отображения содержимого памяти (*Memory*);
- окно наблюдения (*Watch*).

Основное окно системы моделирования *ModelSim* является главным элементом пользовательского интерфейса пакета. Оно содержит все необходимые инструменты управления процессами компиляции и моделирования. Открытие вспомогательных окон, используемых для отображения информации о проекте и результатах моделирования в различной форме, и их конфигурирование осуществляется из главного окна. Структура основного окна *ModelSim* включает в себя следующие элементы:

- заголовок окна;
- главное меню (*Main menu*);
- оперативную панель управления (*Toolbar*);
- рабочую область (*Workspace*);
- встроенную панель, предназначенную для отображения различных рабочих окон (*Multiple Document Interface, MDI*);
- консольную область (*Transcript*);
- строку состояния (*Status bar*).

В заголовке главного окна отображается название программы моделирования с указанием её версии и редакции. Главное меню основного окна открывает доступ ко всем командам управления проектом, процессами компиляции и моделирования, отображением результатов моделирования, установки необходимых значений параметров и конфигурирования системы. Каждый пункт главного меню используется для активизации одноименного всплывающего меню, в котором представлена соответствующая группа команд.

Всплывающее меню *File* включает в себя команды создания, открытия, сохранения и закрытия проектов, файлов и наборов данных, создания

и импорта библиотек. Кроме того, в этой группе присутствуют команды включения в состав проекта файлов, разделов, конфигураций моделирования, управления печатью и завершения работы с программой.

Выпадающее меню *Edit* объединяет команды редактирования исходного HDL-кода и поиска заданной текстовой строки в консольной области основного окна.

Во всплывающем меню *View* сгруппированы команды, определяющие вид основного окна системы *ModelSim* и открывающие вспомогательные окна.

В выпадающем меню *Compile* представлены команды управления процессом компиляции исходного кода и установки соответствующих параметров этой процедуры.

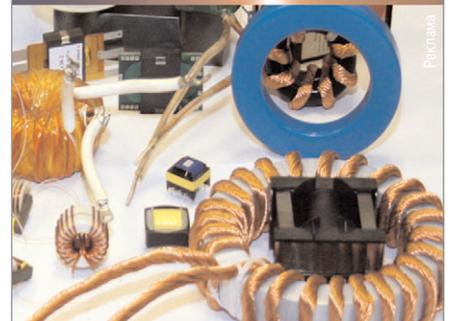
Команды всплывающего меню *Simulate* предназначены для управления процедурой моделирования проекта и установки параметров этого процесса.

Всплывающее меню *Add* содержит группу команд, которые позволяют добавить различные объекты из текущего активного окна в соответствующую

Северо-Западная лаборатория

Генеральный представитель Epcos по ферритам в России и СНГ

ЗАО «Лэпкос» СЗЛ предлагает со склада :
 - Ферритовые сердечники Epcos и ЗАО НПФ Феррокерам
 - Недорогие материалы с высокой индукцией насыщения (MPP, Kool M, High Flux, Iron Powder) Magnetics и Micrometals
 - Наномангнитные материалы для мощной силовой электроники
 - Намоточные каркасы, скобы, материалы для намотки
 - Пассивные компоненты фирмы Epcos
 ЗАО «СЗЛ» является крупнейшим в СНГ изготовителем трансформаторов и дросселей мощностью от 1 Вт до 150 Квт, работающих в диапазоне от 10 Гц до 150 МГц для силовой электроники, светотехники, телекоммуникаций. Осуществляется разработка и изготовление трансформаторов по документации или ТЗ Потребителя.



т/ф (812) 369-11-54, (812) 369-51-80
 e-mail: epcos@ferrite.ru http://www.ferrite.ru

щие вспомогательные окна (временных диаграмм, таблиц), а также установить контрольные точки для выбранного сигнала, закладки и курсоры в окне временных диаграмм.

Выпадающее меню *Tools* предоставляет доступ к командам установки точек прерывания в процессе моделирования, управления автоматическим сохранением результатов моделирования и выбора значений параметров визуального графического интерфейса системы *ModelSim*.

Всплывающее меню *Window* содержит команды установки взаимной конфигурации открытых окон пакета *ModelSim* и режима их отображения.

Пункт *Help* основного меню предоставляет справочную информацию о программах пакета и доступ к документации в формате PDF. При открытом окне временных диаграмм в главное меню добавляется пункт *Format*, который открывает доступ к командам выбора формата и цвета для отображения состояния выбранных объектов моделируемого устройства. Содержание некоторых из перечисленных выше всплывающих меню является контекстно-зависимым. Оперативная панель управления содержит кнопки быстрого доступа, которые дублируют наиболее часто используемые команды меню пакета *ModelSim*.

Рабочая область основного окна *ModelSim* представляет собой эффективный визуальный инструмент управления проектом. Здесь отображается подробная информация о структуре текущего проекта и используемых библиотек. Выполнение необходимых операций осуществляется с помощью команд всплывающих контекстно-зависимых меню, которые выводятся на экран щелчком правой кнопки мыши на свободном поле или на выделенной строке в рабочей области. Эта область, как правило, содержит несколько страниц, снабжённых закладками с их названиями (*Project*, *Library*, *Structure*, *Files*, *Memories*). Каждая страница представляет соответствующий вид информации о проекте.

Страница *Project* предназначена для отображения списка всех файлов, которые входят в состав текущего проекта. С помощью команд всплывающего контекстно-зависимого меню пользователь может

быстро открыть выбранный файл для редактирования, выполнить компиляцию отдельного или всех файлов, добавить или удалить файлы из проекта.

Страница *Library* позволяет просмотреть состав библиотек, используемых в проекте, и выполнить с ними необходимые операции. Команды всплывающего контекстно-зависимого меню позволяют редактировать и удалять модули, входящие в состав выбранной библиотеки, перекомпилировать её, а также создавать новые библиотеки.

Страница *Structure* содержит подробную информацию об иерархической структуре проекта, для которого активизирован процесс моделирования. Эта информация может отображаться в сжатом или развёрнутом виде. Выбор формата отображения осуществляется с помощью команд всплывающего контекстно-зависимого меню.

На странице *Files* отображается информация о файлах исходного описания моделируемого устройства, которые относятся к текущему проекту.

Страница *Memories* предоставляет информацию об иерархической структуре памяти, используемой в составе моделируемого устройства. Кроме рассмотренных выше страниц, в рабочей области могут присутствовать страницы, отражающие структуру открытых наборов данных.

В консольной области основного окна фиксируются выполняемые команды и все сообщения системы моделирования, которые появлялись в текущем сеансе работы пакета *ModelSim*. Кроме того, в нижней части этой области отображается командная строка, в начале которой указывается заголовок, соответствующий текущему режиму работы. Командная строка позволяет управлять процессом, используя клавиатуру. Содержимое консольной области может быть сохранено в виде файла на диске. Сохранённые файлы далее могут использоваться в качестве макросов (командных файлов), вызываемых в последующих сеансах работы данной системы моделирования.

В строке состояния, расположенной в нижней части основного окна, отображается информация о загруженном проекте, текущем времени и итерации моделирования, название выбранного элемента проекта.

НАЗНАЧЕНИЕ И КРАТКОЕ ОПИСАНИЕ СТРУКТУРЫ ВСПОМОГАТЕЛЬНЫХ ОКОН СИСТЕМЫ МОДЕЛИРОВАНИЯ *ModelSim*

Окно исходного кода *Source* позволяет просматривать и редактировать текст HDL-описания выбранного элемента структуры проекта. Это окно автоматически открывается при активизации соответствующей строки в рабочей области основного окна системы моделирования *ModelSim* и используется в процессе отладки описания выбранного элемента проекта. По умолчанию окна исходного кода располагаются во встроенной панели, предназначенной для отображения рабочих окон MDI. При необходимости их можно переключить в режим автономного отображения.

Окно исходного кода *Source* включает в себя две панели. Первая панель *Language Templates* открывает доступ к шаблонам используемого языка HDL-описания разрабатываемого устройства. Во второй панели содержится текст HDL-описания, доступный для редактирования. В левой части этой панели отображаются номера строк исходного кода и условные обозначения, используемые в процессе отладки. Здесь также содержится информация о точках прерывания, исполняемой строке кода и выбранном процессе.

В окне *Objects* представлена подробная информация о различных объектах данных проекта, выбранных на странице *Structure* рабочей области основного окна. В частности, в данном окне отображаются текущие значения переменных, параметров и констант. Вся информация о выбранных объектах представлена в форме таблицы, которая содержит четыре колонки. В первой колонке *Name* отображаются названия объектов (переменных, параметров, констант и т.д.), во второй колонке *Value* – их текущие значения, в третьей колонке *Kind* – вид объекта, в четвёртой колонке *Mode* – характер объекта. Для элементов составных типов (массивов или записей) используется иерархическая форма представления. Окно объектов предоставляет возможность оперативного изменения отображаемых значений в ходе отладки.

Окно *List* представляет результаты моделирования в табличной форме.

Отображаемая здесь таблица разделена на две области. Левая область содержит последовательность дискретных отсчётов времени моделирования. Каждый столбец в правой области представляет значения сигнала или переменной в соответствующие моменты времени моделирования. В верхней части этой области отображаются полные названия сигналов с учётом иерархии проекта.

Для включения интересующего сигнала или переменной в таблицу, отображаемую в окне *List*, можно воспользоваться командами всплывающего меню *Add*, предварительно выделив строки с названиями соответствующих элементов в каком-либо из вспомогательных окон *Active Processes*, *Memory*, *Objects*, *Source*, *Locals* или *Wave*. Метод «перетаскивания» позволяет ускорить этот процесс. Для этого необходимо в окне процессов, памяти, объектов, исходных модулей или временных диаграмм поместить курсор на строку с названием требуемого элемента, нажать левую кнопку мыши и, не отпуская её, переместить курсор в область значений окна *List*, после чего отпустить нажатую кнопку. Команды меню рассматриваемого окна позволяют сохранять результаты моделирования в текстовом виде в различных форматах.

Окно временных диаграмм *Wave* используется для представления результатов моделирования в графическом виде. В рабочей области этого окна расположены три панели. Левая панель содержит список контролируемых сигналов и переменных. Средняя панель – состояние сигналов в момент времени, который фиксируется положением курсора в панели временных диаграмм. В нижней части этой панели выводится значение времени моделирования, на котором установлен курсор. Правая панель отображает результаты моделирования в форме временных диаграмм. В нижней секции этой панели расположена ось времени моделирования.

Управление масштабом изображения осуществляется с помощью инструментов, расположенных на оперативной панели, и команд меню *Zoom*, доступ к которому открывает всплывающее меню *View* этого окна. Для перемещения по временной оси следует использовать элементы прокрутки этой панели. Окно временных диаграмм позволяет измерять вре-

менные интервалы между моментами переключения сигналов, а также сохранять результаты моделирования в графической форме в виде файла на диске для последующего анализа и использования. Чтобы добавить сигнал в окне временных диаграмм, следует воспользоваться командами всплывающего меню *Add* или методом «перетаскивания», рассмотренным выше при описании окна *List*. При использовании последнего способа название выбранного сигнала перетаскивается с помощью мыши в панель списка контролируемых сигналов.

Окно *Active Processes* предназначено для отображения списка процессов в выбранном структурном фрагменте проекта или запланированном для выполнения в текущем цикле моделирования. Команды меню *View* рассматриваемого окна определяют принцип формирования выводимого списка процессов. Перед каждым элементом списка указано условное обозначение состояния, в котором находится соответствующий процесс.

Возможны три варианта обозначений:

- *<Ready>* – соответствует состоянию процесса, выполнение которого планируется в текущем интервале времени;
- *<Wait>* – указывает на то, что процесс находится в состоянии ожидания изменения сигнала или указанного временного интервала;
- *<Done>* – соответствует состоянию процесса, завершившего выполнение оператора ожидания.

В окне *Locals* отображается информация об объектах данных, связанных с очередным исполняемым оператором исходного HDL-кода. Рабочая область этого окна разделена на две колонки. В левой колонке (*Name*) отображаются названия объектов данных (переменных, параметров и констант), в правой (*Value*) – их текущие значения. Для элементов составных типов (массивов или записей) используется иерархическая форма представления. Содержимое рабочей области окна *Locals* автоматически изменяется после исполнения текущего оператора исходного HDL-кода и перехода к следующему.

Окно *Dataflow* позволяет проследить «прохождение» сигнала, выбранного в иерархической структуре проекта, на физическом уровне.

Условное изображение анализируемого сигнала отображается в центре рабочей области окна выделенным цветом. Вместе с ним показаны условные графические образы (УГО) процессов, которые формируют поведение сигнала и используют этот сигнал в качестве входного, но не изменяют его. Кроме того, рассматриваемое окно может использоваться для отображения информации о сигналах процесса, выбранного в окне *Active Processes*. В этом случае в центре рабочей области окна располагается условный графический образ выбранного процесса. Все сигналы, значения которых формируются и читаются в процессе, представлены в виде входов и выходов УГО.

Выбор сигнала или процесса для отображения его в окне *Dataflow* может осуществляться различными способами. Необходимый для этого набор команд содержится во всплывающем меню *Navigate*. Самым простым и наглядным является метод «перетаскивания». В окне процессов курсором указывается условное изображение требуемого элемента или строка с его названием и фиксируется нажатием левой кнопки мыши. Далее, не отпуская нажатой кнопки, курсор мыши перемещается в рабочую область окна *Dataflow*. После освобождения нажатой левой кнопки мыши условное изображение выбранного сигнала или процесса появляется в рабочей области этого окна. В окне трассировки рядом с идентификаторами сигналов указываются их значения в момент времени, который зафиксирован положением курсора в окне временных диаграмм. При перемещении этого курсора окно *Dataflow* отслеживает изменение значений отображаемых сигналов.

В окне *Memory* отображается содержимое элемента памяти, выбранного на одноименной странице рабочей области главного окна в текущий момент времени моделирования проектируемого устройства. Структура этого окна включает в себя две колонки. В левой колонке приводятся адреса ячеек выбранного элемента памяти, в правой колонке – текущее содержимое этих ячеек.

Окно наблюдения *Watch* используется для контроля текущего состояния выбранных сигналов и переменных (на момент завершения шага моделирования) в символьной форме. 