

Микроконтроллер MDR32F9Q2I

Часть 4. Сигналы тактовой частоты МК

Михаил Голубцов (Москва)

Цикл статей [1, 2, 3] предназначен для специалистов, желающих познакомиться с отечественным Cortex-M3 совместимым микроконтроллером (МК) и научиться его использовать в своих задачах. В рамках цикла рассматриваются основные аппаратные узлы МК, а также их программирование. Вниманию читателей будет представлена минимально необходимая информация для практического освоения МК. Описываемый МК ощутимо сложнее широко распространённой серии микроконтроллеров AVR, поэтому предложенная информация позволит существенно снизить трудоёмкость его освоения.

Микроконтроллер MDR32F9Q2I обладает достаточно гибкой системой тактирования. При работе с ним предусмотрена возможность использования двух встроенных и двух внешних генераторов, а также двух умножителей частоты. На рисунке 1 изображена структурная схема системы тактирования.

Существует несколько вариантов системы тактирования. Остановимся подробнее на основных.

СКОРОСТНОЙ ВСТРОЕННЫЙ RC-ГЕНЕРАТОР HSI

Генератор HSI вырабатывает сигнал тактовой частотой 8 МГц. Он автоматически запускается при появлении напряжения питания U_{CC} . И при выходе в нормальный режим работы вырабатывает сигнал HSIRDY в регистре батарейного домена BKP_REG_0F.

При запуске микроконтроллер всегда тактируется от встроенного RC-ге-

нератора. При необходимости использовать другой источник тактирования в программе пользователя требуется выполнить команды, настраивающие и подключающие нужный источник тактовых сигналов.

Для отключения встроенного RC-генератора необходимо использовать сигнал HSION в регистре BKP_REG_0F. В некоторых пределах частота генератора может быть задана (подстроена) при помощи сигнала HSITRIM в том же регистре BKP_REG_0F. Однако не следует забывать, что стабильность встроенного RC-генератора недостаточна для формирования точных интервалов времени. Именно поэтому в устройствах, где предъявляются особые требования к точности временных интервалов, например, используется асинхронный последовательный обмен данными, необходимо использо-

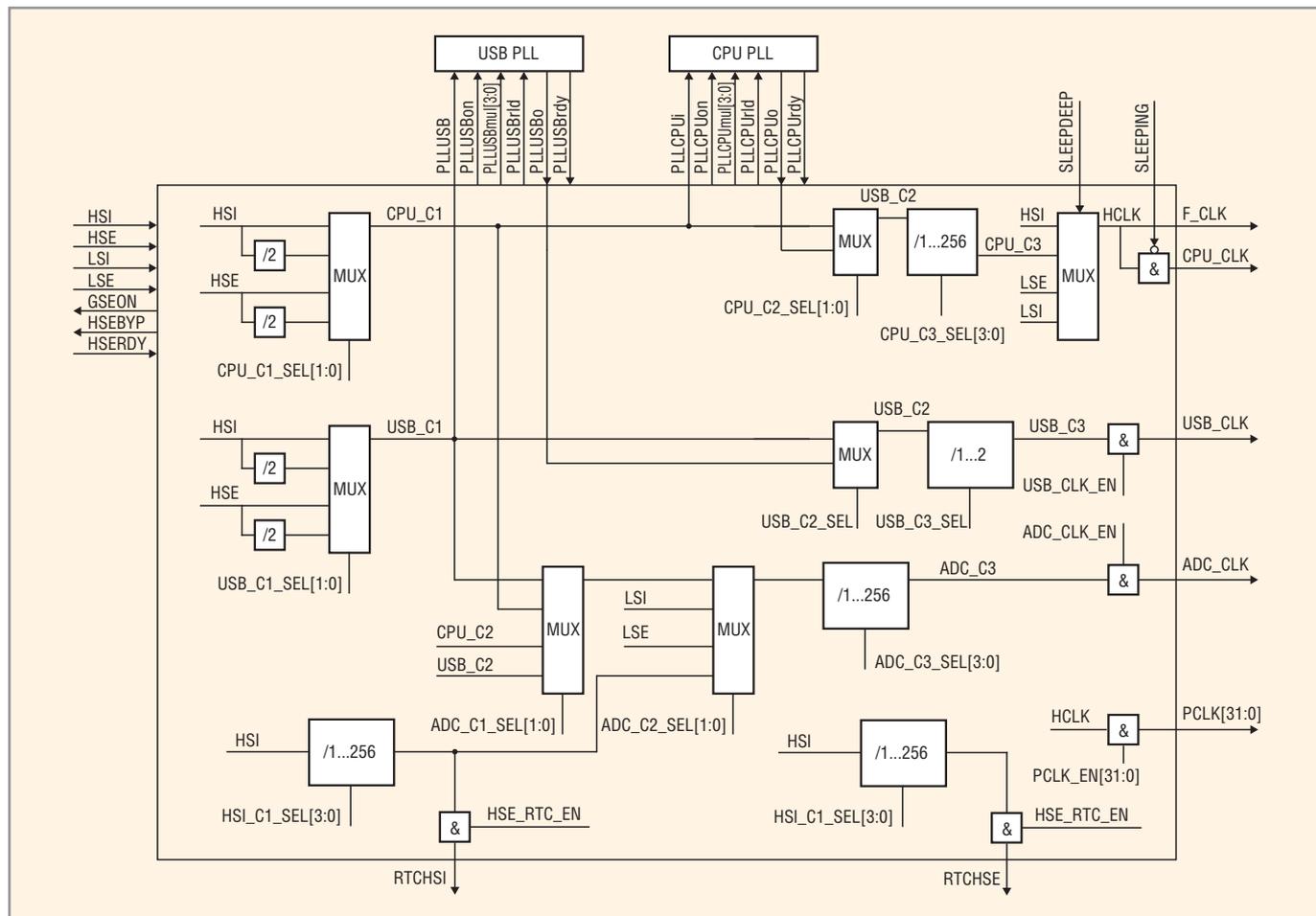


Рис. 1. Структурная блок-схема формирования тактовой частоты

вать более точный источник тактирования МК.

Низкочастотный встроенный RC-генератор LSI

Генератор LSI вырабатывает сигнал тактовой частоты 40 кГц. Он автоматически запускается при появлении напряжения питания U_{CC} . При выходе в нормальный режим работы в регистре BKP_REG_0F вырабатывает сигнал LSIRDY. Первоначально тактовая частота генератора LSI используется для формирования дополнительной задержки трог. Если в проектируемом устройстве этот генератор не используется, его можно отключить при помощи сигнала LSION в том же регистре BKP_REG_0F.

Внешний кварцевый генератор высокой частоты HSE

Генератор HSE предназначен для выработки сигнала тактовой частоты от 2 до 16 МГц с помощью внешнего кварцевого резонатора. Генератор запускается при появлении напряжения питания U_{CC} и сигнала разрешения

HSEON в регистре HS_CONTROL. При выходе в нормальный режим работы вырабатывается сигнал HSERDY в регистре CLOCK_STATUS. После появления этого сигнала можно переключить МК для тактирования от этого генератора.

Для использования в качестве тактового сигнала от внешнего источника тактирования предусмотрен режим HSEBYP. В этом случае входной сигнал, поступающий на вход OSC_IN МК, проходит напрямую на выход HSE. Выход OSC_OUT находится в данном режиме в третьем состоянии.

Внешний кварцевый генератор низкой частоты LSE

Генератор LSE предназначен для выработки сигнала тактовой частоты 32 кГц с помощью внешнего резонатора. Генератор запускается при появлении питания BDUCC и сигнала разрешения LSEON в регистре BKP_REG_0F. При выходе в нормальный режим работы вырабатывает сигнал LSERDY в том же регистре BKP_REG_0F.

Так же как и у высокочастотного генератора предусмотрен режим рабо-

ты от внешнего источника тактовых сигналов – LSEBYP, когда внешний тактовый сигнал с входа OSC_IN32 проходит напрямую на выход LSE. В этом режиме выход OSC_OUT32 находится в третьем состоянии.

Так как генератор LSE питается от напряжения BDUCC и его регистр управления BKP_REG_0F расположен в батарейном домене, то он может продолжать работать при пропадании основного питания U_{CC} . Генератор LSE применяется для работы часов реального времени.

Встроенный блок умножения системной тактовой частоты

Благодаря наличию встроенного умножителя тактовой частоты можно значительно увеличить скорость работы МК. При этом нет необходимости использовать высокочастотные кварцевые резонаторы, что упрощает разработку печатной платы устройства.

Блок умножения позволяет проводить умножение входной тактовой частоты на коэффициент от 2 до 16, задаваемый на входе PLLCPUMUL[3:0] в регистре PLL_CONTROL. Входная

Листинг 1

```
MDR_RST_CLK->HS_CONTROL = (1<<0); // включение (кварцевого) генератора HSE
while(!(MDR_RST_CLK->CLOCK_STATUS & (1 << 2))); // ждем выхода HSE на режим
MDR_RST_CLK->CPU_CLOCK = (1 << 1); // переключение CPU_C1 на HSE
MDR_RST_CLK->PLL_CONTROL = (6 << 8); // задать коэффициент умножения для
// CPU PLL = 6+1, частота 56 МГц
MDR_RST_CLK->PLL_CONTROL = (6 << 8) | (1 << 2); // включить PLL
MDR_RST_CLK->PLL_CONTROL = (6 << 8) | (1 << 2) | (1 << 3); // установить в 1 бит PLL CPU PLD
MDR_RST_CLK->PLL_CONTROL = (6 << 8) | (1 << 2); // установить в 0 бит PLL CPU PLD
while(!(MDR_RST_CLK->CLOCK_STATUS & (1 <<1))); // ждем появления бита
// готовности CPU PLL
MDR_RST_CLK->CPU_CLOCK = (1 << 8) | (1 << 2) | (1 << 1); // тактирование HCLK
// от CPU_C3 и тактирование CPU_C2 от PLL
```

частота блока умножителя частоты должна быть в диапазоне от 2 до 16 МГц, а выходная частота может достигать 100 МГц. При выходе блока умножителя тактовой частоты в расчетный режим вырабатывается сигнал PLLCPURDY в регистре CLOCK_STATUS. Блок включается с помощью сигнала PLLCPUON в регистре PLL_CONTROL. Выходная частота используется как основная частота процессора и периферии.

Встроенный блок умножения USB тактовой частоты

Для использования встроенного в МК USB-контроллера нужно иметь

строго фиксированную тактовую частоту 48 МГц. Чтобы иметь возможность для основной программы задавать другие значения тактовой частоты, предусмотрен дополнительный умножитель частоты, предназначенный именно для USB.

Блок умножения позволяет провести умножение входной тактовой частоты на коэффициент от 2 до 16, задаваемый на входе PLLUSBMUL[3:0] в регистре PLL_CONTROL. Входная частота блока умножителя должна быть в диапазоне от 2 до 16 МГц, а выходная должна составлять 48 МГц.

При выходе блока умножителя тактовой частоты в расчетный режим вырабатывается сигнал PLLUSBRDY в ре-

гистре CLOCK_STATUS. Блок включается с помощью сигнала PLLUSBON в регистре PLL_CONTROL. Выходная частота используется как основная частота протокольной части USB-интерфейса.

УПРАВЛЕНИЕ ТАКТОВЫМИ ЧАСТОТАМИ ВСТРОЕННЫХ УЗЛОВ МК

Кроме уже рассмотренных вариантов использования различных источников тактовых сигналов, имеются мощные средства управления тактированием встроенных узлов МК – в некоторых пределах изменять (уменьшать) значение или полностью отключать тактирование, если узел не используется.

Таблица 1. Описание бит регистра CLOCK_STATUS

№ бита	Функциональное имя бита	Назначение и принимаемые значения
31...3	–	Зарезервировано
2	HSE RDY	Флаг выхода в рабочий режим осциллятора HSE: 0 – осциллятор не запущен или не стабилен; 1 – осциллятор запущен и стабилен
1	PLL CPU RDY	Флаг выхода в рабочий режим CPU PLL: 0 – PLL не запущена или не стабильна; 1 – PLL запущена и стабильна
0	PLL USB RDY	Флаг выхода в рабочий режим USB PLL: 0 – PLL не запущена или не стабильна; 1 – PLL запущена и стабильна

Таблица 2. Описание бит регистра HS_CONTROL

№ бита	Функциональное имя бита	Назначение и принимаемые значения
31 ... 12	–	Зарезервировано
11 ... 8	HSY BYP	Бит управления HSE осциллятором: 0 – режим осциллятора; 1 – режим внешнего генератора
7 ... 4	HSE ON	Бит управления HSE осциллятором: 0 – выключен; 1 – включен

Таблица 3. Описание бит регистра CPU_CLOCK

№ бита	Функциональное имя бита	Назначение и принимаемые значения
31 ... 10	–	Зарезервировано
9 ... 8	HCLK SEL[1:0]	Биты выбора источника для HCLK: 00 – HS 01 – CPU_C3 10 – LSE 11 – LSI
7 ... 4	CPU C3 SEL[3:0]	Биты выбора делителя для CPU_C3: 0xxx – CPU_C3 = CPU_C2 1000 – CPU_C3 = CPU_C2 / 2 1001 – CPU_C3 = CPU_C2 / 4 1010 – CPU_C3 = CPU_C2 / 8 1111 – CPU_C3 = CPU_C2 / 256
3	–	Зарезервировано
2	CPU C2 SEL	Биты выбора источника для CPU_C2: 0 – CPU_C1 1 – PLLCPUo
1 ... 0	CPU C1 SEL[1:0]	Биты выбора источника для CPU_C1: 00 – HIS 01 – HSI/2 10 – HSE 11 – HSE/2

Таблица 4. Описание бит регистра PLL_CONTROL

№ бита	Функциональное имя бита	Назначение и принимаемые значения
31 ... 12	–	Зарезервировано
11 ... 8	PLL CPU MUL[3:0]	Коэффициент умножения для CPU PLL: PLLCPUo = PLLCPUi × (PLLCPUMUL + 1)
7 ... 4	PLL USB MUL[3:0]	Коэффициент умножения для USB PLL: PLLUSBo = PLLUSBi × (PLLUSBMUL + 1)
3	PLL CPU PLD	Бит перезапуска PLL: при смене коэффициента умножения в рабочем режиме необходимо задать равным 1
2	PLL CPU ON	Бит включения PLL: 0 – PLL выключена; 1 – PLL включена
1	PLL USB RLD	Бит перезапуска PLL: при смене коэффициента умножения в рабочем режиме необходимо задать равным 1
0	PLL USB ON	Бит включения PLL: 0 – PLL выключена; 1 – PLL включена

Управление тактовыми частотами ведётся через периферийный блок RST_CLK.

При включении питания МК запустится на частоте HSI-генератора. Сразу после включения происходит выдача тактовых сигналов синхронизации для всех периферийных блоков, кроме RST_CLK (отключена).

Для начала работы с нужным периферийным блоком необходимо включить его тактовую частоту в регистре PER_CLOCK.

Некоторые контроллеры интерфейсов (UART, CAN, USB, таймеры) могут работать на частотах, отличных от частоты процессорного ядра, поэтому в соответствующих им регистрах (UART_CLOCK, CAN_CLOCK, USB_CLOCK, TIM_CLOCK) должны быть заданы их скорости работы.

Для изменения тактовой частоты ядра можно перейти на другой генератор и/или воспользоваться блоком умножения тактовой частоты. Для корректной смены тактовой частоты сначала должны быть сформированы необходимые тактовые частоты и затем осуществлено переключение на них на соответствующих мультиплексорах, управляемых регистрами CPU_CLOCK и USB_CLOCK.

Чтобы задать нужные режимы тактирования ядра МК и его периферийных узлов используется достаточно большой набор регистров.

ПРИМЕР НАСТРОЙКИ РЕЖИМОВ ТАКТИРОВАНИЯ

Например, имеются следующие исходные данные: к МК подключён кварцевый резонатор на частоту 8 МГц.

Частоту ядра нужно установить 56 МГц.

В листинге 1 приведена последовательность действий для включения умножения частоты для получения частоты ядра 56 МГц.

Чтобы сформировать данные строки, потребуются таблицы регистров и их значений (см. табл. 1 – 9).

Благодаря гибкой системе тактирования появляется возможность оптимально использовать ресурсы МК.

Полный набор таблиц регистров и их значений для задания режимов тактирования можно скачать

Таблица 5. Описание регистров блока контроллера тактовой частоты

Базовый адрес	Название	Описание
0x4002_0000	MDR_RST_CLK	Контроллер тактовой частоты
Смещение		
0x00	CLOCK_STATUS	MDR_RST_CLK->CLOCK_STATUS Регистр состояния блока управления тактовой частотой
0x04	PLL_CONTROL	MDR_RST_CLK->PLL_CONTROL Регистр управления блоками умножения частоты
0x08	HS_CONTROL	MDR_RST_CLK->HS_CONTROL Регистр управления высокочастотным генератором и осциллятором
0x0C	CPU_CLOCK	MDR_RST_CLK->CPU_CLOCK Регистр управления тактовой частотой процессорного ядра
0x10	USB_CLOCK	MDR_RST_CLK->USB_CLOCK Регистр управления тактовой частотой контроллера USB
0x14	ADC_MCO_CLOCK	MDR_RST_CLK->ADC_MCO_CLOCK Регистр управления тактовой частотой АЦП
0x18	RTC_CLOCK	MDR_RST_CLK->RTC_CLOCK Регистр управления формированием высокочастотных тактовых сигналов блока RTC
0x1C	PER_CLOCK	MDR_RST_CLK->PER_CLOCK Регистр управления тактовой частотой периферийных блоков
0x20	CAN_CLOCK	MDR_RST_CLK->CAN_CLOCK Регистр управления тактовой частотой CAN
0x24	TIM_CLOCK	MDR_RST_CLK->TIM_CLOCK Регистр управления тактовой частотой TIMER
0x28	UART_CLOCK	MDR_RST_CLK->UART_CLOCK Регистр управления тактовой частотой UART
0x2C	SSP_CLOCK	MDR_RST_CLK->SSP_CLOCK Регистр управления тактовой частотой SSP

Таблица 6. Описание регистра CLOCK_STATUS

Номер битов	31 ... 3	2	1	0
Доступ	U	RO	RO	RO
Состояние после сброса	0	0	0	0
	–	HSE RDY	PLL CPU RDY	PLL USB RDY

Таблица 7. Описание регистра HS_CONTROL

Номер битов	31 ... 2	1	0
Доступ	U	R/W	R/W
Состояние после сброса	0	0	0
	–	HSY BYP	HSE ON

Таблица 8. Описание регистра CPU_CLOCK

Номер битов	31 ... 10	9 ... 8	7 ... 4	3	2	1 ... 0
Доступ	U	R/W	R/W	U	R/W	R/W
Состояние после сброса	0	0	0	0	0	0
	–	HCLK SEL[1:0]	CPU C3 SEL[3:0]	–	CPU C2 SEL	CPU C1 SEL[1:0]

Таблица 9. Описание регистра PLL_CONTROL

Номер битов	31 ... 12	11 ... 8	7 ... 4	3	2	1	0
Доступ	U	R/W	R/W	R/W	R/W	R/W	R/W
Состояние после сброса	0	0	0	0	0	0	0
	–	PLL CPU MUL[3:0]	PLL USB MUL[3:0]	PLL CPU PLD	PLL CPU ON	PLL USB RLD	PL USB ON

по ссылке (Дополнительные материалы).

ЛИТЕРАТУРА

1. Голубцов М. Микроконтроллер MDR32F9Q2I. Часть 1. Первое знакомство с микроконтроллером и средствами разработки для него. Современная электроника. 2012. № 3. С. 18–21.

2. Голубцов М. Микроконтроллер MDR32F9Q2I. Часть 2. Работа с портами микроконтроллера. Современная электроника. 2012. № 4. С. 24–27.

3. Голубцов М. Микроконтроллер MDR32F9Q2I. Часть 3. Системный таймер SysTick. Современная электроника. 2012. № 5. С. 16–17.

