

Рис. 9. Топология типичной ячейки eCell

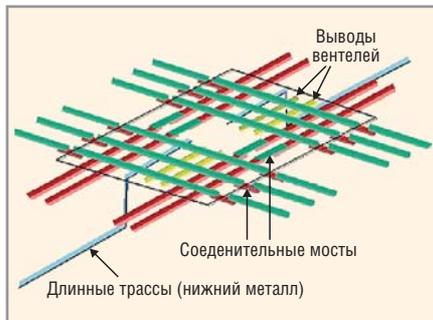


Рис. 10. Формирование межсоединений в проекте

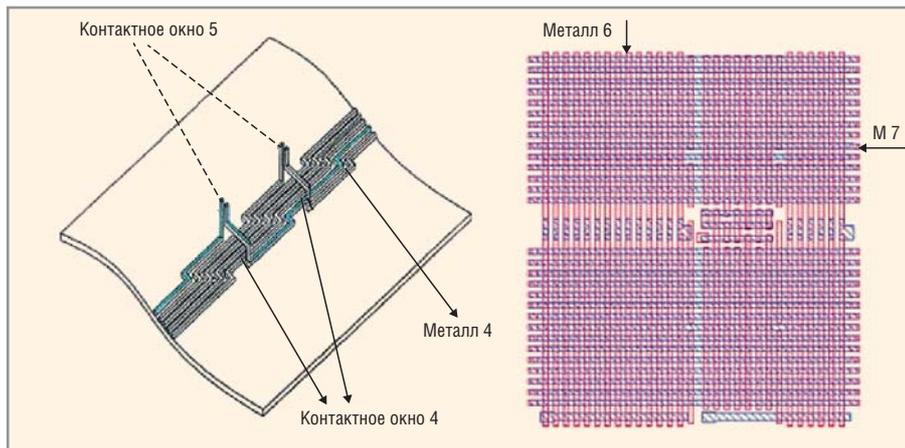


Рис. 11. Соединения, содержащие четыре металлических слоя

водства являются идентичными, что позволяет избежать сложного и дорогого процесса перевода проекта с FPGA в СВИС на стандартных ячейках.

Имеются две конфигурации СБМК Nextreme.

Nextreme SL. В данном варианте (см. рис. 13) конфигурация LUT осуществляется загрузкой битового потока в статическую конфигурационную память. Данная методология является идеальной для быстрого прототипирования и отладки проекта. Ещё одной особенностью СБМК Nextreme, вытекающей из использования всего лишь одного заказного межслойного перехода, является низкая потребляемая мощность, как статическая, так и ди-

намическая. В сравнении с аналогичной по функциональности FPGA, СБМК Nextreme потребляет на 20...80% мощности меньше. Цена и площадь на кремнии также существенно ниже.

Nextreme VL. В данном варианте (см. рис. 14) конфигурация LUT осуществляется жёстко, с помощью слоя межслойного перехода. Этот способ конфигурирования предназначен для производства кристаллов достаточно большими тиражами. На рис. 15 показано сравнение площади кристалла для FPGA и аналогичной СБМК Nextreme.

Межсоединения в обоих вариантах СБМК Nextreme могут быть реализованы быстро и недорого с использованием бесшаблонного литографического подхода:

непосредственного рисования электронным лучом (Direct-write-e-Beam).

Использование электронно-лучевой технологии позволяет разделять кремниевые пластины между несколькими заказчиками или несколькими проектами путём объединения различных СВИС на одной пластине (рис. 16). В таблице 1 даны основные характеристики семейства СБМК Nextreme.

В 2008 г. компания eASIC выпустила на рынок новое семейство СБМК Nextreme-2, выполненное по технологии 45 нм. Во многом это семейство аналогично семейству Nextreme: крупные логические блоки, основанные на LUT, единственный заказной слой межслойного перехода, и т.д. Кристаллы Nextreme-2 обладают низкими ценой и потребляемой мощностью, высоким быстродействием. Таблица 2 содержит описание основных свойств кристаллов семейства Nextreme-2.

ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ ДЛЯ ПРОЕКТИРОВАНИЯ СБМК eASIC

Для проектирования зашивок на своих СБМК компания eASIC разработала специализированную САПР eTools, реализующую маршрут проектирования, характерный для FPGA [9]. При проектировании СВИС Nextreme-2 от разработчиков не требуется выполнения сложных, занимающих много времени и дорогостоящих процедур, таких как вставка сканирующих цепочек, синтез дерева тактового сигнала, проектирование цепей питания и предотвращение падения на них напряжения, соблюдение целостности сигнала и борьба с наводками, разработка контролирующих тестов для тестирования БИС при производстве.

С использованием этого упрощённого маршрута, представленного на рис. 17, время проектирования обычно занима-

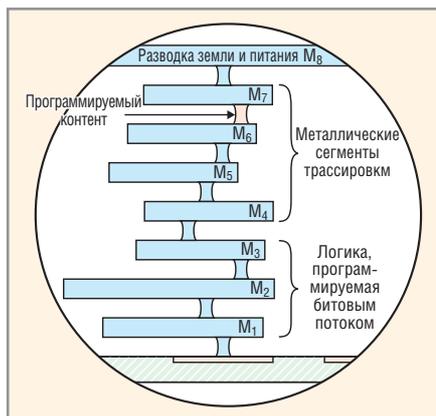


Рис. 12. Заказной слой межслойного перехода

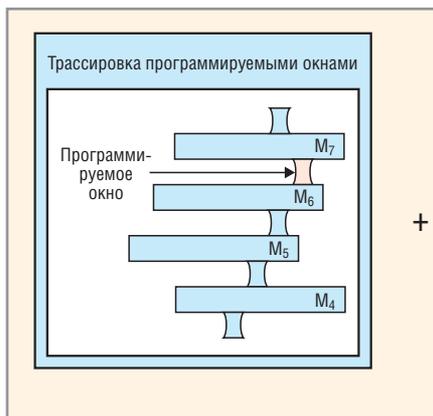
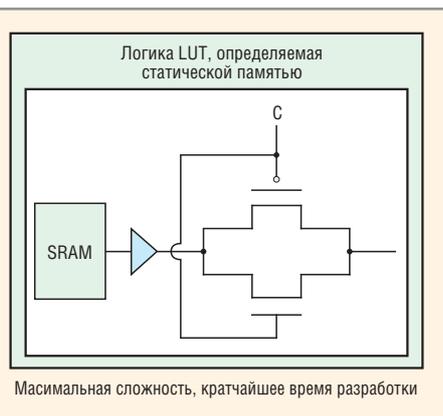


Рис. 13. Методология конфигурирования СБМК Nextreme SL



Максимальная сложность, кратчайшее время разработки

ет лишь несколько недель. Это позволяет разработчикам снизить цену проектных решений, доведя её до уровня FPGA, и поставить новые разработки на рынок, а затем быстро разработать производные продукты и приспособиться к изменчивым требованиям рынка.

Маршрут проектирования eTools 8.0 даёт возможность разработчикам в короткий срок реализовать требуемые функции, включая верификацию на регистровом уровне (RTL) и логический синтез. eTools 8.0 в ходе проектирования использует программное обеспечение для логического синтеза фирмы Synopsys или Magma DA. После окончания синтеза разработчики используют eTools 8.0 для отображения портов входа/выхода на выбранную комбинацию кристалла и корпуса, для глобального размещения блоков проекта, а также для получения результатов временного анализа, близких к результатам окончательной трассировки.

С помощью планировщика ePlanner, входящего в eTools 8.1, пользователь может произвести планировку критических по быстродействию частей проекта, если это требуется. Стадия размещения разделяется на шаги глобального и локального размещения. Глобальное размещение выполняется с использованием крупноблочного деления логической фабрики. Последовательное уточнение размещения позволяет быстро переходить к вариантам окончательной реализации с целью нахождения оптимального размещения и выходного контроля. Окончательное детальное размещение завершает стадию разме-

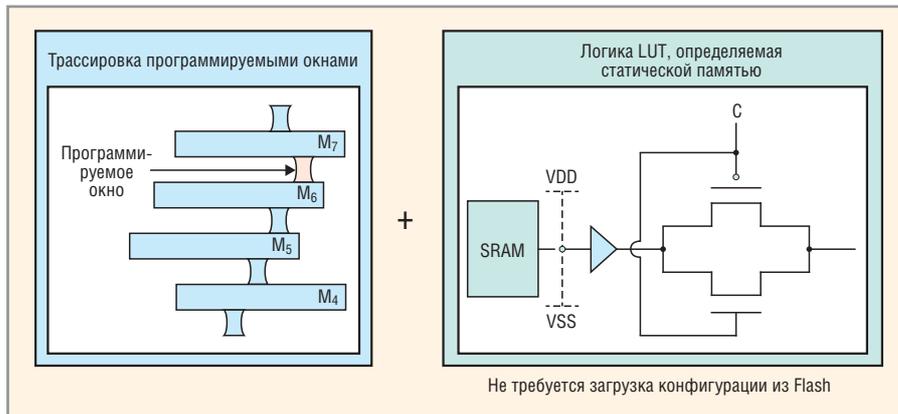


Рис. 14. Методология конфигурирования СБМК Nextreme VL

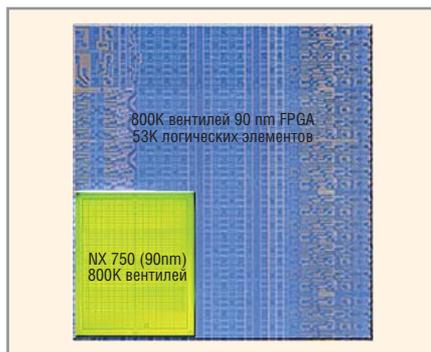


Рис. 15. Сравнение площади кристалла для FPGA и СБМК Nextreme

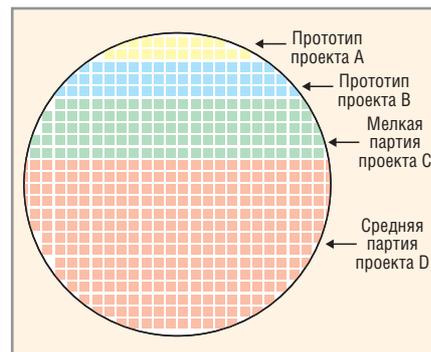


Рис. 16. Несколько проектов на одной пластине, реализованных с помощью электронного луча

щения и даёт аккуратную оценку быстродействия.

На окончательном шаге проектирования разработчики имеют возможность выбрать в качестве выходного описания либо синтезированную схему (netlist), либо описание схемы в размещённых вентилях. В случае выбора синтезированной схемы, для завершения проектирования требуется участие соответствующих служб компании eASIC.

СРАВНИТЕЛЬНЫЕ ХАРАКТЕРИСТИКИ РАЗЛИЧНЫХ ТИПОВ БИС С ПРОГРАММИРУЕМОЙ АРХИТЕКТУРОЙ

Основными характеристиками СБИС с программируемой архитектурой являются:

- удельный расход кремния на реализацию логических функций;
- удельное электропотребление;

Таблица 1. Основные характеристики семейства СБМК Nextreme

Тип кристалла	Число эквивалентных вентилях	Число eCell	Распределённая память (макс.)		Блочная память (Block RAM)		Число PLL	Число DLL	Максимальное число используемых выводов
			число eRAM-блоков	объём eRAM, бит	число bRAM-блоков	объём bRAM, бит			
NX750LP	350 000	26 624	104	416 К	13	416 К	4	6	246
NX750	750 000	55 296	216	864 К	27	864 К	6	8	298
NX1500	1 500 000	100 352	392	1568 К	49	1568 К	8	8	450
NX2500	2 500 000	169 984	664	2656 К	83	2656 К	10	12	584
NX4000	4 000 000	276 480	1080	4320 К	135	4320 К	10	16	742
NX5000	5 000 000	358 400	1400	5600 К	175	5600 К	10	20	790

Таблица 2. Описание основных свойств кристаллов семейства Nextreme-2

Свойства	Кристалл					
	N2X260	N2X380	N2X550	N2X740	N2X300	N2X580
Число eCell	258 048	387 072	552 960	737 280	304 448	580 608
Число эквивалентных вентилях, млн.	2,6	3,9	5,5	7,4	3	5,8
Число bRAM-блоков	112	168	240	320	132	252
Объём bRAM, Кбит	4032	6048	8640	11 520	4752	9072
Число Register Files	224	336	480	640	264	504
Число бит в Register File	112	168	240	320	132	252
Число PLL	16	16	16	16	12	12
Число DLL	28	36	52	52	20	20

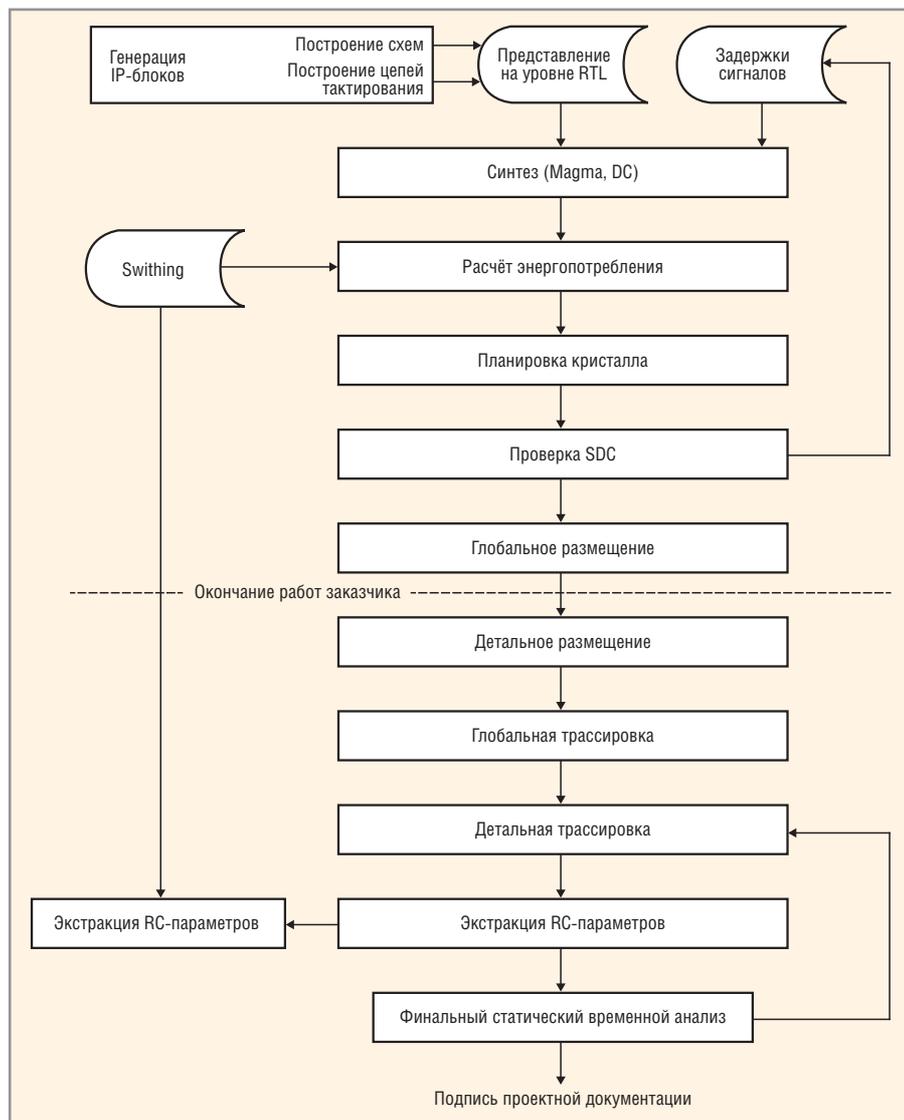


Рис. 17. Маршрут проектирования в системе eTools 8.1

- быстродействие;
- сложность и стоимость проектирования;
- длительность изготовления;
- стоимость изготовления опытных образцов микросхем;
- стоимость микросхем при серийных поставках.

Базовые соотношения этих характеристик по сравнению с соответствующими характеристиками БИС типа

ASIC приведены в таблице 3. При составлении таблицы полагалось, что соответствующее значение характеристики БИС типа ASIC равно 1.

Отметим, что характеристики ПСНК и СБМК существенно зависят от доли IP-блоков, входящих в их состав. Чем больше эта доля, тем их характеристики ближе к характеристикам ASIC. Пример зависимости коэффициента удельного расхода кремния от доли входя-

Таблица 3. Базовые соотношения характеристик БИС с программируемой архитектурой по сравнению с соответствующими характеристиками БИС типа ASIC

Характеристики	Типы БИС с программируемой архитектурой			
	ПЛИС	ПСНК	БМК	СБМК
Коэффициент удельного расхода кремния	10...12	7...10	1,5...2,0	2,5...3,0
Удельное электропотребление	7...10	5...7	1,2...1,5	1,7...2
Быстродействие	0,15...0,3	0,3...0,4	0,7...0,8	0,5...0,7
Сложность и стоимость проектирования	0,1...0,15	0,1...0,15	0,3...0,4	0,2...0,3
Длительность изготовления	–	–	0,15...0,2	0,05...0,1
Стоимость изготовления опытных образцов микросхем	–	–	0,15...0,2	0,07...0,12
Стоимость микросхем при серийных поставках	50...200	30...150	3...5	5...7

щих IP-блоков для различных типов БИС с программируемой архитектурой приведён на рис. 18.

ОСОБЕННОСТИ ПРИМЕНЕНИЯ СТАНДАРТНЫХ СБИС, ИЗГОТОВЛЕННЫХ НА ЗАРУБЕЖНЫХ ФАБРИКАХ, В СПЕЦИАЛИЗИРОВАННЫХ СИСТЕМАХ

Разработка современных систем вооружения, спецсвязи, авиационной и космической техники неизбежно приводит к применению БИС, изготавливаемых по современным технологиям с проектными нормами не менее 60...90 нм. В ближайшее время эта планка может подняться ещё выше, до уровня 30...40 нм.

Изготовление СБИС такого уровня возможно только на зарубежных фабриках, расположенных в нейтральных странах и владеющих необходимыми технологиями. И хотя сейчас в России предпринимаются определённые попытки создать своё электронное производство с проектными нормами 90...130 нм, сроки выхода на серийное производство трудно прогнозировать. Эти производства будут иметь ограниченный класс технологических возможностей, за время их создания и запуска зарубежная электроника уйдёт вперёд и общее отставание по степени интеграции составит десятки раз, а по быстродействию – 5...7 раз.

Таким образом, для обеспечения приоритетных возможностей при разработке специализированной аппаратуры российским разработчикам всё чаще приходится применять ЭКБ импортного производства, что позволяет заметно улучшить параметры разрабатываемой аппаратуры, сэкономить существенные деньги на проведении НИОКР по разработке собственной элементной базы.

Однако в случае применения импортной элементной базы приходится считаться со следующими негативными моментами:

- на отечественный рынок попадают импортные микросхемы, не соответствующие передовым технологиям, чаще всего в коммерческом исполнении, претензии в случае чего предъявлять некому;
- изделия военного и космического исполнения третьим странам продаются только в небольших количествах и только по решению,

согласованным на уровне правительства;

- в сложных изделиях не исключается наличие «жучков» и других средств контроля (вспомним, например, известный случай, когда во время Фолклендского кризиса аргентинские ракеты «не хотели» взрываться, пробив обшивку английских военных кораблей);
- зарубежные поставщики не несут никакой ответственности за регулярные поставки, любое изделие в любой момент может быть снято с производства;
- в случае попыток организации закупок микросхем более или менее крупными партиями зарубежная сторона обычно начинает проявлять повышенное внимание к этому факту, весьма вероятен отказ в поставке крупной партии микросхем;
- цены на продаваемые у нас микросхемы после того, как они пройдут цепочку дилеров, повышаются в 2...3 раза.

Вышеперечисленные факторы сильно ограничивают, а может, и практически исключают применение импортных микросхем в ответственных серийных изделиях.

В качестве альтернативы импортным схемам рассмотрим применение в специализированных системах ЭКБ, изготовленной на зарубежных фабриках при стандартной схеме выполнения контрактных поставок. При этом изготовление СБИС осуществляется по технической документации, разработанной в России, тем более что сейчас в России имеется несколько десятков дизайн-центров, владеющих современными средствами проектирования. Использование «своих» проектов для применения в специализированных системах позволяет оптимизировать аппаратуру по параметрам и выполняемым функциям, получать хорошие характеристики по потреблению, массе и габаритам, однако в этом случае приходится считаться с тем, что:

- в руки потенциального противника попадает вся информация о разрабатываемых СБИС;
- не исключается несанкционированное внесение в проект «жучков» и других средств контроля, особенно если при проектировании используется закрытая топологическая библиотека типа «чёрный ящик»;
- зарубежный изготовитель не заинтересован в выпуске малотиражных изделий и поддержании технологии

их изготовления в течение длительного времени, в любой момент может оказаться, что технологии, по которой изготавливались нужные вам изделия, больше не существует, и вам предложат переделать все проекты;

- зарубежный изготовитель может вообще прекратить поставки в случае обострения международной обстановки или исходя из экономических соображений;
- для всех проектов придётся провести полный цикл испытаний и выпустить большой объём технической документации согласно российским ГОСТ.

Отметим, что высокономенклатурное, мелкосерийное производство изделий, к качеству которых предъявляются повышенные требования, является достаточно серьёзной проблемой даже при организации его в России.

Тем не менее, для обеспечения паритетных возможностей наших и зарубежных производителей спецаппаратуры и систем вооружений вопрос изготовления микросхем на фабриках нейтральных стран юго-восточной Азии решать надо. В противном случае наше отставание в области разработки систем вооружений, спецсвязи, авиационной и космической техники может нанести серьёзный урон национальной безопасности.

БИС с ПРОГРАММИРУЕМОЙ АРХИТЕКТУРОЙ В СПЕЦИАЛИЗИРОВАННЫХ СИСТЕМАХ

Решением проблемы производства за рубежом микросхем для систем связи и вооружений является применение СБИС с программируемой архитектурой, в частности, структурированные БМК, программируемые одним переменным шаблоном, а также ПЛИС и ПСНК, программируемые с помощью встроенного массива памяти.

В случае ПЛИС за рубежом изготавливаются пластины, а сборка осуществляется в России. В случае СБМК предполагается разделить процесс изготовления БИС на два этапа:

- изготовление базовых пластин-заготовок СБМК за рубежом;
- программирование конкретных зашивок и кодировок в России.

После проведения испытаний и сертификации эти ПЛИС и СБМК должны получить статус элементной базы, ко-

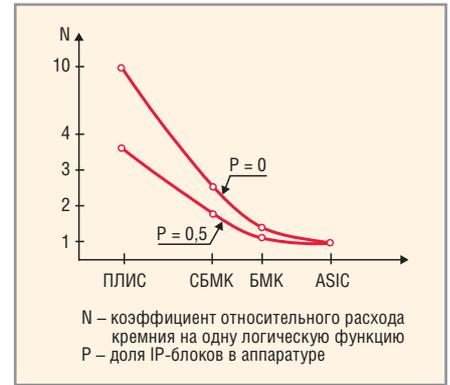


Рис. 18. Зависимость эффективности использования кремния для разных типов БИС при различном количестве встроенных IP-блоков

торую можно непосредственно применять в спецаппаратуре.

Предложенная схема распределения работ позволит на принципиально новом уровне обеспечить защиту данных и алгоритмов по сравнению с обычными СБИС.

В самом деле, при заказе изготовления на зарубежной фабрике программируемых БИС в руки потенциального противника могут попасть лишь схемные решения по записи программируемой информации и чистые массивы программируемых вентилей, которые решительно ничего не содержат. Основная, содержательная, закрытая часть информации о структуре устройства, связях между модулями и данных заносится в СБИС у нас, под нашим полным контролем.

Применение схем с программируемой логикой работы, кроме обеспечения высоких параметров микросхем и принципиально новой защиты информации, имеет ряд других, весьма важных преимуществ:

- многоплановое применение. Программируемые СБИС позволяют реализовывать на одном типе СБИС различные проекты. Если хорошо продумать типонамалы СБИС программируемой логики, то с помощью 4–6 типов СБИС можно перекрыть очень широкий класс устройств;
- сокращение номенклатуры изделий. Очень сложно организовать за рубежом выпуск большой номенклатуры малотиражных микросхем. БИС с программируемой архитектурой позволяют сократить номенклатуру изготавливаемых за рубежом изделий до 4–6 типов, причём пластины с этими БИС можно заблаговременно закупать оптовыми партиями по низким ценам;

● упрощение разработки проектов, возможность их модификации. Аппаратура спецприменения, как правило, характеризуется небольшими тиражами и высокой сложностью. Сложный проект очень непросто сразу сделать «начисто», практически всегда появляется необходимость внесения изменений и дополнений, например, по результатам проведения лётных испытаний. Кроме того, в процессе эксплуатации серьёзной системы может возникнуть необходимость её модификации или модернизации. Все эти изменения и правки, как правило, означают переработку элементной базы и повторение заказа. В этой связи прямое использование БИС с программируемой архитектурой даёт возможность решить ряд больших экономических и организационных проблем, позволяя достаточно быстро вносить изменения в работу сложных систем путём перепрограммирования зашивочной информации.

СОВМЕСТИМЫЕ СЕМЕЙСТВА ПЛИС-СБМК

Очень перспективным выглядит подход, при котором разработчикам аппаратуры предлагаются совместимые БИС с программируемой архитектурой, разработанные в России. Такими изделиями могут быть архитектурно и программно совместимые семейства ПЛИС и СБМК.

Можно предложить два параллельных семейства с числом системных вентилях 20 000, 100 000, 400 000 и 1 500 000.

Оба семейства настраиваются на требуемую конфигурацию путём записи идентичной зашивочной информации в тело СБИС. Разница заключается лишь в том, что в ПЛИС зашивочная информация хранится во встроенной конфигурационной памяти, а в СБМК эта же самая информация записывается с помощью одного программируемого переменного фотошаблона.

В этом случае разработчики смогут проводить разработку и выпуск макетных и опытных образцов аппаратуры на базе семейства ПЛИС. В конце разработки, получив полностью готовые проекты СБИС, заказчики смогут их быстро перевести в базис СБМК, существенно уменьшив габариты, повысив надёжность и радиационную стойкость

микросхем. При этом будет обеспечена полная преемственность проектов, заказчику даже не потребуется переделывать печатные платы.

Перевод проектов из базиса ПЛИС в базис СБМК будет носить формализованный характер. Для перевода потребуется сгенерировать по зашивочной информации ПЛИС один переменный шаблон и провести одну фотолитографию, что займёт вместе со сборкой микросхем по маршруту с военной приёмкой один месяц. Существующий маршрут конвертации проектов из базиса импортных ПЛИС в отечественные БМК [11–13] требует полной переработки схемы в базис БМК, проектирования топологии. После этого требуется изготовление 4–6 фотошаблонов с последующим проведением серии фотолитографий. При этом процесс изготовления занимает 4–5 месяцев и не всегда заканчивается успехом, что зачастую приводит к возникновению у заказчиков серьёзных проблем.

Для сокращения расхода кремния и увеличения быстродействия в состав семейств целесообразно включить не только программируемые вентили и блоки памяти, но и набор широко распространённых стандартных «жёстких» модулей (IP-блоков), имеющих предельные характеристики, например, из нижеприведённого списка:

- интерфейсы USB, SW;
- контроллеры JTAG, SPI, PCI (V2.1 33 МГц, 32 бита);
- блоки PLL, DLL;
- входы-выходы LVDS;
- блоки реконфигурируемых ОЗУ и ПЗУ;
- 32-разрядные таймеры;
- блок кварцевого генератора;
- АЦП 12 разрядов 5 МГц;
- ЦАП 12 разрядов 20 МГц.

Отметим, что наличие контроллера JTAG [17, 18] позволит упростить вопросы тестирования кристаллов и аппаратуры.

Состав дополнительных модулей может уточняться и варьироваться для различных СБИС семейства. Важно при этом обеспечить полную совместимость ПЛИС и СБМК по горизонтали и преемственность проектов снизу вверх. Предлагаемый подход позволит при оптимальном выборе IP-блоков для решения ряда задач практически полностью реализовать декларированные технологией параметры схем.

ВОПРОСЫ ИНФОРМАЦИОННОЙ ЗАЩИТЫ ПРОЕКТОВ

При разработке электронных систем стратегического назначения большое значение приобретают вопросы информационной защиты проектов. Защищать подлежат программное обеспечение и данные, хранимые в ПЗУ, алгоритмы работы электронных блоков, оперативные данные, хранимые в ОЗУ.

Защиту информации удобно осуществлять, если система реализована в виде СНК на СБМК, который программировался в России. В самом деле, в этом случае:

- потенциальный противник не владеет информацией о проекте;
- сильно затруднён доступ к выводам отдельных блоков СНК;
- есть возможность заложить встроенную криптозащиту информации в ПЗУ;
- возможна организация системы очистки ОЗУ при включении и выключении питания;
- появляется возможность организации криптозащиты логических блоков;
- резко сокращаются накладные расходы на организацию криптозащиты, поскольку она выполняется целиком внутри кристалла.

Выводы

Таким образом, применение для разработки спецаппаратуры программируемой элементной базы позволит с помощью небольшого количества типов БИС решить задачу разработки самой различной радиоэлектронной аппаратуры, резко сократить сроки и стоимость разработки специализированных БИС.

За счёт разделения этапов изготовления базовых пластин и конкретных зашивок, этот подход обеспечит защиту проектных решений.

Для организации производства программируемых БИС в России не нужно иметь дорогостоящего оборудования для полного цикла изготовления пластин, достаточно иметь установку для фотолитографии верхнего слоя металла, а также измерительное и сборочное оборудование.

Реализация проекта позволит:

- предоставить разработчикам современную, гибкую элементную базу для разработки перспективных изделий;
- обеспечить минимальные сроки проведения работ по разработке и выпуску микросхем;

- организовать в России производство полужаказных СБИС на основе базовых пластин-заготовок, изготовленных за рубежом по современным технологиям.

По мере возникновения современного отечественного полупроводникового производства появится возможность быстро перенести на него отлаженные проекты.

Жизнь не стоит на месте: по мере запуска в России заводов по производству кристаллов (сейчас ведутся работы по запуску технологических линий 130 нм) западные фирмы уйдут вперёд. Программируемая элементная база позволит нашим разработчикам использовать для выпуска БИС самые современные базовые пластины, включая изготовленные по «экзотическим технологиям», например UTSi KHC, что повышает шансы наших разработчиков при разработке паритетной аппаратуры.

ЛИТЕРАТУРА

1. *Казетнов Г.Г.* Основы проектирования интегральных схем и систем. М.: Бином. Лаборатория знаний, 2005.
2. *Евтушенко Н., Немудров В., Сырцов И.* Методология проектирования систем на кристалле. Основные принципы, методы, программные средства. Электроника. 2003. № 6.
3. <http://www.synopsys.com>.
4. <http://www.cadence.com>.
5. <http://www.mentor.com>.
6. <http://www.altera.com>.
7. <http://www.actel.com>.
8. <http://www.xilinx.com>.
9. <http://www.eASIC.com>.
10. www.chipexpress.com.
11. *Семёнов М.Ю.* Принципы преобразования проектов из базиса ПЛИС в базис БМК. Микроэлектроника и информатика 97. Межвузовская научно-техническая конф. Часть 1. М.: МГИЭТ, 1997.
12. *Артёмов С.А.* Система управления переводом проектов в базисе ПЛИС при производстве микросхем в базисе БМК. Современные наукоёмкие технологии. 2005. № 1. С. 121–122.
13. *Евстигнеев В., Дегтярёв Е., Цыбин С., Быстрицкий А.* Импортзамещающая технология ПЛИС-БМК. Часть I. Разработка радиоэлектронной аппаратуры двойного применения. Компоненты и технологии. 2004. № 7.
14. *Salcic Z.* VHDL and FPGA in Digital system design, Prototyping and customization. Boston/London: Kluwer academic. 1998.
15. *Палташев Т.* Введение в проблему разработки и производства СБИС. Gatchina Nanoelectronics, Phoenix, Arizona, 2009.
16. Silicon-on-Insulator CMOS – Advantageous for sub-100 Nanometer Technology.
17. Новые возможности тестирования плат при помощи периферийного сканирования. Поверхностный монтаж. Март, 2010.
18. Аппаратное обеспечение системы Provision фирмы JTAG Technologies. Производство электроники. 2009. № 7–8.
19. *Po-Yang Hsu, Shu-Ting Lee, Fu-Wei Chen and Yi-Yu Liu.* Buffer Design and Optimization for LUT-based Structured ASIC Design Styles. GLSVLSI'09 May 10–12 2009. Boston, Massachusetts, USA.
20. *King Ou.* Using ASIC Prototyping to Reduce Risks. CF-ASIC05-1.0, 101 Innovation Drive San Jose CA 95134.
21. The Syndicated. A Technical Newsletter for ASIC and FPGA Designers. Vol. 5. Issue 2. www.synplicity.com/syndicated/. ©