

Этап эволюции: переход с 8- на 32-разрядные системы как объективная реальность. Сравнительный анализ современных 8- и 32-разрядных микроконтроллеров

(часть 1)

Юрий Зобнин (Москва)

Появление микроконтроллеров с ядром ARM сделало переход с 8- на 32-разрядные встраиваемые системы естественным и неотвратимым событием. В статье проведён сравнительный анализ 8- и 32-разрядных систем по нескольким критериям, даны рекомендации разработчикам по выбору элементной базы. Статья сопровождается многочисленными примерами и справочной информацией.

Постоянно повышающаяся функциональная насыщенность встраиваемых систем обуславливает рост требований к мощности используемых микроконтроллеров и их программ. Однако до настоящего времени самыми популярными во встраиваемых системах оставались 8-разрядные микроконтроллеры, которые по показателю цена–функциональность были вне конкуренции. От существовавших 32-разрядных микроконтроллеров они отличались рядом преимуществ:

- низкой ценой;
- низким потреблением энергии;
- чрезвычайно высокой степенью функциональной и системной ин-

теграции (зачастую вся встраиваемая система могла состоять из единственного микроконтроллера, практически не требующего никакой обвязки);

- относительной доступностью качественных средств разработки и отладки.

Однако за последние годы в мире 32-разрядных микроконтроллеров произошли события, которые в корне изменили расклад сил. Ниша исключительного применения 8-разрядных микроконтроллеров оказалась под жёстким давлением со стороны 32-разрядных устройств.

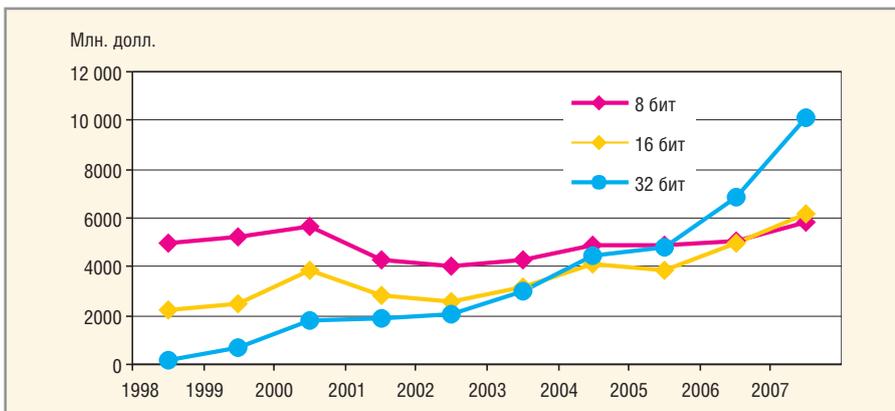


Рис. 1. Динамика рынка микроконтроллеров

ДИНАМИКА РАЗВИТИЯ РЫНКА МИКРОКОНТРОЛЛЕРОВ

Согласно данным маркетингового анализа компании Semico, в 2006 г. объём продаж 32-разрядных микроконтроллеров должен превысить продажи 8- и 16-разрядных микросхем. Из приведённой на рис. 1. диаграммы видно, что развитие 16-разрядных микроконтроллеров идёт существенно более медленными темпами, чем 32-разрядных. Это лишь раз говорит о том, что при принятии решения о смене 8-разрядного микроконтроллера на более мощный в качестве основной стратегической перспективы имеет смысл рассматривать, в первую очередь, сразу 32-разрядные микросхемы, минуя 16-разрядные, за исключением особых случаев, о которых будет сказано ниже.

СТОИМОСТЬ КАК ФУНКЦИЯ УРОВНЕЙ ТЕХНОЛОГИИ И ИНТЕГРАЦИИ

Что же изменилось за последние годы и позволило говорить о массовом вторжении 32-разрядных микроконтроллеров в область 8-разрядных приложений?

Во-первых, произошёл массовый переход полупроводниковой индустрии на технологию 0,18 мкм, что резко снизило размеры 32-разрядного кристалла и сделало его стоимость сопоставимой со стоимостью аналогичной 8-разрядной микросхемы.

Однако простого снижения цены было недостаточно. Помимо стоимости самого микроконтроллера на конечную цену всей системы значи-

тельное влияние оказывала стоимость необходимых периферийных устройств. В этом плане 8-разрядные микроконтроллеры традиционно «давали фору» любому 32-разрядному конкуренту: они работали от единственного источника питания, интегрировали силовые выводы и всевозможные каналы связи, имели встроенную систему сброса, генерировали системную тактовую частоту от встроенного генератора. Помимо этого, важнейшими требованиями являлись предсказуемое поведение системы при сбоях (функции brown-out детектора и сторожевого таймера) и наличие защиты FLASH-памяти от несанкционированного считывания (lock bits). Именно появление 32-разрядных микроконтроллеров, соединивших в себе эти два важнейших качества – низкую стоимость и высочайшую функциональную насыщенность – сделало их прямыми конкурентами традиционных 8-разрядных систем.

МИКРОКОНТРОЛЛЕРЫ С ЯДРОМ ARM – ЛИДЕРЫ РЫНКА

До сих пор, упоминая 32-разрядные микроконтроллеры для встраиваемых систем, мы не называли конкретные архитектуры. Однако на данный момент можно утверждать, что безусловным лидером являются микроконтроллеры с ядром ARM, захватившие 75% рынка. Хорошо это или плохо – вопрос спорный, однако, по крайней мере, проблему выбора этот факт существенно упрощает. Если вы в настоящее время задумались над переходом на 32-разрядный микроконтроллер с 8-разрядного, то микроконтроллер с ядром ARM – это первый кандидат в списке претендентов.

АРХИТЕКТУРА ARM

Сокращение ARM происходит от названия английской компании Advanced RISC Machines, основанной в 1990 г. в результате сотрудничества компаний Acorn и Apple Computer's. Первое ядро, названное ARM6, было разработано в 1991 г., однако реальное воплощение получила только следующая разработка – ядро ARM7, созданное в 1993 г. Компания не занимается непосредственным производством микросхем. Возможно, эта особенность, которая, на первый

взгляд, воспринимается как недостаток, и способствовала удивительной популярности архитектуры ARM. Фирма поставляет свои разработки в электронном виде, на основе которых клиенты конструируют свои собственные микропроцессоры и микроконтроллеры. Клиентами ARM являются свыше 60 производителей полупроводников, среди которых можно выделить такие известные компании, как Altera, Analog Devices, Atmel, Cirrus Logic, Fujitsu, MagnaChip (Hynix), Intel, Freescale (Motorola), National Semiconductor, NXP (Philips), OKI, ST Microelectronics и Texas Instruments.

В настоящее время архитектура ARM занимает лидирующие позиции и охватывает 75% рынка 32-разрядных встраиваемых RISC-микропроцессоров. Фактически можно говорить об архитектуре ARM как о промышленном стандарте. Распространённость ядра предоставляет возможность разработчику более гибко использовать свои и сторонние программные наработки как при переходе на новое процессорное ARM-ядро, так и при «миграциях» между разными типами ARM-микроконтроллеров.

Особенности архитектуры ARM

Архитектура ARM отражает собственную философию компании, суть которой – максимальное удовлетворение требованиям встраиваемых систем. Для этого разработчики не стали замыкаться в формальных рамках RISC-архитектуры, а в одном продукте реализовали идеи, ранее считавшиеся несовместимыми.

Хотя в своей основе ядро ARM отталкивается от идеологии RISC-архитектуры (ограниченный набор команд, очередь выборки инструкций, активное использование регистров и ограниченный доступ к памяти), оно не является «чистым» представителем RISC. Не все инструкции ARM выполняются за один цикл. Например, есть инструкции, позволяющие переслать между памятью и регистрами 16 слов по 32 разряда. Поскольку подобные операции активно используются компиляторами при каждом вызове и возврате из функций, введение таких инструкций существенно ускоряет работу программы и минимизируют размер кода.

В состав системы команд входят также инструкции обращения к аппа-

ратному сопроцессору. Это позволяет разработчикам микроконтроллеров на базе ARM расширять возможности базовой архитектуры, добавляя свои сопроцессоры в случае необходимости.

Дополнительно к ARM-архитектуре могут интегрироваться несколько расширений:

- Thumb® – 16-разрядный набор инструкций, улучшающий эффективность использования памяти программ;
- DSP – набор арифметических инструкций для цифровой обработки сигналов;
- Jazelle™ – расширение для аппаратного непосредственного исполнения Java-инструкций;
- Media – расширение для 2...4-кратного увеличения скорости обработки аудио- и видеосигналов.

Набор инструкций Thumb

Первоначальная система команд ARM содержала только 32-разрядные инструкции. Однако для систем, критичных к стоимости и объёму памяти программ, к которым относятся практически все встраиваемые системы реального времени, большая длина инструкций оказалась «узким местом», ограничивающим распространение новой архитектуры. FLASH-память – один из наиболее дорогих компонентов системы, и снижение её объёмов – актуальная задача. Поэтому в 1995 г. система команд ARM дополнилась новым набором 16-разрядных инструкций, получившим название Thumb.

Это стало в инженерном смысле очень красивым решением проблемы. Из всего набора инструкций ARM были отобраны наиболее употребляемые инструкции и перекодированы в 16-разрядные опкоды. При выборке такой инструкции процессор ARM с помощью простого аппаратного дешифратора восстанавливает истинный 32-разрядный код инструкции, который и выполняется процессором. Таким образом, стандартное 32-разрядное ядро без каких-либо переделок получило возможность работы с 16-битовыми инструкциями. При разработке Thumb пришлось пожертвовать некоторыми инструкциями, было снижено по сравнению с ARM количество доступных регистров, режимов адресации, ограничен доступ к некоторым системным ресурсам

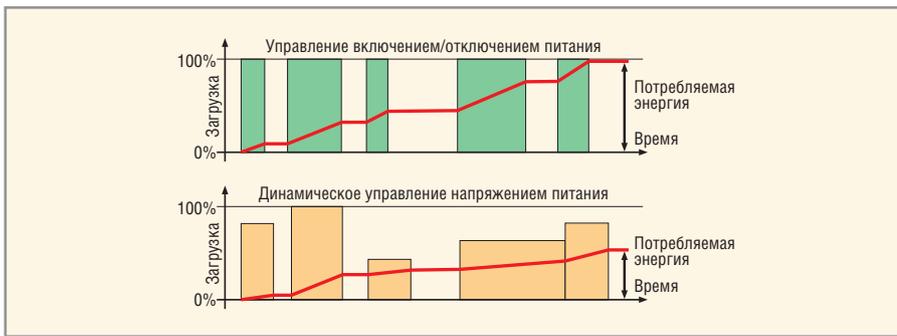


Рис. 2. Управление напряжением питания

(регистрам состояния, сопроцессорам). Однако при необходимости процессор может легко сменить режим выбора инструкций, переходя из Thumb в ARM и обратно. Имея это в виду, разработчик может гибко управлять поведением своей программы, используя наиболее эффективный для каждого случая набор команд: для снижения необходимого объёма памяти от 35 до 50% можно использовать режим Thumb, для достижения максимальной производительности – режим ARM.

Технология SIMD

Технология SIMD (несколько данных в одной инструкции) используется в media-расширении и нацелена на увеличение скорости обработки данных в приложениях, где требуется малое энергопотребление. SIMD-расширения оптимизированы под широкий диапазон программного обеспечения, в том числе под аудио-/видеокодеки, где эти технологии позволяют увеличить быстродействие обработки в 4 раза.

Набор инструкций DSP

Многие приложения предъявляют повышенные требования по быстродействию реально-временной обработки сигналов. Традиционно в таких ситуациях разработчики прибегают к использованию цифрового сигнального процессора (DSP), что увеличивает энергопотребление и стоимость как самой разработки, так и конечного устройства. Для устранения этих недостатков в ряд ARM-процессоров интегрированы инструкции ЦСП, выполняющие 16- и 32-разрядные арифметические операции.

Технология Jazelle®

Технология ARM Jazelle предназначена для приложений с поддержкой языка программирования Java. Она

предлагает уникальное сочетание высокой производительности, малой системной стоимости и невысоких запросов к энергопотреблению, что не может быть достигнуто одновременно, если использовать сопроцессор или специализированный Java-процессор.

Технология ARM Jazelle является расширением 32-разрядной RISC-архитектуры, которое позволяет ARM-процессору выполнять Java-код на аппаратном уровне. При этом достигается непревзойдённое быстродействие исполнения Java-кода с помощью ARM-архитектуры. Таким образом, разработчики имеют возможность свободно реализовывать Java-приложения, в том числе операционные системы и прикладной код, на одном процессоре.

В настоящее время технология Jazelle интегрирована в следующие ARM-процессоры: ARM1176JZ(F)-S, ARM1136J(F)-S, ARM1026EJ-S, ARM926EJ-S и ARM7EJ-S.

Традиционные ARM-процессоры поддерживают два набора инструкций. В режиме ARM поддерживаются 32-разрядные инструкции, а в режиме Thumb наиболее популярные инструкции сжимаются до 16-разрядного формата. Технология Jazelle расширяет эту концепцию, добавляя третий набор инструкций – Java, который активизируется в новом Java-режиме.

Технология интеллектуального управления энергопотреблением

Одна из основных задач, которую решают разработчики портативных устройств, например, смартфонов, персональных цифровых помощников и аудио-видеоплееров, – это оптимизация энергопотребления, что позволяет улучшить эксплуатационные характеристики готового устройства за счёт продления ресурса

батареи питания или уменьшения размеров устройства.

Традиционным методом снижения энергопотребления является использование экономичных режимов работы, например, холостой ход (idle) или сон (sleep), которые различаются глубиной деактивации внутренних элементов. Как правило, активный режим работы такой системы рассчитан на наихудшие условия функционирования и характеризуется максимальной загрузкой. Тем самым неоправданно сокращается срок службы батареи. Поэтому для оптимизации расходования энергии батареи питания разработчики уделяют особое внимание управлению энергопотреблением в активном режиме работы.

Чтобы облегчить этот процесс, создана технология интеллектуального управления энергопотреблением (Intelligent Energy Manager, IEM) для процессоров ARM. Технология является сочетанием аппаратных и программных компонентов, которые совместно выполняют динамическое управление напряжением питания (power scaling).

Суть метода динамического управления напряжением питания можно понять, проанализировав формулу потребляемой мощности для КМОП-процессоров:

$$P = CV_{DD}^2 f_c + V_{DD} I_Q$$

где P – общая потребляемая мощность, C – переключаемая ёмкость, f_c – частота процессора, V_{DD} – напряжение питания, I_Q – ток утечки в статическом режиме.

Из формулы следует, что энергопотребление зависит от частоты и напряжения питания. Снижение частоты для уменьшения энергопотребления широко используется в микроконтроллерах и системах на кристаллах (PSoC), но недостатком этого метода является уменьшение быстродействия. Метод динамического управления напряжением основан на изменении напряжения питания (см. рис. 2), однако если возможности регулировки исчерпаны, то как дополнительный используется метод регулировки частоты процессора.

Семейства ядер и процессоров ARM

К настоящему времени разработано восемь основных семейств ядер:

Таблица 1. Ядра и процессоры ARM для приложений на базе операционных систем

Семейство	Название ядра/процессора	Размер кэш-памяти кода/данных, Кб	Блок управления памятью (MMU, MPU)	Thumb®	DSP	Jazelle™
Cortex	ARM Cortex-A8	Переменный	MMU	Есть	Есть	Есть
ARM10E™	ARM1020E	32/32	MMU	Есть	Есть	Нет
	ARM1022E	16/16	MMU	Есть	Есть	Нет
	ARM1026EJ-S	Переменный	MMU или MPU	Есть	Есть	Есть
ARM11™	ARM11MPCore	Переменный	MMU	Есть	Есть	Есть
	ARM1136J(F)-S	Переменный	MMU	Есть	Есть	Есть
	ARM1176JZ(F)-S	Переменный	MMU	Есть	Есть	Есть
ARM7™	ARM720T	8	MMU	Есть	Нет	Нет
ARM9™	ARM920T	16/16	MMU	Есть	Нет	Нет
	ARM922T	8/8	MMU	Есть	Нет	Нет
ARM9E™	ARM926EJ-S	Переменный	MMU	Есть	Есть	Есть

ARM7™, ARM9™, ARM9E™, ARM10E™, ARM11™, Cortex, SecurCore™ и OptimoDE Data Engines.

Помимо перечисленных, существуют также специфические ядра, разработанные совместно с компанией Intel: XScale™ и StrongARM®.

Первоначально для обозначения различных вариантов ядер и процессоров компания ARM использовала свою внутреннюю систему обозначений, которая предполагала, что имя любого ядра или процессора формируется в соответствии с шаблоном – ARM{x}{y}{z}{T}{D}{M}{I}{E}{J}{F}{-S}, где:

- x – семейство;
- y – блок управления или защиты памяти;
- z – память кэш;
- T – поддержка режима Thumb;
- D – JTAG-порт;
- M – быстрый умножитель;
- I – встроенный блок эмуляции;
- E – расширенный набор инструкций (подразумевает обязательное наличие функций TDMI, поэтому в случае использования индекса E индексы TDMI из названия опускаются);
- J – поддержка Java-инструкций (режим Jazelle);
- F – блок векторной арифметики над числами с плавающей точкой;
- S – синтезируемая версия (поставляется производителю кристалла в виде исходного текста, требующего компиляции (синтеза), в отличие от несинтезируемых версий, которые имеют заданную и неизменяемую топологию).

Процессоры ARM разрабатывались для удовлетворения потребнос-

тей следующих основных категорий систем:

- встраиваемые системы реального времени;
- универсальные платформы для приложений на базе открытых операционных систем, включающих Linux, Palm OS, Symbian OS и Windows CE;
- системы защиты данных для смарт-карт, SIM-карт и платёжных терминалов.

Процессоры ARM для приложений на базе открытых операционных систем

Приложения на базе операционных систем предъявляют к процессорам требования аппаратной поддержки многозадачности и повышенной производительности. Для достижения этих целей в состав процессоров вводятся блоки управления памятью (MMU – Memory Management Unit) и сверхоперативная память (кэш). Перечень процессоров ARM для указанных приложений приведён в табл. 1.

Ядра и процессоры ARM для систем реального времени

Самое главное требование, предъявляемое к системам реального времени, – быстрая и детерминированная реакция на внешние события. Иногда для решения этой задачи приходится жертвовать производительностью; в табл. 2 показано, что у большинства ядер и процессоров, разработанных для систем реального времени, отсутствует память кэш, а там, где она есть, кэш не может быть отключен программно. Отсутствие кэш обеспечивает детерминированность реакции процессора на внешнее событие.

Микроконтроллеры с ядром ARM7 – прямой конкурент 8-разрядным микроконтроллерам

Из всего многообразия процессоров ARM нас больше всего интересуют микросхемы, составляющие прямую конкуренцию 8-разрядным микроконтроллерам. Поэтому далее

Инструментальные средства
для 8~32 bit микроконтроллеров



"ФИТОН"

www.phyton.ru
phyton@phyton.ru

Эмуляторы

JTAG-отладчики

Ассемблеры

Си-компиляторы

Контроллеры-конструкторы

Заказные разработки

127015, Москва
ул. Новодмитровская, д. 5а
(495) 730-75-84

Реклама

Таблица 2. Ядра и процессоры ARM для систем реального времени

Семейство	Название ядра/процессора	Размер кэш-памяти кода/данных, Кб	Блок управления памятью (MMU)	Thumb®	DSP	Jazelle™
Cortex	ARM Cortex-M3	–	MPU (опционально)	Есть	Нет	Нет
	ARM Cortex-R4	OK-64	MPU	Есть	Есть	Нет
	ARM Cortex-R4F	OK-64	MPU	Есть	Есть	Нет
ARM10E™	ARM1026EJ-S	Переменный	MMU или MPU	Есть	Есть	Есть
ARM11™	ARM1156T2(F)-S	Переменный	MPU	Есть	Есть	Нет
ARM7™	ARM7EJ-S	–	–	Есть	Нет	Нет
	ARM7TDMI	–	–	Есть	Нет	Нет
	ARM7TDMI-S	–	–	Есть	Нет	Нет
ARM9E™	ARM946E-S	Переменный	MPU	Есть	Нет	Нет
	ARM966E-S	–	–	Есть	Нет	Нет
	ARM968E-S	–	DMA	Есть	Есть	Нет
ARM9™	ARM996HS	–	MPU (опционально)	Есть	Есть	Нет

Таблица 3. Характеристики производительности и энергопотребления семейства ARM7

Процессор	Технология, мкм	Потребление, мВт/МГц	Площадь, мм²	Частота, МГц
ARM7TDMI	0,18	0,25	0,53	100
ARM7TDMI-S	0,18	0,28	0,62	80...110
ARM7EJ-S	0,18	0,31	1,25	80...110
ARM720T	0,18	0,65	4,7	75
ARM7TDMI	0,13	0,05	0,26	116
ARM7TDMI-S	0,13	0,11	0,32	100...133
ARM7EJ-S	0,13	0,14	0,65	100...133
ARM720T	0,13	0,2	2,4	100

мы сконцентрируем внимание на микроконтроллерах с ядром ARM7, которые наиболее полно отвечают требованиям встраиваемых систем реального времени, работающих без использования операционных систем.

Семейство ядер и процессоров ARM7

Семейство процессоров ARM7 ориентировано на приложения, в которых требуются дешёвые и мало потребляющие микроконтроллеры. Семейство включает в себя следующие ядра и процессоры:

- ARM7TDMI – ядро с целочисленной арифметикой и трёхступенчатым конвейером команд. Обеспечивает высокую производительность в сочетании с очень низким уровнем потребления, занимает очень маленькую площадь кристалла. Перечисленные свойства обеспечили этому ядру наибольшую популярность среди всех известных RISC-процессоров для встраиваемых систем;

- ARM7TDMI-S – синтезируемая версия ядра ARM7TDMI, идеальна для современных систем разработки полупроводниковых устройств;
- ARM7EJ-S – улучшенная синтезируемая версия ядра с поддержкой инструкций для цифровой обработки сигналов (DSP) и расширением для аппаратного исполнения Java-инструкций на базе технологии Jazelle®;
- ARM720T – процессор с устройством управления памятью и кэшем инструкции 8 Кб. Версия ориентирована на использование таких операционных систем, как Windows CE, Linux, Palm OS и Symbian OS.

Основные характеристики

Основные характеристики и функциональные возможности семейства ARM7 следующие:

- максимальная тактовая частота – до 133 МГц;
- наборы команд ARM (32 бита) и Thumb (16 бит);
- 3-ступенчатый конвейер инструкций;

- единая шина команд и данных;
- полностью статический дизайн;
- малый размер кристалла, необходимый для размещения ядра;
- встроенный внутрисхемный эмулятор (EmbeddedICE-RT);
- встроенный интерфейс аппаратного трассировщика (ETM).

Характеристики производительности и энергопотребления напрямую связаны с применяемой технологией производства полупроводников. Значения этих параметров для современных технологических процессов приведены в табл. 3.

На данный момент наиболее популярными в области встраиваемых систем являются ядра ARM7TDMI, ARM7TDMI-S. На их основе выпускаются сотни типов микроконтроллеров, способных удовлетворить самые разнообразные потребности разработчиков.

Продолжение следует

ЛИТЕРАТУРА

1. Polastre J., Szewczyk R., Culler D. Computer Science Department. Univ. of California, Berkeley. Berkeley, CA 94720. <http://www.motiv.com/products/docs/an002-telos.pdf>.
2. Староверов К.С. Сравнительный анализ микроконтроллеров с ядром ARM. star@set-micro.com.
3. Wilbrink J. Facilitation the Migration from 8-bit to 32-bit Microcontrollers. ECE, February, 2005.
4. <http://www.arm.com>, <http://www.nxp.com>, <http://www.atmel.com>, <http://mcu.st.com>, <http://www.analog.com>, <http://www.ti.com>, <http://www.2okisemi.com>.



N-канальные мощные МОП-транзисторы в PowerPAK-ChipFET

Компания Vishay представила восемь новых n-канальных мощных МОП-транзисторов в корпусе PowerPAK-ChipFET размером $3 \times 1,8$ мм с оптимизированными температурными характеристиками. Эти МОП-транзисторы могут заменить типы в более крупном корпусе SO-8 и при монтажной площади, меньшей на 81%, и монтажной высоте (0,8 мм), меньшей на 48%, обеспечить ту же максимальную мощность рассеяния 3 Вт. МОП-транзисторы предназначены для маломощных преобразователей постоянного напряжения типа Point-of-Load с синхронным выпрямлением и логическим уровнем при дефиците места в компьютерах и компонентах стационарных телефонных сетей. Их можно использовать также в качестве коммутаторов нагрузок в переносных электронных системах и ноутбуках. По сравнению с МОП-транзисторами в корпу-



се TSOP-6 они характеризуются на 33% меньшей монтажной площадью, на 23% меньшей монтажной высотой и на 9% меньшим сопротивлением включения при управляющем напряжении затвора 4,5 В. Восемь новых типов представляют простые и сдвоенные МОП-транзисторы, а также простые мощные МОП-транзисторы с интегрированным диодом Шоттки. Запирающие напряжения находятся в пределах 20...60 В. МОП-транзисторы имеют сопротивление перехода запорный слой/корпус (R_{thJC}) $3^\circ\text{C}/\text{Вт}$ и максимальное сопротивление включения 0,015 Ом (одиночные транзисторы) и 0,039 Ом (сдвоенные транзисторы). Сопротивление включения простых МОП-транзисторов с интегрированным диодом Шоттки равно 0,039 Ом; прямое напряжение диода Шоттки составляет 0,375 В при токе 1 А. Все корпуса PowerPAK-ChipFET совместимы по выводам с продуктами в стандартных ChipFET-корпусах.

www.vishay.com

Драйверы для MOSFET и IGBT

Предлагающиеся фирмой HY-Line Power Components сильноточные драйверы МОП-

транзисторов TC4451 и TC4452 американского производителя Microchip особенно хорошо подходят для управления большими MOSFET и IGBT. Другими возможными применениями являются магистральные усилители-формирователи, импульсные генераторы, а также схемы управления моторами и подъёмными магнитами. Оба драйвера отличаются значением пикового выходного тока 13 А, выходным током 2,6 А, диапазоном напряжения питания 4,5...18 В и Latch-up-защитой до 1,5 А обратного тока.

TC4451 является инвертирующим, а TC4452 неинвертирующим драйвером. Другими преимуществами обоих элементов являются взаимно согласованные значения нарастания и времени отпускания, а также



время задержки. При ёмкости нагрузки 10 нФ время нарастания и время отпускания составляют 21 нс. Драйверы предлагаются в 8-контактных корпусах PDIP/SOIC, DFN и в 5-контактном корпусе TO-220.

www.microchip.com

16-Мбит Flash с питанием 1,8 В

Фирма SST (Silicon Storage Technology) предлагает так называемый продукт Multi-Purpose Flash Plus (MPF+) с объёмом памяти 16 Мбит. Элемент SST39WF160x является первым продуктом с питанием 1,8 В в семействе MPF+ этого производителя. Все версии в микрокорпусах с разводкой выводов в соответствии с JEDEC. Продукты SST39WF1601 и SST39WF1602 являются Bottom-Boot и, соответственно, Top-Boot-версиями с единым объёмом сектора в 2 Кслова, что обеспечивает оптимизацию программ. Время доступа к памяти в режиме считывания составляет 90 нс, в первом полугодии 2007 должна последовать версия с 70 нс. Flash-память 16 Мбит MPF+ проходит в настоящее время стадию опробования, а с первого квартала 2007 г. станет возможной поставка крупными партиями.

www.sst.com



Сдвоенный АЦП с разрешением 14 разрядов и частотой опроса 150 Мвыборок/с

Фирма Analog Devices представляет AD9640, сдвоенный A/D-преобразователь с разрешением 14 разрядов, развивающий частоту опроса 150 Мвыборок/с. Преобразователь потребляет 390 мВт по каждому каналу и имеет отношение сигнал/шум 72,7 дБ, а также динамический диапазон SFDR (Spurious-Free Dynamic Range) 85 дБ с промежуточной частотой 70 МГц. AD9640 содержит цифровые функции, которые упрощают АГК-контур (Automatic Gain Control) в высокочастотных приёмниках. AD9640 содержит также функции для FD-режимов (Fast Detect), с помощью которых разработчики могут за два тактовых цикла судить об отклонениях сигнала от номинала и таким образом снижать усиление, чтобы избежать перегрузки входного каскада. Дополнительно для выработки информации по срезу FD-биты располагают программируемыми пороговыми значениями, которые используются при оптимизации АГК-контура приёмника.



Элемент предлагается с разрешением 12 и 14 разрядов, с частотой опроса 80, 105, 125 и 150 Мвыборок/с и имеет CMOS- и LVDS-выходы. Обе версии размещены в корпусе LFCSP (Lead-Frame Chip-Scale Package) размером 9×9 мм с 64 выводами.

www.analog.com