

ЦАП фирмы Analog Devices с интерполируемой передискретизацией

Печатается с разрешения журнала CHIP NEWS Украина (<http://chipnews.com.ua>)

Владислав Голуб (г. Киев, Украина)

В статье рассматриваются интерполирующие и сигма-дельта-ЦАП фирмы Analog Devices, выпускаемые автономно и в составе других, более сложных микросхем. Интерполирующие ЦАП используются в системах связи на частотах до 1,2 ГГц, а сигма-дельта-ЦАП – в системах высококачественного воспроизведения звука.

ВВЕДЕНИЕ

Согласно теореме Котельникова [1, 2], частота отсчётов (дискретизации) цифрового сигнала должна быть

$$f_d > 2F, \quad (1)$$

где F – верхняя частота спектра преобразуемого аналогового сигнала. Восстановление аналогового сигнала производится в цифро-аналоговых преобразователях. Обычно в ЦАП формируется последовательность импульсов, образующих сигнал ступенчатой формы, который дополнительно фильтруется при помощи ФНЧ. Уровни импульсов (на выходе ЦАП) пропорциональны значениям

кода преобразуемого цифрового сигнала, а длительность и период следования импульсов равны интервалу дискретизации

$$\Delta t = 1/f_d, \quad (2)$$

Цифро-аналоговое преобразование сопровождается двумя видами искажений преобразуемого сигнала. Искажения первого вида обусловлены конечной длительностью импульсов и определяются неравномерностью АЧХ преобразования, характеризующейся функцией

$$a(\pi F \Delta t) = \sin(\pi F \Delta t) / (\pi F \Delta t), \quad (3)$$

а также временной задержкой

$$t = \Delta t / 2 = \text{const} \quad (4)$$

(временная задержка обычно не считается искажением, но в некоторых случаях её нужно учитывать). В (3) и (4) F – частота спектральных составляющих аналогового сигнала, а Δt – длительность импульсов, согласно (2). Искажения второго вида, возникающие в области частот, близких к F , обусловлены фильтрацией выходного сигнала, которая не может быть идеальной.

Для уменьшения искажений первого вида обычно используется инверсный Sinc-фильтр (Sinc^{-1}), функция которого в полосе частот до $f_d/2$ обратна функции (3). А для уменьшения искажений второго вида производится передискретизация (увеличение частоты дискретизации), причём с интерполяцией промежу-

точных отсчётов и, соответственно, с увеличением разрешения цифрового сигнала в пределах его полосы частот. При этом в качестве интерполирующего используется цифровой ФНЧ (обычно КИХ-фильтр с конечной импульсной характеристикой), работающий с частотой передискретизации и имеющий почти прямоугольную АЧХ.

Существует два основных вида ЦАП с передискретизацией:

- с сохранением структуры сигнала и его разрядности;
- с изменением структуры, а именно – с преобразованием многоразрядного цифрового сигнала в сигнал сигма-дельта-модуляции.

Первые из них называются интерполирующими, вторые – сигма-дельта-ЦАП [3, 4].

Первый вид преобразования показан на рис. 1, где сигнал 1 – исходный аналоговый сигнал, синусоидальный для наглядности. Сигнал 2 – это дискретизированный, квантованный и кодированный цифровой сигнал, полученный в результате преобразования в АЦП. Вид сигнала 2 соответствует сигналу на выходе ЦАП. Трёхразрядный код цифрового сигнала показан слева.

Горизонтальные линии красного цвета соответствуют уровням срабатывания пороговых АЦП (на полшага ниже уровня кода) [12]. Вверху показаны импульсы дискретизации (для наглядности, с нулевой длительностью).

На рис. 1а показан случай, когда частота дискретизации равна $f_{d1} = 4F$, а на рис. 1б – с передискретизацией, когда $f_{d2} = 4f_{d1} = 16F$. Под номером 3 показана составляющая сигнала 2, соответствующая исходному сигналу 1 (с частотой F), но меньшей амплитуды, определяемой площадью сигнала 2, и с τ – согласно (3) и (4). Остальная часть сигнала 2 (разность между сигналами 2 и 3) – это шум квантования,

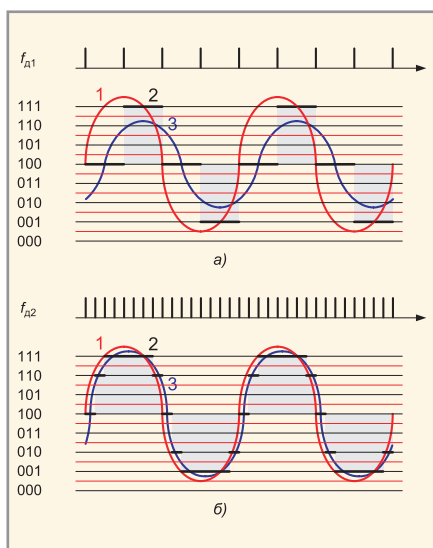


Рис. 1. Цифро-аналоговое преобразование

(а) при $f_{d1} = 4F$; (б) при $f_{d2} = 4f_{d1}$,

1 – аналоговый сигнал на входе АЦП,

2 – сигнал на выходе ЦАП (без ФНЧ),

3 – аналоговая составляющая на выходе ЦАП

который подавляют при помощи ФНЧ, включаемого на выходе ЦАП. Отметим, что эюры на рис. 16 показаны без учёта частотных искажений и временной задержки, вносимых предшествующей дискретизацией (с частотой $f_{д1}$). Из сравнения рис. 1а и 1б видно, что указанные выше преобразования существенно снижают неравномерность АЧХ и шум квантования.

Второй вид преобразования рассмотрен в разделе «Сигма-дельта-ЦАП». Микросхемами интерполирующих ЦАП являются AD97xx, а сигма-дельта-ЦАП – AD185x и AD195x. Кроме того, интерполяция используется в кодеках серии AD73xxx, содержащих сигма-дельта-АЦП и ЦАП, а также в микросхемах нового семейства процессоров с ядром SigmaDSP.

ИНТЕРПОЛИРУЮЩИЕ ЦАП

К числу новых серий микросхем интерполирующих ЦАП относятся AD9734/35/36 и AD9776/78/79. Первые являются развитием AD9726, а вторые – AD9773/75/77 и AD9786, выпускаемых также и в настоящее время. Микросхемы AD9773/75/77 и AD9786 производятся по 0,35-микронной технологии, тогда как более новые AD9734/35/36 и AD9776/78/79 – по 0,18-микронной. Соответственно, последние из указанных микросхем являются более быстродействующими (AD9734/35/36 – с частотой отсчётов 1,2 ГГц, а AD9776/78/79 – 1,0 ГГц).

Серия AD9734/35/36

Прежде всего отметим, что формат входного цифрового сигнала, а также входных и выходных тактовых импульсов для рассматриваемой серии микросхем – типа LVDS (Low Voltage Differential Signaling). Указанный тип сигнала соответствует стандарту IEEE-1596 и представляет собой последовательность посылок ± 350 мВ, симметричных относительно постоянного уровня +1,2 В. Применение LVDS-импульсов способствует повышению быстродействия преобразования.

На рис. 2 [8] приведена структурная схема микросхем ЦАП AD9734/35/36 с числом разрядов 10, 12 и 14 соответственно. Перед ЦАП находится интерполятор, содержащий синхронизатор (Synchronizer), интерполирую-

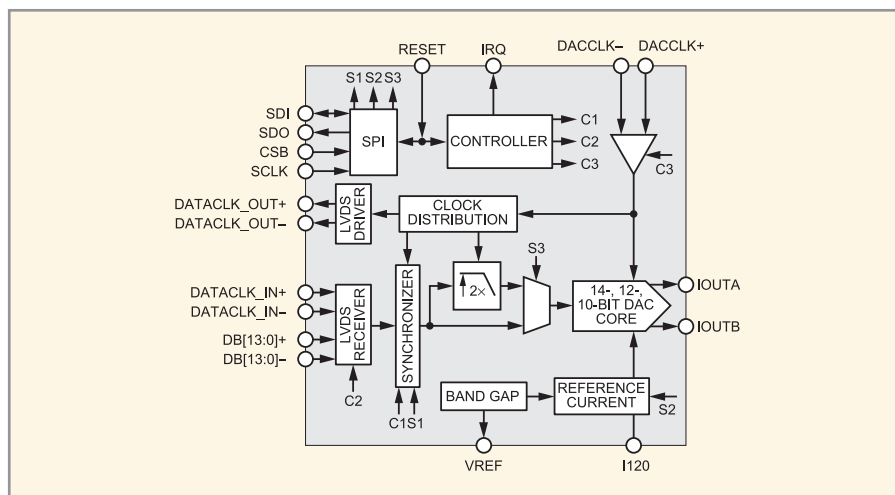


Рис. 2. Структурная схема AD9734/35/36

щий фильтр и переключатель на его выходе. Коэффициент интерполяции равен 2 (режим 2×); интерполяция может быть выключена (режим 1×). Микросхемы имеют дифференциальные входы цифрового сигнала DB[13:0]+ и DB[13:0]–, подлежащего преобразованию, и входных тактовых импульсов DataClk_In+ и DataClk_In–. Вход сигнала – 14-разрядный, параллельного типа. Сигнал и тактовые импульсы поступают на приёмник типа LVDS.

Микросхемы содержат также канал тактовых импульсов с дифференциальным входом DACClk+ и DACClk–, обеспечивающий высокостабильное (во времени) тактирование выходного сигнала ЦАП. Указанные тактовые импульсы поступают не только на ЦАП, но и через распределитель (Clock Distribution) на интерполятор и выходной драйвер тактовых импульсов с выводами DataClk_Out+ и DataClk_Out–. С указанных выводов импульсы поступают на внешнее устройство формирования входного сигнала, обеспечивая его синхронизацию. Требования к импульсам DACClk+ и DACClk– и рекомендуемые схемы их преобразования даны в [9]. Микросхемы AD9734/35/36 могут работать в одном из двух переключаемых режимов, указанных выше, – 1× и 2×. Значения частот дискретизации

и тактовых импульсов приведены в табл. 1. Тактовые импульсы, сопровождающие входной сигнал (DataClk_In+, DataClk_In–), поступают в режиме DDR (Double Data Rate), возможном благодаря формату LVDS, с уменьшенной вдвое частотой. При этом используются их положительный и отрицательный фронты, обеспечивая требуемое удвоенное значение тактовой частоты.

Параметры AD9734/35/36 и других микросхем приведены в табл. 2. Для интерполяции используется 16-разрядный цифровой ФНЧ (КИХ-фильтр). Неравномерность его АЧХ в полосе пропускания от 0 до $0,2f_d$ составляет 0,001 дБ, подавление в полосе от $0,3f_d$ до $0,5f_d$ – более 90 дБ. Коэффициенты фильтра приведены в [9]. Микросхемы снабжены последовательным интерфейсом типа SPI, управляющим режимами работы. Для микросхем используется корпус типа CSP_BGA со 160 выводами шарообразной формы, расположенными снизу корпуса.

Предшествующая 16-разрядная микросхема AD9726 [9, 10] является низкочастотным аналогом рассмотренных микросхем (частота отсчётов 400 МГц), но без интерполяции преобразуемого сигнала. Корпус микросхемы – типа TQFP_EP с 80 выводами.

Таблица 1. Частоты дискретизации и тактовых импульсов в цепях микросхем ЦАП серии AD9734/35/36

Режим	f_d , МГц	$f_{т. вх}^*$ (DataClk_In), МГц	$f_{т. вых}^*$ (DataClk_Out), МГц	$f_{ЦАП}$ (DACClk), МГц
1×	1200	600	600	1200
2×	600	300	600	1200

* $f_{т. вх}$, $f_{т. вых}$ – частоты тактовых импульсов типа LVDS (в режиме DDR).

Используются положительный и отрицательный фронты (с удвоенной частотой).

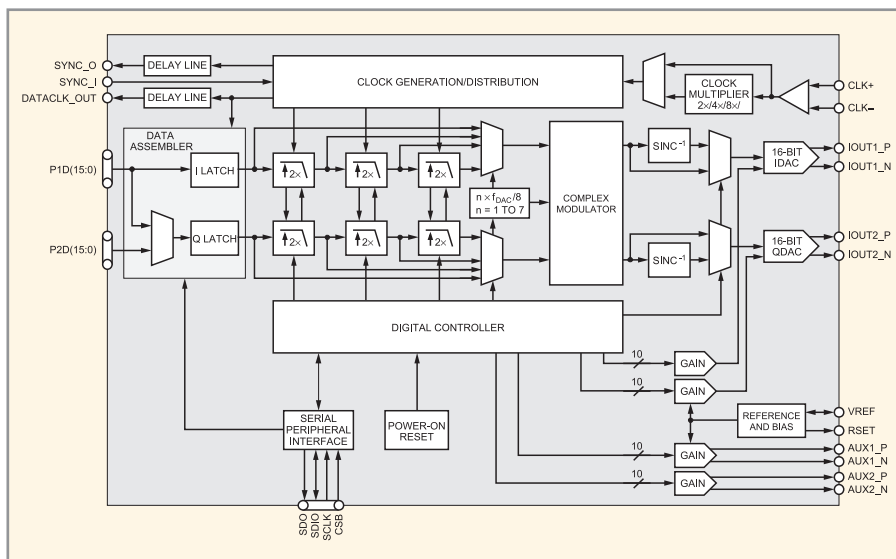


Рис. 3. Структурная схема AD9776/78/79

Серия AD9776/78/79

Микросхемы AD9776/78/79 являются более сложными, обладающими большими возможностями. Они содержат 12/14/16-разрядные интерполирующие ЦАП, управляемые, как и ЦАП в AD9734/35/36, тактовыми импульсами типа LVDS, но с несколькими другими данными.

Микросхемы AD9776/78/79 не являются только интерполирующими. Они, как и более ранние AD9773/75/77 и AD9786, дополнительно снабжены квадратурным модулятором с комплексным выходом. Выход AD9776/78/79 может быть подключен, например, к модулятору (перемножителю) AD8349 или ADL5390 фирмы Analog Devices, кото-

рый будет выполнять в данном случае функцию повышающего преобразователя частоты. Такое сочетание микросхем позволяет осуществлять модуляцию и преобразование частоты в передающих каналах проводной и беспроводной связи.

Основным входным сигналом микросхем AD9776/78/79 является квадратурный. Его составляющие, I и Q, могут подаваться на два отдельных входа (рис. 3 [9]) или на один из них в режиме Interleaved с чередованием посылок (I и Q). Выходным сигналом является комплексный – с дополнительной гильбертовой составляющей. Соответственно, по выходу эти микросхемы являются двухканальными – с ос-

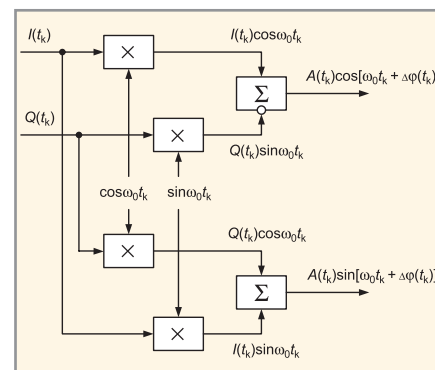


Рис. 4. Схема квадратурного модулятора с комплексным выходом

новым и гильбертовым каналами модуляции и цифро-аналогового преобразования.

На рис. 3 приведена структурная схема микросхем AD9776/78/79. Квадратурные составляющие I и Q входного цифрового сигнала подаются (в параллельном формате) на входные выходы P1D(15:0) и P2D(15:0). Через входное устройство (Data Assembler) составляющие I и Q поступают на коммутируемые трёхкаскадные интерполяторы, в которых осуществляется увеличение частоты отсчётов и интерполирующая фильтрация. Результирующие коэффициенты интерполяции (после мультиплексов, включенных на выходе интерполяторов) – 2x, 4x, 8x, без интерполяции – 1x.

На рис. 4 приведена схема модулятора, который на рис. 3 показан как Complex Modulator. Модулятор, как и

Таблица 2. Параметры интерполирующих ЦАП семейства AD97xx фирмы Analog Devices

Параметры	Микросхемы семейства AD97xx									
	AD9734	AD9735	AD9736	AD9773	AD9775	AD9777	AD9776	AD9778	AD9779	AD9786
Количество разрядов	10	12	14	12	14	16	12	14	16	16
Наличие модулятора	–			1 (Re, Lm)						1 (Re/ Lm)
Количество ЦАП на выходе	1			2						1
Коэффициенты интерполяции	1×, 2×			1×, 2×, 4×, 8×						
Максимальная частота f_d (вход), МГц	600 (2×)			160			125 (8×)			200
Максимальная частота f_d (выход), МГц	1200			400			1000			500
Нелинейность интегральная, МЗР	±1	±0,5	±0,12	±0,4	±1,5	±6	±0,6	±1	±3,7	±0,6
Нелинейность дифференциальная, МЗР	±0,6	±0,25	±0,06	±0,2	±1	±3	±0,1	±0,65	±2,1	±0,3
Интермодуляционные искажения, дБ	–88	–84	–83	–80	–81	–85	–87	–87	–91	–85
Сигнал/шум, дБ	–			69	74	75	–			–
Спектральная плотность шума, дБм/Гц	–165	–162	–154	–			–152	–155	–158	–164
Диапазон рабочих температур, °C	–40...+85									
Корпус (количество выводов)	CSP_BGA (160)			TQFP_EP (80)			TQFP_EP (100)			TQFP_EP (80)
Оценочная плата	AD9734-EB	AD9735-EB	AD9736-EB	AD9773-EB	AD9775-EB	AD9777-EB	AD9776-EB	AD9778-EB	AD9779-EB	AD9786-EB
Последняя редакция Data Sheet	Rev. 0, 2005			Rev. C, 2006	Rev. D, 2006	Rev. C, 2006	Rev. 0, 2005			Rev. B, 2005

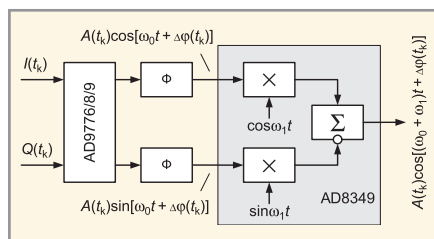


Рис. 5. Канал квадратурной модуляции (AD9776/78/79) и повышающего преобразования частоты (AD8349)

интерполирующий фильтр, – цифровой. Схема показана в общем виде, где $\cos\omega_0 t_k$ и $\sin\omega_0 t_k$ – дискретные значения синусоидального опорного колебания, а t_k – их точки отсчётов (во времени). В рассматриваемом случае опорное колебание – прямоугольной формы, одноразрядное. Продукты преобразования, обусловленные гармониками опорного колебания, подавляются при фильтрации на выходе ЦАП.

Тактовые импульсы, частота следования которых $f_{\text{clk}} = 1$ ГГц (максимальное значение), подаются на выводы Clk+ и Clk–. Далее они поступают на блок формирования (в т.ч. деления) и распределения – Clock

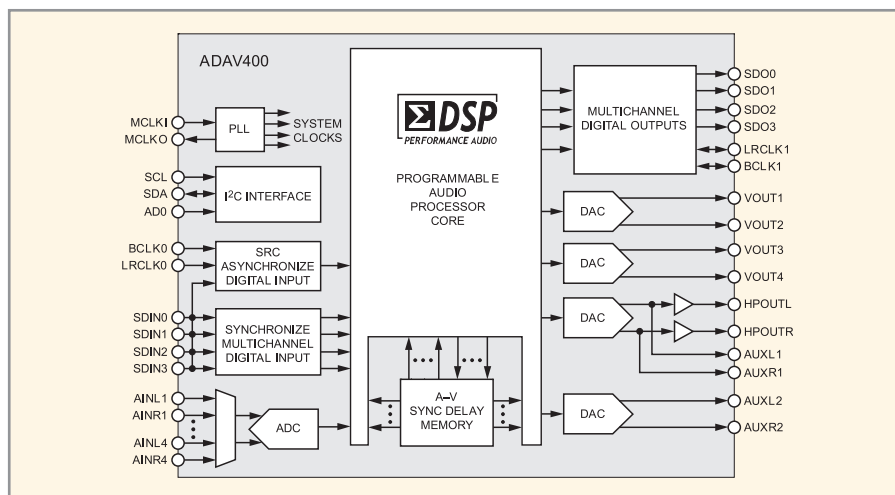


Рис. 6. Структурная схема ADAV400 – процессора с ядром SigmaDSP

Generation/Distribution, откуда поступают на внутренние цепи микросхемы (в т.ч. на интерполирующие фильтры), а также, с частотой 1 ГГц, на вывод DataClk_Out – для синхронизации внешнего источника входного сигнала ЦАП.

Частота дискретизации выходного сигнала ЦАП также равна $f_{\text{ЦАП}} = 1$ ГГц (максимальное значение). В модуляторе производится перенос спектра сигнала – от 0 до значений несущих,

определяемых частотой источника опорного колебания, обозначенного на рис. 3 как $n \times f_{\text{ЦАП}}/8$, где n – целое число от 1 до 7. Максимальное значение несущей равно $7f_{\text{ЦАП}}/8 = 875$ МГц при спектре (полосе) сигнала, например, около 100 МГц. При этом $f_{\text{ЦАП}} = 1$ ГГц, что допустимо с точки зрения теоремы Котельникова для узкополосного сигнала [1].

На рис. 5 приведена схема совместного включения ЦАП AD9776/78/79 и

Микросхемы для счётчиков электроэнергии:

точность измерения, простота использования



Основные достоинства

- Высокая точность и стабильность
- Минимум внешних компонентов
- Низкая цена конечного устройства
- Простота калибровки
- Большое количество контролируемых параметров
- Расширенный диапазон температур –40...+85 °C

Наименование	Каналов	Линейность в диапазоне 1000:1	Импульсные выходы	Последовательный интерфейс	Текущ. I и V	Активная мощность	IRMS, VRMS	Полная мощность	Реактивная мощность	Температ. сенсор	Корпус
CS5451A	6	—	—	+	+	—	—	—	—	—	28 SSOP
CS5460A	2	0,1 % от значения	+	+	+	+	+	—	—	—	24 SSOP
CS5461A	2	0,1 % от значения	+	+	+	+	+	+	—	+	24 SSOP
CS5462	2	0,1 % от значения	+	—	—	+	—	—	—	—	24 SSOP
CS5463	2	0,1 % от значения	+	+	+	+	+	+	+	+	24 SSOP
CS5466	2	0,1 % от значения	+	—	—	+	—	—	—	—	24 SSOP

PROSOFT® ПРОСОФТ — АКТИВНЫЙ КОМПОНЕНТ ВАШЕГО БИЗНЕСА

Телефон: (495) 234-0636 • E-mail: info@prochip.ru • Web: www.prochip.ru

аналогового квадратурного модулятора AD8349 (диапазон рабочих частот 0,7...2,7 ГГц), между которыми включены аналоговые фильтры. Вместо AD8349 может быть использована микросхема векторного перемножителя ADL5390 (не содержащего фазорасщепителя) с диапазоном рабочих частот 0,02...2,4 ГГц [12], у которой цепь опорного колебания линейна (в AD8349 она нелинейна, что связано с получением более высокого коэффициента преобразования). Образующиеся при преобразовании гармоники модулированной несущей частоты подавляются фильтром (на выходе AD8349). В [9] приведены схемы подключения 16-разрядного ЦАП AD9777, являющегося аналогом AD9776/78/79, к микросхемам AD8349 и ADL5390.

Микросхемы AD9776/78/79 также снабжены последовательным интерфейсом типа SPI. Корпус микросхем – типа TQFP_EP со 100 выводами и теплоотводом, расположенным со стороны монтажа.

СИГМА-ДЕЛЬТА-ЦАП

В системах обработки сигналов воспроизведения звука широко используются сигма-дельта-АЦП и ЦАП, причём последние являются также интерполирующими. К числу микросхем, в которых используются сигма-дельта-ЦАП, относятся AD185x, AD195x, AD73xxx, а также новое семейство процессоров с ядром SigmaDSP.

Сигма-дельта-ЦАП, в отличие от рассмотренных выше интерполирующих ЦАП, дополнительно содержат цифровой сигма-дельта-модулятор. Включается он между интерполирующим фильтром и собственно ЦАП. Аналоговый, используемый в АЦП, и цифровой, используемый в ЦАП, сигма-дельта-модуляторы отличаются входным сигналом. Оба типа сигма-дельта-модуляторов могут быть двух разновидностей, отличающихся выходным сигналом, – одноразрядные и многоразрядные. Указанное определение относится к общепринятому понятию разрядности и не учитывает «частотную многоразрядность» сигнала сигма-дельта-модулятора [13]. В соответствии с вышеизложенным, ЦАП на выходе также может быть одноразрядным или многоразрядным. И, наконец, после ЦАП используются

ФНЧ, выделяющие аналоговый сигнал и подавляющие шум преобразования (квантования).

Дополнительно отметим следующее. В АЦП сигнал аналогового сигма-дельта-модулятора преобразовывается в многоразрядный цифровой сигнал при помощи фильтра, суммирующего единичные посылки на интервале дискретизации. А в ЦАП цифровой сигма-дельта-модулятор вместе с интерполирующим фильтром на его входе выполняет обратную функцию – преобразует многоразрядный цифровой сигнал в сигнал сигма-дельта-модулятора (такой, каким он был на входе фильтра в АЦП).

В [10] показан пример кодека, содержащего сигма-дельта-АЦП и ЦАП, со следующими данными. Канал АЦП: частота следования посылок сигма-дельта-модулятора – 1 (1,024) МГц, частота отсчётов цифрового сигнала (на выходе преобразующего цифрового фильтра) – 8 кГц, количество разрядов – 16. Канал ЦАП: входной цифровой сигнал – те же 8 кГц и 16 разрядов, на выходе интерполирующего фильтра – 1 МГц и 16 разрядов, частота следования посылок одноразрядного модулятора – 1 МГц. Отметим, что в ИМС AD73xxx используются одноразрядные, а в AD185x и AD195x – многоразрядные сигма-дельта-модуляторы [13].

Для дальнейшего развития аудиосистем и, соответственно, компонентов для них фирмой Analog Devices разработаны более совершенные микросхемы нового поколения с ядром SigmaDSP, обладающие большей степенью интеграции: ADAV400, ADAU1701, ADAU1702. Им предшествовали AD1953/54 и AD1940/41, также содержащие ядро SigmaDSP.

На рис. 6 [8] приведена структурная схема новой ИМС – ADAV400, содержащей процессор SigmaDSP и четыре ЦАП на выходе [9]. Об аудиоусилителях мощности, подключаемых к ЦАП, можно прочесть в статье [14]. Микросхема ADAV400 выпускается в новом корпусе типа LQFP с 80 выводами, размеры корпуса – 16,2 × 16,2 × 1,45 мм.

ЛИТЕРАТУРА

1. Котельников В.А. Автоматизация производства и промышленная электроника. М.: Сов. энциклопедия, 1963. Т. 2.

2. Голуб В.С. Обобщение дискретизации сигналов с АМ и ВМ отсчетами. Радиотехника, 1985. № 12.
3. Analog-Digital Conversion. W. Kester, ed. Analog Devices, 2004.
4. Kester W. Analog Devices' Tutorials. MT-002, Rev. 0, Jan. 05, 2006; MT-015 (Basic DAC Architectures II: Binary DACs). Rev. 0, Jan. 05, 2006; MT-017. Rev. 0, Jan. 05, 2006 (www.analog.com).
5. Голуб В. Электронные компоненты и системы: 1999. № 6; 1999. № 10; 2000. № 6; 2001. № 2; 2001. № 7.
6. Макаренко В. Новые ИМС для обработки звука. Электронные компоненты и системы. 2002. № 6.
7. Голуб В. Квадратурные модуляторы и демодуляторы в системах радиосвязи. Электроника: НТБ. 2003. № 3.
8. Analog Devices' Press Releases: About AD9773/5/7, Norwood, MA, Oct. 15, 2001; About AD9786, San Jose, Calif., Sep. 25, 2002; About AD9734/5/6, Norwood, MA, Apr. 20, 2004; About AD9776/8/9, Norwood, MA, Jan. 12, 2005; About SigmaDSP, ADAV400, ADAU1701/2, Norwood, MA, Dec. 5, 2005 (www.analog.com).
9. Analog Devices' Data Sheets: AD9726, Rev. A, 2005; AD9734/AD9735/AD9736, Rev. 0, 2005; AD9773, Rev. C, 2006; AD9775, Rev. D, 2006; AD9777, Rev. C, 2006; AD9776/AD9778/AD9779, Rev. 0, 2005; AD9786, Rev. B, 2005; AD8349, Rev. A, 2004; ADL5390, Rev. 0, 2004; ADAV400, Rev. 0, 2006; ADAU1701, Rev. PrC, 2005; ADAU1702, Rev. PrC, 2005 (www.analog.com).
10. Analog Devices' Application Notes. Bloomingdale C., Hendrickson G. AN-283, Sigma-Delta ADCs and DACs; AN-586, LVDS Data Outputs for High-Speed Analog-to-Digital Converters; Reine S., Colangelo G. Rev. 0, 2002; AN-822, Synchronization of Multiple AD9779 TxDACs. Rev. 0, 2006; Munson J. AN-834, AD9786/AD9726 Calibration Engine. Rev. 0, 2006.
11. Irrgang T. Simplify Audio Setups with a SigmaDSPTM Pre-Programmed, Fully Configurable Digital Audio Processor. Analog Dialogue. 2002. 36-01.
12. Голуб В. Векторный перемножитель ADL5390 фирмы Analog Devices. Chip News Украина. 2004. № 8.
13. Голуб В. Сигма-дельта модуляторы и АЦП. Chip News Украина, 2006. № 2.
14. Голуб В. ИМС усилителей мощности класса D с сигма-дельта модуляцией входного сигнала. Chip News Украина, 2005. № 2.
15. Short Form 2005, Analog Devices' Catalog. P. 29, 218-220.
16. 2005 Designers' Reference Manual. Analog Devices' CD.



Новости мира News of the World

Новости мира

Выпрямители Шоттки в миниатюрном корпусе

Компания Vishay разработала миниатюрный корпус для своих планарных и TMBS-выпрямителей. Компоненты в корпусе SMPC имеют высоту 1,1 мм и опорную площадь $4,8 \times 6,7$ мм. Корпуса используются:

- для вторичных выпрямителей и гасящих диодов AC/DC- и DC/DC-преобразователей,
- для выходных выпрямителей сетевых адаптеров низкой и средней мощности,
- в импульсных источниках питания компьютеров,
- в ЖК-экранах и мобильных телефонах,
- для гасящих диодов и для защиты от неправильной полярности в схемах управления магнитами в автомобильных и промышленных системах,
- для диодов в схемах ИЛИ в телекоммуникационных и промышленных системах.

Три TMBS-выпрямителя в корпусе SMPC имеют запирающие напряжения до 100 В и нагрузочную способность от 8 до 12 А. Шестнадцать планарных выпрямителей Шоттки имеют обратное напряжение от 20 до 100 В и нагрузочную способность от 3 до 10 А. Все компоненты устанавливаются на подложку с хорошей теплопроводностью. Корпус SMPC (TO-277A) может использоваться для поверхностного монтажа, вмещать один или два чипа и совместим с другими компонентами поверхностного монтажа. Это означает, что в имеющихся разработках можно устанавливать новые компоненты, не изменяя разводку печатной платы.

www.vishay.com

Компараторы

Компания Austriamicrosystems представляет компоненты AS1970-75 из своего первого ряда продуктов компараторов с одним, двумя или четырьмя входами и потребляемым током 8,5 мкА на один вход компаратора. Интегральные схемы рассчитаны на напряжение питания от 2,5 до 5,5 В. Компараторы могут питаться от двух батареек размера AA, а также от биполярного источника напряжения от $\pm 1,25$ до $\pm 2,75$ В. Интегральные схемы обладают Rail-to-Rail-функцией, током покоя на входе 1 пА и напряжением смещения на входе 0,5 мВ. Модели AS1970/72/74 имеют выходной каскад Push/Pull, а модели AS1972/73/75 – выходной каскад Open-Drain, который может управляться через VCC. Простые компараторы AS1970/71 предлагаются в корпусе SOT23 с 5 выводами, двойные AS1972/73

– в корпусе MSOP с 8 выводами, а компараторы с четырьмя входами AS1974/75 в корпусе TSSOP с 14 выводами.

www.austriamicrosystems.com

Пьезоэлектрический датчик растяжения

Датчик растяжения 740B02 фирмы PCB Piezotronics служит для измерения динамических растяжений в рамках исследований структур, машин и деталей под нагрузкой. Его пьезоэлектрический измерительный компонент размещён в прочном титановом корпусе вместе с миниатюризированным ICP-усилителем. Для проведения измерений корпус приклеивается к поверхности испытуемого объекта. Возможно также измерение динамических изменений при высокой статической нагрузке. Модель 740B02 используется в приложениях для гашения вибраций, для Noise-Path-анализа, для модульных исследований в автомобильной промышленности и для контроля производственных станков. В авиационной и космической технике они находят применение при разработке интеллектуальных структур.

Чувствительность датчика 50 мВ/мкм при диапазоне измерения ± 100 мкм. Низкоомный выходной сигнал ± 5 В выводит-ся через интегрированный кабель.

www.synotech.de

Понижающие DC/DC-преобразователи

Компонентом MP2467 фирма MPS расширяет своё семейство асинхронных понижающих DC/DC-преобразователей. Диапазон входных напряжений до 36 В. При собственном потреблении 0,1 мА выход-



ной ток MP2467 достигает 2,5 А при КПД до 95% во всём диапазоне выходных напряжений. Выходное напряжение может устанавливаться в пределах от 0,8 до 0 В. Диапазон входных напряжений преобразователя от 6 до 36 В.

www.monolithicpower.com

24-разрядный стереоаудиоконвертор

ЦАП CS4350 фирмы Cirrus Logic является комплектным стереоаудиоконвертором, представляющим собой Onchip-Mastertakt-схему с PLL, с разрешением 24 разряда, Sampling-скоростями до 192 кГц и динамикой 108 дБ. Благодаря Onchip-PLL компонент CS4350 является идеальным решением для приложений, в которых отсутствует синхросигнал аудиочасти. При разработке изделий каждая схема конфигурируется по необходимости в соответствующем режиме работы. Технология PopGuard фирмы Cirrus Logic служит для подавления шумов, возникающих в процессе включения-выключения (Power Cycling). ЦАП CS4350 поддерживает все стандартные форматы PCM-аудиоинтерфейсов, а также TDM-интерфейсов. Это позволяет включать в одну цепь до четырех компонентов CS4350 для 8-канального приёма цифровых аудиосигналов из потока данных. CS4350 предлагается в корпусе TSSOP с 24 выводами. С первого квартала 2007 г. ЦАП будет производиться серийно.

www.cirrus.com

FET-коммутатор мощности

Компания Fairchild расширяет свой ассортимент мощных коммутаторов тремя n-канальными UltraFET-компонентами, размещёнными в корпусах MLP (3×3 мм). Компоненты FDM3622 (100 В), FDMC2610 (200 В) и FDMC2674 (220 В) особенно подходят, по данным производителя, для первичных цепей изолированных DC/DC-преобразователей. В качестве дополнения к трём n-канальным компонентам Fairchild



предлагает также FDMC2523P – p-канальный UltraFET (150 В), размещаемый в том же корпусе. Эти компоненты обеспечивают инженерам-разработчикам полное решение коммутационных топологий. Чипы соответствуют всем требованиям, предъявляемым к продуктам, не содержащим свинец, согласно стандартам IPC/JEDEC и J-STD-020C. Сейчас предлагаются образцы и демонстрационные платы.

www.fairchildsemi.com