

# Современные 32-разрядные ARM-микроконтроллеры серии STM32: блок резервных данных ВКР

Олег Вальпа (г. Миасс, Челябинская обл.)

Приведено описание блока резервных данных ВКР 32-разрядных ARM-микроконтроллеров серии STM32 от компании STMicroelectronics. Рассмотрены архитектура, состав и назначение регистров конфигурирования ВКР, а также примеры программ для работы с этим блоком.

## ВВЕДЕНИЕ

Блок резервных данных ВКР 32-разрядных ARM-микроконтроллеров серии STM32 [1] представляет собой область данных, сохранение которых при пропадании основного питания микроконтроллера обеспечивается за счёт энергии резервной батареи.

Аббревиатура ВКР является сокращением слова Backup, которое в переводе с английского означает «резервный». В англоязычных источниках аббревиатура ВКР применяется для обозначения слов Backup registers (резервные регистры), однако в отечественной технической литературе обычно используется перевод – резервные данные. Поэтому данный блок назван как «блок резервных данных» или ВКР (англ.).

Регистры, расположенные в данной области, не сбрасываются ни при перезагрузке системы, ни при восстановлении подачи питания, ни при пробуждении устройства из режима ожидания Standby.

После сброса микроконтроллера доступ к регистрам области резервных данных заблокирован, и блок ВКР защищён от возможной случайной записи. Чтобы разрешить доступ по записи к регистрам этой области, необходимо выполнить определённую процедуру. Такой аппаратный способ блокировки обеспечивает защиту записанных в блоке ВКР данных.

## Состав и особенности блока ВКР

В области резервных данных располагаются регистры, используемые для работы часов реального времени RTC, и 16-разрядные регистры резервных данных. В зависимости от модели микроконтроллера количество

этих регистров может варьироваться от 10 до 42. Их удобно использовать, например, для хранения энергонезависимых данных, предназначенных для настройки системы. Фактически они являются аналогом памяти EEPROM с небольшим объёмом. Конечно, в отличие от EEPROM энергетическая независимость данных в этих регистрах обеспечивается резервной батареей, но зато количество циклов записи для них не ограничено.

Поскольку блок ВКР может питаться от резервной батареи, когда основное питание отсутствует, и процессор микроконтроллера не работает, сброс регистров, относящихся к этой области, отличается от сброса остальных регистров контроллера. Сбросить регистры этого блока можно программно, выполнив определённые процедуры, или аппаратно, подав сигнал на вывод TAMPER. Причём аппаратный сброс требуется предварительно программно разрешить.

## РЕГИСТРЫ БЛОКА ВКР

Блок ВКР включает в свой состав следующие регистры:

- ВКР\_DRx – группа информационных регистров;
- ВКР\_RTCCR – регистр управления блоком RTC;
- ВКР\_CR – регистр управления назначением многоцелевого вывода;
- ВКР\_CSR – регистр управления прерыванием от многоцелевого вывода.

Регистры ВКР\_DRx используются для хранения произвольных данных, сохранение которых необходимо даже после выключения питания контроллера. Они имеют разрядность 16 бит, а их количество в зависимости от моде-

ли контроллера может достигать 42. Таким образом, в этой области можно хранить до 84 байт данных.

Регистр ВКР\_RTCCR служит для управления блоком RTC и также является энергонезависимым.

Последние два регистра позволяют настроить микроконтроллер для использования многоцелевого вывода PC13-TAMPER-RTC. Можно выполнить настройки таким образом, чтобы при появлении сигнала на этом выводе выполнялся сброс регистров области резервных данных. Также можно настроить прерывание от этого события.

Формат регистров блока ВКР с названиями входящих в них разрядов представлен в таблице 1.

Рассмотрим поочерёдно структуру и назначение этих регистров.

Структура регистров ВКР\_DRx приведена в таблице 2.

Все разряды этих регистров являются информационными и служат для хранения произвольных данных. Они имеют доступ по записи и чтению.

Здесь и далее способ обращения к разрядам регистров имеет следующие условные обозначения:

- *rw* – допускается чтение и запись разряда;
- *r* – допускается только чтение разряда;
- *w* – допускается только запись разряда.

Регистр ВКР\_RTCCR служит для управления блоком RTC. Назначение всех разрядов этого регистра приведено в таблице 3.

Разряд ASOS определяет, какой из сигналов поступает на многоцелевой вывод PC13-TAMPER-RTC. Если этот разряд имеет состояние «0» – поступает сигнальный выход RTC, а если «1» – секундный выход RTC. Этот разряд может быть сброшен только при сбросе всего блока ВКР.

Разряд ASOE разрешает работу выходного сигнала, определяемого разрядом ASOS. Этот разряд также может быть сброшен только при сбросе всего блока ВКР.

Разряд ССО подключает сигнал калибровки к многоцелевому выводу PC13-TAMPER-RTC. Если этот разряд имеет состояние «0» – сигнал отключён, а если «1» – подключён сигнал калибровки, представляющий собой импульсы тактовой частоты генератора RTC, поделённые на 64. Этот разряд сбрасывается при отключении питания микроконтроллера.

Разряды CAL[6:0] задают величину калибровки часов реального времени RTC. Эта величина указывает количество тактовых импульсов для RTC, которые будут проигнорированы каждые 2<sup>20</sup> часов, т.е. каждые 1 048 576 часов. Это позволяет выполнить калибровку RTC, замедляющую часы с шагом 1 000 000/2<sup>20</sup> PPM, где PPM – это одна миллионная часть величины (от англ. *Parts Per Million* – частей на миллион). С помощью разрядов CAL часы RTC могут быть замедлены от 0 до 121 PPM.

Регистр **ВКР\_CR** служит для управления назначением многоцелевого вывода. Назначение разрядов этого регистра приведено в таблице 4.

Разряд TRAL определяет альтернативное назначение многоцелевого вывода PC13-TAMPER-RTC. Если этот разряд имеет состояние «0», то все информационные регистры ВКР сбрасываются от высокого уровня сигнала на выводе PC13-TAMPER-RTC, а если состояние «1» – от низкого уровня сигнала на том же выводе. При этом должен быть предварительно установлен в единичное состояние разряд TPE.

Разряд TPE определяет назначение многоцелевого вывода PC13-TAMPER-RTC. Если этот разряд имеет состояние «0», то вывод является свободно определяемым двунаправленным выводом, а если «1», то этот вывод выполняет альтернативную функцию.

Одновременная установка разрядов TRAL и TPE может привести к случайному назначению многоцелевого вывода. Поэтому рекомендуется изменять разряд TRAL только при условии, когда разряд TPE сброшен.

Регистр **ВКР\_CSR** служит для обслуживания прерывания от многоцелевого вывода. Назначение всех разрядов этого регистра приведено в таблице 5.

Разряд TIF представляет собой флаг прерывания сигнала TAMPER. Данный разряд устанавливается аппаратно, когда обнаружено событие сигнала

TAMPER и разряд TPIE установлен. Сброс этого разряда производится записью 1 в разряд CTI, при этом сбрасывается и само прерывание. Состояния разряда означают: 0 – нет прерывания от сигнала TAMPER, 1 – произошло прерывание от сигнала TAMPER.

Этот разряд сбрасывается только при системном сбросе и при пробуждении из спящего режима.

Разряд TEF представляет собой флаг события сигнала TAMPER и устанавливается аппаратно, когда обнаружено событие сигнала TAMPER. Сброс

Таблица 1. Формат регистров ВКР

Сдвиг	Регистр	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0 × 00		Резерв																															
0 × 04	ВКР_DR1	Резерв															D[15:0]																
	Исх.значение	0															0																
0 × 08	ВКР_DR2	Резерв															D[15:0]																
	Исх.значение	0															0																
0 × 0C	ВКР_DR3	Резерв															D[15:0]																
	Исх.значение	0															0																
0 × 10	ВКР_DR4	Резерв															D[15:0]																
	Исх.значение	0															0																
0 × 14	ВКР_DR5	Резерв															DIV[15:0]																
	Исх.значение	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
0 × 18	ВКР_DR6	Резерв															D[15:0]																
	Исх.значение	0															0																
0 × 1C	ВКР_DR7	Резерв															D[15:0]																
	Исх.значение	0															0																
0 × 20	ВКР_DR8	Резерв															D[15:0]																
	Исх.значение	0															0																
0 × 24	ВКР_DR9	Резерв															D[15:0]																
	Исх.значение	0															0																
0 × 28	ВКР_DR10	Резерв															D[15:0]																
	Исх.значение	0															0																
0 × 2C	ВКР_RTCCR	Резерв															ASOS	ASOE	CCO	CAL[6:0]													
	Исх.значение	0															0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		
0 × 30	ВКР_CR	Резерв																									TRAL	TPE					
	Исх.значение	0																									0	0					
0 × 34	ВКР_CSR	Резерв															TIF	TEF	Резерв						TPIE	CTI	CTE						
	Исх.значение	0															0	0							0	0	0						

Таблица 2. Назначение разрядов регистров ВКР\_DRx

Разряд	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Обозначение	D[15...0]															
Обращение	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Таблица 3. Назначение разрядов регистра ВКР\_RTCCR

Разряд	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Обозначение	Резерв						ASOS	ASOE	CCO	CAL[6...0]						
Обращение							rw	rw	rw	rw	rw	rw	rw	rw	rw	rw

Таблица 4. Назначение разрядов регистра ВКР\_CR

Разряд	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Обозначение	Резерв														TRAL	TPE
Обращение															rw	rw

Таблица 5. Назначение разрядов регистра ВКР\_CSR

Разряд	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
Обозначение	Резерв						TIF	TEF	Резерв						TPIE	CTI	CTE
Обращение							r	r							rw	w	w

**Листинг 1**

```
uint16_t t; // Вспомогательная переменная t
// Разрешить тактирование управления питанием и управления резервной
областью
RCC->APB1ENR |= RCC_APB1ENR_PWREN | RCC_APB1ENR_BKPEN;
t = BKP->DR4; // Читать регистр данных DR4
t++; // Увеличить прочтенное значение на 1
PWR->CR |= PWR_CR_DBP; // Разрешить запись в область ВКР
BKP->DR4 = t; // Записать новое значение в регистр DR4
PWR->CR &= ~PWR_CR_DBP; // Запретить запись
в область ВКР
```

**Листинг 2**

```
//-----
// Функция инициализации блока ВКР
//-----
void Init_BKP(void)
{
// Разрешить тактирование управления питанием и управления резервной
областью
RCC->APB1ENR |= RCC_APB1ENR_PWREN | RCC_APB1ENR_BKPEN;
}
//-----
// Функция табличного получения физического адреса
// данных блока ВКР по адресу смещения 1...42
//-----
uint32_t BKP_GetAdr(uint8_t adr)
{
static uint32_t t[]=
{BKP_BASE+0x00, BKP_BASE+0x04, BKP_BASE+0x08, BKP_BASE+0x0c,
BKP_BASE+0x10, BKP_BASE+0x14, BKP_BASE+0x18, BKP_BASE+0x1c, \
BKP_BASE+0x20, BKP_BASE+0x24, BKP_BASE+0x28, BKP_BASE+0x40,
BKP_BASE+0x44, BKP_BASE+0x48, BKP_BASE+0x4c, BKP_BASE+0x50, \
BKP_BASE+0x54, BKP_BASE+0x58, BKP_BASE+0x5c, BKP_BASE+0x60,
BKP_BASE+0x64, BKP_BASE+0x68, BKP_BASE+0x6c, BKP_BASE+0x70, \
BKP_BASE+0x74, BKP_BASE+0x78, BKP_BASE+0x7c, BKP_BASE+0x80,
BKP_BASE+0x84, BKP_BASE+0x88, BKP_BASE+0x8c, BKP_BASE+0x90, \
BKP_BASE+0x92, BKP_BASE+0x94, BKP_BASE+0x98, BKP_BASE+0x9c,
BKP_BASE+0xa0, BKP_BASE+0xa4, BKP_BASE+0xa8, BKP_BASE+0xac, \
BKP_BASE+0xb0, BKP_BASE+0xb4, BKP_BASE+0xb8, BKP_BASE+0xbc};
if(adr<=42) return t[adr]; // Вернуть данные
else return 0;
}
//-----
// Функция чтения данных из блока ВКР по адресу 1...42
//-----
uint16_t BKP_Rd(uint8_t adr)
{
return (*(__IO uint32_t*) BKP_GetAdr(adr));
}
//-----
// Функция записи данных в блок ВКР по адресу
//-----
void BKP_Wr(uint8_t adr, uint16_t data)
{
PWR->CR |= PWR_CR_DBP; // Разрешить запись в область ВКР
*(__IO uint16_t*)BKP_GetAdr(adr) = (uint16_t)data;
PWR->CR &= ~PWR_CR_DBP; // Запретить запись в область ВКР
}
```

этого разряда производится записью 1 в разряд СТЕ. Состояния разряда означают: 0 – нет событий сигнала TAMPER, 1 – произошло событие сигнала TAMPER.

Разряд ТPIЕ разрешает прерывания от сигнала TAMPER. Сброс разряда в состояние «0» запрещает прерывания от сигнала TAMPER, а установка в состояние «1» – разрешает. В этом случае должен быть установлен разряд ТРЕ регистра ВКР\_CR.

Разряд СТИ очищает прерывание сигнала TAMPER, когда устанавливается в состояние «1». При этом он также сбрасывает флаг TIF.

Разряд СТЕ при установке его в состояние «1» очищает события сигнала.

Более подробное описание назначения регистров ВКР можно найти в источнике [2].

**ПРОГРАММИРОВАНИЕ**

Для инициализации блока ВКР и работы с ним необходимо выполнить следующие действия:

- разрешить тактирование и доступ к резервной области данных;
- разрешить доступ к области резервных данных для записи;
- произвести операции чтения или записи данных;
- запретить доступ к области резервных данных для записи.

Рассмотрим конкретный пример программы обращения к регистрам резервных данных ВКР (см. листинг 1).

Первая команда данной программы обеспечивает подачу тактовых импульсов для ВКР. Без этого область ВКР будет недоступна.

Перед записью данных в область ВКР сначала разрешается доступ к области резервных данных для записи, а после записи ВКР вновь блокируется, что позволяет защитить эти данные.

Для удобства разработки программ в листинге 2 приведён набор функций, позволяющих выполнить все необходимые операции для работы с ВКР.

Представленные готовые функции позволяют избавиться от необходимости запоминания названия специальных регистров и упрощают работу с блоком ВКР.

**ЛИТЕРАТУРА**

1. <https://www.st.com>.
2. [www.st.com/web/en/resource/technical/document/reference\\_manual/CD00246267.pdf](http://www.st.com/web/en/resource/technical/document/reference_manual/CD00246267.pdf).

