

# Микроконтроллеры семейства LPC2000 (ARM7TDMI-S) от Philips – ещё один шаг к идеальной платформе для встраиваемых приложений

(часть 7)

Павел Редькин (г. Ульяновск)

Автор продолжает знакомить с 16/32-разрядными встраиваемыми микроконтроллерами семейства LPC2000 фирмы Philips Semiconductors. В этой части статьи рассматривается работа встроенного аналого-цифрового преобразователя, модуля часов-календаря реального времени и сторожевого таймера.

## Аналого-цифровой преобразователь (АЦП)

Модуль АЦП МК семейства LPC2000 имеет следующие основные особенности:

- 10-разрядный АЦП последовательного приближения;
- мультиплексирование входа АЦП на 4 или на 8 выводов;
- режим Power down;
- диапазон входного измеряемого напряжения 0...3 В;
- время одного 10-разрядного преобразования не более 2,44 мкс;
- режим преобразования Burst для одного или нескольких входов;
- возможность производить преобразование при изменении внешнего сигнала на цифровом входе или по сигналу совпадения таймера.

Синхронизация модуля АЦП обеспечивается синхросигналом VPB. Чтобы преобразовать эту частоту в частоту 4,5 МГц (максимальное значение), необходимую для осуществления процесса последовательного приближения, используется программируемый делитель. Аналого-цифровое преобразование входного напряжения с полной точностью (разрешением) требует 11 периодов этой частоты.

Модуль АЦП обслуживается следующими выводами МК: AIN0 – AIN7 (аналоговые входы АЦП) и V3A, VSSA – аналоговое напряжение питания и аналоговая «земля» соответственно. В

устройствах LPC2119/2129/2194/2292/2294 в качестве опорного напряжения АЦП используется напряжение V3A. У части устройств LPC2000 имеется не один, а два модуля АЦП (ADC0 и ADC1).

Модуль АЦП обслуживается следующими специальными регистрами.

*Регистр управления АЦП* (ADCR или AD0CR – 0xE0034000, AD1CR – 0xE0060000). Битовая структура регистра ADCR показана в табл. 69.

*Регистр данных АЦП* (ADDR или AD0DR – 0xE0034004, AD1DR – 0xE0060004). Битовая структура регистра ADDR показана в табл. 70.

## Операции модуля АЦП

Если бит BURST в регистре ADCR сброшен и поле START содержит значения 010 – 111, то модуль АЦП запустит преобразование при появлении перепада на выбранном выводе или по сигналу совпадения таймера. Возможности выбора условий запуска преобразования включают в себя выбор заданного перепада любого из четырёх сигналов совпадения или преобразование при заданном перепаде любого из двух выводов захвата/совпадения. Аппаратная логика обнаружения перепада использует логическую функцию XOR выбранного сигнала и бита 27 (EDGE) регистра ADCR.

Запрос прерывания от АЦП формируется контроллером векторов прерываний (VIC), когда в регистре

ADDR устанавливается бит DONE. Бит DONE будет автоматически сброшен при чтении регистра ADDR.

## Модуль часов-календаря реального времени (RTC)

Модуль часов-календаря реального времени (RTC) МК семейства LPC2000 имеет следующие основные особенности:

- производит отсчёт времени, обеспечивая этим работу календаря и часов;
- имеет крайне малую потребляемую мощность, обеспечивая возможность питания от батареи, включенной в состав системы (при наличии собственной цепи питания, имеющейся в части устройств LPC2000);
- обеспечивает счёт секунд, минут, часов, дней месяца, месяцев, лет, дней недели и дней года;
- программно настраивается под различные частоты внешнего кварцевого резонатора.

Модуль RTC предназначен для обеспечения функционирования счётчиков, отсчитывающих время при включенном и отключенном питании устройства. Модуль RTC потребляет очень небольшую мощность, что позволяет питать его от входящей в состав системы батареи, когда центральный процессор находится в режиме Idle mode.

В устройствах LPC2101/2102/2103/2131/2132/2134/2136/2138/2141/2142/2144/2146/2148 имеются выводы подключения к модулю RTC отдельного внешнего кварцевого резонатора на частоту 32 768 Гц (RTCX1, RTCX2) и отдельный вход напряжения питания модуля RTC (VBAT). В этих устройствах пользователь может выбрать способ тактирования модуля RTC: от собственного генератора с

внешним резонатором или от предварительного делителя RTC, использующего тактовую частоту VPB. Блок-схема модуля RTC приведена на рис. 30.

Адресное пространство специальных регистров модуля RTC в соответствии с функциональным назначением разбито на четыре секции. Первые восемь адресов входят в смешанную группу регистров. Второй набор из восьми адресов составляет группу счётчиков времени. Третий набор из восьми адресов составляет группу сигнальных регистров. Остальные

регистры управляют делителем опорной частоты (предделителем) RTC.

**Смешанная группа регистров RTC**

*Регистр местоположения прерывания (ILR – 0xE0024000).* Битовая структура регистра ILR приведена в табл. 71.

*Счётчик импульсов тактовой частоты (CTC – 0xE0024004).* Счётчик доступен только для чтения. Он может быть обнулён через регистр CCR. Битовая структура регистра CTC приведена в табл. 72.

*Регистр управления тактированием (CCR – 0xE0024008).* Битовая структура регистра CCR приведена в табл. 73.

*Регистр прерывания от инкрементирования счётчиков (CIIR – 0xE002400C).* Прерывание остаётся активным, пока не будет сброшено путём записи единицы в соответствующий бит регистра местоположения прерывания ILR[0]. Битовая структура регистра CIIR приведена в табл. 74.

*Регистр сигнальной маски (AMR – 0xE0024010).* Позволяет маскировать

**Таблица 69. Биты регистра управления АЦП (ADCR или ADOCR – 0xE0034000, AD1CR – 0xE0060000)**

Номер бита ADCR	Имя бита	Функция бита	Значение после сброса
7:0	SEL	Эти биты выбирают, какой из входов – AD0.3:0 или AD0.7:0 (при наличии последних) будет выбран для подключения к входу модуля АЦП. В устройствах LPC2119/2129/2194/2292/2294 в 64-выводном корпусе действительно только значение битов AD0.3:0. В программно-управляемом режиме должен быть установлен только один из этих битов (соответствующий выбранному входу). Для AD0 установленный бит 0 выбирает вход AD0.0, а установленный бит 7 выбирает вход AD7.0. В аппаратном режиме сканирования может использоваться любое значение от 1 до 8 (от 1 до 4). При этом нулевое значение эквивалентно значению 0x01	0x01
15:8	CLKDIV	Частота VPB (PCLK) делится на увеличенное на единицу значение этих битов, чтобы сформировать тактовую частоту для модуля АЦП, которая должна быть меньше или равна 4,5 МГц. Как правило, ПО должно задавать наименьшее значение этих битов, которое соответствует значению 4,5 МГц или немного меньшему значению. Однако в некоторых случаях, например, для источника внешнего аналогового сигнала с высоким импедансом, желательно иметь более медленное тактирование	0
16	BURST	Если этот бит сброшен, то преобразования управляются программно и занимают по 11 тактовых циклов. Если этот бит установлен, то модуль АЦП производит периодические преобразования с разрядностью, заданной битами CLKS, для входов, выбранных соответствующими единичными битами SEL (преобразования в режиме Burst). Первое после старта преобразование всегда соответствует установленному младшему биту SEL, даже если ранее использовались входы АЦП, соответствующие другим битам SEL. Повторные преобразования, соответствующие младшему биту, могут быть закончены путём сброса этого бита, однако текущее преобразование будет корректно завершено, даже если младший бит SEL сбрасывается до его окончания	0
19:17	CLKS	Эти биты выбирают количество тактовых циклов, используемых для каждого преобразования в режиме Burst, и количество разрядов точности преобразования в битах для результата, возвращаемого в регистре ADDR. Эти величины лежат в диапазоне от 11 тактовых циклов (10 битов) до 4 тактовых циклов (3 бита): 000 = 11 тактовых циклов/10 битов, 001 = 10 тактовых циклов/9 битов, ... 111 = 4 тактовых цикла/3 бита	0
21	PDN	1: Модуль АЦП находится в операционном (активном) режиме 0: Модуль АЦП находится в режиме Power down	0
23:22	TEST1:0	Эти биты используются при тестировании устройства. 00 = нормальные операции, 01 = тестовый цифровой режим, 10 = тестовый режим ЦАП, и 11 = режим тестирования простого преобразования	0
26:24	START	Когда бит BURST = 0, эти биты управляют стартом преобразования: 000: не начинать преобразование (это значение должно использоваться при сбросе бита PDN); 001: запустить преобразование немедленно; 010: запустить преобразование, когда перепад сигнала, выбранный битом 27 (EDGE), приходит на вывод P0.16/EINT0/MAT0.2/CAP0.2; 011: запустить преобразование, когда перепад сигнала, выбранный битом 27, приходит на вывод P0.22/TD3/CAP0.0/MAT0.0; Для значений 100–111 сигнал MAT не должен быть связан с выводом, сконфигурированным как выход: 100: запустить преобразование, когда перепад сигнала, выбранный битом 27, приходит на вывод MAT0.1; 101: запустить преобразование, когда перепад сигнала, выбранный битом 27, приходит на вывод MAT0.3; 110: запустить преобразование, когда перепад сигнала, выбранный битом 27, приходит на вывод MAT1.0; 111: запустить преобразование, когда перепад сигнала, выбранный битом 27, приходит на вывод MAT1.1	0
27	EDGE	Значение этого бита имеет значение, только когда поле START содержит значения 010–111. Для этих случаев: 0: запустить преобразование по спаду выбранного сигнала CAP/MAT; 1: запустить преобразование по фронту выбранного сигнала CAP/MAT	0
31:28	Зарезервированы	Пользовательское ПО не должно производить запись в зарезервированные биты. Чтение зарезервированного бита возвращает неопределённое значение	0

**Таблица 70. Биты регистра данных АЦП (ADDR или ADODR – 0xE0034004, AD1DR – 0xE0060004)**

Номер бита ADDR	Имя бита	Функция бита	Значение после сброса
31	DONE	Этот бит устанавливается, когда преобразование завершается, а сбрасывается, когда регистр данных читается и когда в регистр ADCR производится запись. Если регистр ADCR записывается во время преобразования, то бит DONE устанавливается и начинается новое преобразование	0
30	OVERUN	Этот бит устанавливается в режиме Burst, если результаты одного или более преобразований были потеряны и поверх них были записаны результаты следующего преобразования. В случае наступления указанной ситуации, названной производителем операций «не-FIFO», этот бит сбрасывается путём чтения регистра ADDR	0
29:27	Зарезервированы	Эти биты всегда читаются как нули. В перспективных устройствах они будут использоваться для расширения поля CHN, с тем чтобы обслуживать большее количество каналов АЦП	0
26:24	CHN	Эти биты содержат младшие биты номера канала, для которого было произведено преобразование	X
23:16	Зарезервированы	Эти биты всегда читаются как нули	0
15:6	V/V <sub>3A</sub>	Когда бит DONE = 1, это поле содержит двоичное значение, соответствующее внешнему напряжению на выводе AIN, выбранном полем SEL регистра ADCR, поделенное на напряжение на выводе V <sub>DDA</sub> . Нулевое значение поля указывает на то, что напряжение на выводе AIN меньше, равно или приблизительно равно напряжению V <sub>SSA</sub> , а значение 0x3FF указывает, что напряжение на выводе AIN приблизительно равно, равно или больше, чем напряжение V <sub>DDA</sub> (V <sub>3A</sub> ) При тестировании данные, записанные в это поле, фиксируются в сдвиге регистра, который тактируется тактовым сигналом модуля АЦП. Старший бит этого регистра является источником сигнала для входа DINSER1 модуля АЦП. Такая схема используется только при TEST[1:0] = 10	X
5:0	Зарезервированы	Эти биты всегда читаются как нули. Они обеспечивают совместимость с будущими АЦП с более высокой разрешающей способностью	0

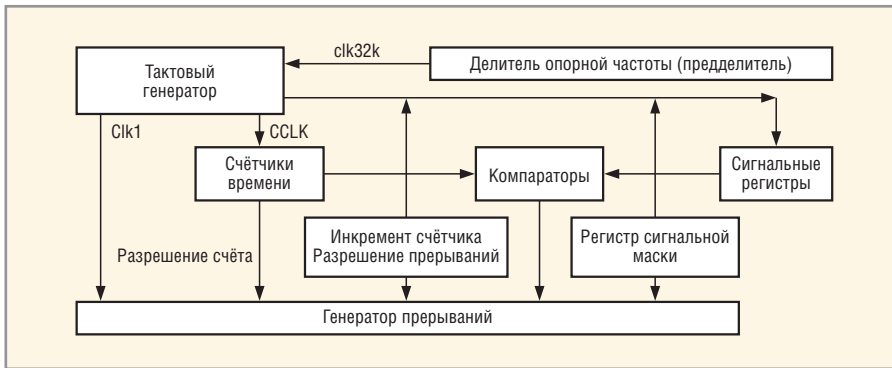


Рис. 30. Блок-схема модуля RTC

любой из сигнальных регистров. В табл. 75 показано соответствие битов регистра AMR сигнальным регистрам. Прерывание будет сгенерировано только в том случае, когда результат сравнения будет первоначально (единожды) изменяться от несовпадения к совпадению. Прерывание сбрасывается, когда в соответствующий бит регистра местоположения прерывания (ILR) записывается единица.

**Регистры консолидированного времени**

Значения счётчиков времени могут произвольным образом читаться в объединённом (консолидированном) формате, который позволяет программе производить чтение всех счётчиков времени путём только трёх операций чтения. Регистры счётчиков упакованы в 32-разрядные значения, как показано в табл. 76 – 78. Младший значащий разряд каждого регистра

счётчика читается как бит 0, 8, 16 или 24 регистра консолидированного времени. Регистры консолидированного времени доступны только для чтения. Чтобы записывать новые значения в счётчики времени, должны использоваться адреса самих этих счётчиков.

*Регистр консолидированного времени 0 (STIME0 – 0xE0024014).* Битовая структура регистра STIME0 приведена в табл. 76.

*Регистр консолидированного времени 1 (STIME1 – 0xE0024018).* Битовая структура регистра STIME1 приведена в табл. 77.

*Регистр консолидированного времени 2 (STIME2 – 0xE002401C).* Битовая структура регистра STIME2 приведена в табл. 78.

**Группа счётчиков времени**

Группа счётчиков времени состоит из восьми счётчиков, показанных в табл. 79 и 80. Эти счётчики могут читаться или записываться с использованием адресов, приведённых в табл. 80.

Таблица 71. Биты регистра местоположения прерывания (ILR – 0xE0024000)

Номер бита ILR	Имя бита	Описание
0	RTCCIF	Если этот бит установлен, значит, блок прерываний от инкрементирования счётчиков сгенерировал прерывание. Запись 1 в этот бит сбрасывает прерывание, сгенерированное от инкрементирования счётчика
1	RTCALF	Если этот бит установлен, значит, сигнальные регистры сгенерировали прерывание. Запись 1 в этот бит сбрасывает сигнальное прерывание

Таблица 72. Биты счётчика импульсов тактовой частоты (CTC – 0xE0024004)

Номер бита CTC	Имя бита	Описание
0	Зарезервирован	Пользовательское ПО не должно производить запись в зарезервированные биты. Чтение зарезервированного бита возвращает неопределённое значение
15:1	Счётчик тактовой частоты	До подачи счётного импульса на счётчик секунд счётчик CTC отсчитывает 32 768 импульсов за секунду. Из-за наличия предделителя RTC эти 32 768 приращений могут иметь неодинаковую по времени длительность. Для уточнения подробностей обратитесь к описанию делителя опорной частоты (предделителя) RTC

Таблица 73. Биты регистра управления тактированием (CCR – 0xE0024008)

Номер бита CCR	Имя бита	Описание
0	CLKEN	Разрешение тактирования. Когда этот бит установлен, разрешена работа счётчиков времени. Когда этот бит сброшен, они заблокированы таким образом, чтобы их можно было программно инициализировать
1	CTCRST	Сброс CTC. Когда этот бит установлен, все элементы счётчика CTC сброшены. Элементы остаются в сброшенном состоянии, пока бит CCR[1] не будет сброшен
3:2	CTTEST	Разрешение тестирования. Эти биты всегда должны быть сброшены в ходе нормального функционирования модуля RTC
4*	CLKSRC	Если этот бит сброшен, то счётчик импульсов тактовой частоты получает тактовые импульсы от предделителя RTC (этот вариант тактирования является единственным в более ранних устройствах LPC2000) Если этот бит установлен, то счётчик импульсов тактовой частоты получает тактовые импульсы от генератора с частотой 32 768 Гц, связанного с выводами RTCX1, RTCX2

\* Этот бит является значащим только в устройствах LPC2101/2102/2103/2131/2132/2134/2136/2138/2141/2142/2144/2146/2148. В остальных устройствах LPC2000 этот бит является зарезервированным.

Таблица 74. Биты регистра прерывания от инкрементирования счётчиков (CIIR – 0xE002400C)

Номер бита CIIR	Имя бита	Описание
0	IMSEC	Когда этот бит установлен, сгенерировано прерывание от инкрементирования регистра секунд
1	IMMIN	Когда этот бит установлен, сгенерировано прерывание от инкрементирования регистра минут
2	IMHOUR	Когда этот бит установлен, сгенерировано прерывание от инкрементирования регистра часов
3	IMDOM	Когда этот бит установлен, сгенерировано прерывание от инкрементирования регистра дней месяца
4	IMDOW	Когда этот бит установлен, сгенерировано прерывание от инкрементирования регистра дней недели
5	IMDOY	Когда этот бит установлен, сгенерировано прерывание от инкрементирования регистра дней года
6	IMMON	Когда этот бит установлен, сгенерировано прерывание от инкрементирования регистра месяцев
7	IMYEAR	Когда этот бит установлен, сгенерировано прерывание от инкрементирования регистра лет

Для определения високосного года в модуле RTC производится простое поразрядное сравнение с целью определить, являются ли два самых младших разряда счётчика лет нулевыми. Если результат сравнения логически истинный (true), то модуль RTC рассматривает текущий год как високосный.

### Группа сигнальных регистров

Сигнальные регистры приведены в табл. 81. Значения этих регистров сравниваются со значениями счётчиков времени. При совпадении значения любого из незамаскированных сигнальных регистров со значением соответствующего счётчика времени будет сгенерировано прерывание. Прерывание будет сброшено, когда будет произведена запись единицы в соответствующий бит регистра местоположения прерывания ILR[1].

### Делитель опорной частоты (предделитель) RTC

Делитель опорной частоты (предделитель) RTC позволяет получить частоту 32,768 кГц из любой периферийной тактовой частоты (pclk), большей или равной 65,536 кГц. Предделитель делит частоту pclk на значение, которое состоит из целой и дробной частей. Результатом деления является непрерывная последовательность импульсов с постоянной частотой, а последовательность с неравномерной частотой, у которой в периоде количество периодов pclk непостоянно. Однако полное количество импульсов результирующей частоты за секунду всегда будет равно 32 768.

Делитель опорной частоты состоит из 13-разрядного счётчика (регистра) целой части и 15-разрядного счётчика (регистра) дробной части.

**Регистр целой части предделителя (PREINT – 0xE0024080).** Этот регистр содержит целую часть значения предделителя, рассчитываемую как:  $PREINT = \text{int}(pclk/32768) - 1$ . Значение PREINT всегда должно быть больше или равняться 1. Битовая структура регистра PREINT приведена в табл. 82.

**Регистр дробной части предделителя (PREFRAC – 0xE0024084).** Этот регистр содержит дробную часть значения предделителя, рассчитываемую как:  $PREFRAC = pclk - ((PREINT + 1) \times 32768)$ . Битовая структура регистра PREFRAC приведена в табл. 83. Например, пусть частота pclk равна 10 МГц. Тогда:  $PREINT =$

Таблица 75. Биты регистра сигнальной маски (AMR – 0xE0024010)

Номер бита AMR	Имя бита	Описание
0	AMRSEC	Когда этот бит установлен, значение регистра секунд не используется для сравнения при выработке сигнала тревоги
1	AMRMIN	Когда этот бит установлен, значение регистра минут не используется для сравнения при выработке сигнала тревоги
2	AMRHOUR	Когда этот бит установлен, значение регистра часов не используется для сравнения при выработке сигнала тревоги
3	AMRDOM	Когда этот бит установлен, значение регистра дней месяца не используется для сравнения при выработке сигнала тревоги
4	AMRDOW	Когда этот бит установлен, значение регистра дней недели не используется для сравнения при выработке сигнала тревоги
5	AMRDOY	Когда этот бит установлен, значение регистра дней года не используется для сравнения при выработке сигнала тревоги
6	AMRMON	Когда этот бит установлен, значение регистра месяцев не используется для сравнения при выработке сигнала тревоги
7	AMRYEAR	Когда этот бит установлен, значение регистра лет не используется для сравнения при выработке сигнала тревоги

Таблица 76. Биты регистра консолидированного времени 0 (STIME0 – 0xE0024014)

Номера битов STIME0	Функция битов	Описание
31:27; 23:21; 15:14; 7:06	Зарезервированы	Пользовательское ПО не должно производить запись в зарезервированные биты. Чтение зарезервированного бита возвращает неопределённое значение
26:24	Дни недели	Значение дней недели лежит в диапазоне от 0 до 6
20:16	Часы	Значение часов лежит в диапазоне от 0 до 23
13:8	Минуты	Значение минут лежит в диапазоне от 0 до 59
5:0	Секунды	Значение секунд лежит в диапазоне от 0 до 59

Таблица 77. Биты регистра консолидированного времени 1 (STIME1 – 0xE0024018)

Номера битов STIME1	Функция битов	Описание
31:28; 15:12; 7:5	Зарезервированы	Пользовательское ПО не должно производить запись в зарезервированные биты. Чтение зарезервированного бита возвращает неопределённое значение
27:16	Годы	Значение лет лежит в диапазоне от 0 до 4095
11:8	Месяцы	Значение месяцев лежит в диапазоне от 1 до 12
4:0	Дни месяца	Значение дней месяца лежит в диапазоне 1 – 28, 29, 30 или 31 (в зависимости от месяца и от того, високосный ли год)

Таблица 78. Биты регистра консолидированного времени 2 (STIME2 – 0xE002401C)

Номера битов STIME2	Функция битов	Описание
11:0	Дни года	Значение дней года лежит в диапазоне 1 – 365 (366 для високосных годов)
31:12	Зарезервированы	Пользовательское ПО не должно производить запись в зарезервированные биты. Чтение зарезервированного бита возвращает неопределённое значение

Таблица 79. Значения и взаимосвязь счётчиков времени модуля RTC

Счётчик	Размер	Тактируется от	Минимальное значение	Максимальное значение
Секунды	6	CLK1 *	0	59
Минуты	6	Секунд	0	59
Часы	5	Минут	0	23
Дни месяца	5	Часов	1	28, 29, 30 или 31
Дни недели	3	Часов	0	6
Дни года	9	Часов	1	365 (366 для високосного года)
Месяцы	4	Дней месяца	1	12
Годы	12	Месяцев или дней года	0	4095

\* См. рис. 30.

Таблица 80. Группа регистров счётчиков времени модуля RTC

Адрес	Имя	Размер	Описание	Доступ
0xE0024020	SEC	6	Значение секунд лежит в диапазоне от 0 до 59	R/W
0xE0024024	MIN	6	Значение минут лежит в диапазоне от 0 до 59	
0xE0024028	HOUR	5	Значение часов лежит в диапазоне от 0 до 23	
0xE002402C	DOM	5	Значение дней месяца* лежит в диапазоне от 1 до 28, 29, 30 или 31 (в зависимости от месяца и от того, високосный ли год)	
0xE0024030	DOW	3	Значение дней недели* лежит в диапазоне от 0 до 6	
0xE0024034	DOY	9	Значение дней года* лежит в диапазоне от 1 до 365 (366 для високосных годов)	
0xE0024038	MONTH	4	Значение месяцев лежит в диапазоне от 1 до 12	
0xE002403C	YEAR	12	Значение лет лежит в диапазоне от 0 до 4095	

\* Эти значения просто инкрементируются в соответствующих интервалах и сбрасываются в определённом состоянии переполнения. Они не рассчитываются автоматически и должны быть правильно инициализированы, чтобы быть корректными.

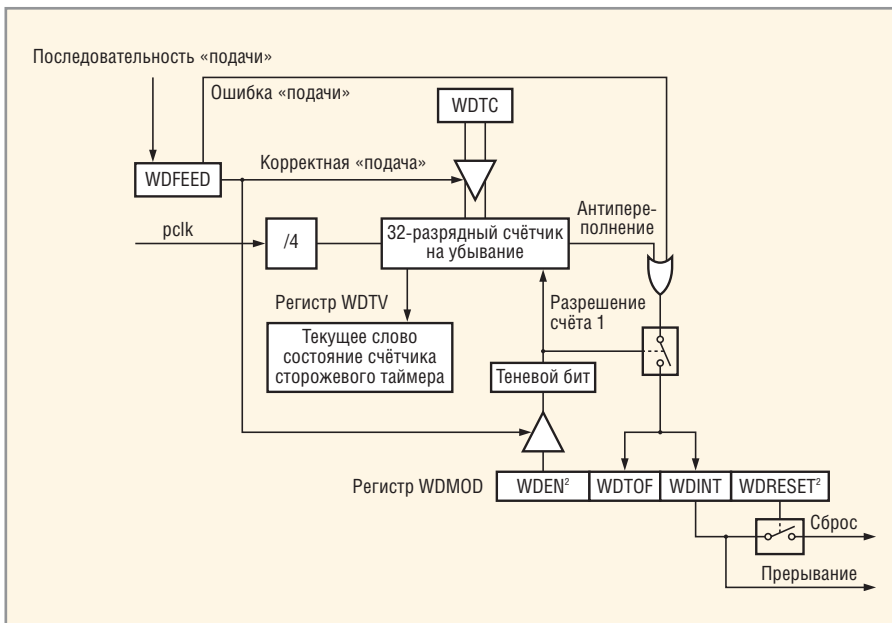


Рис. 31. Блок-схема сторожевого таймера (WDT)

Счёт счётчика разрешается только в том случае, когда установлен бит WDEN и произведена корректная последовательность «подачи». Биты WDEN и WDRESET являются «липкими», т.е. после их программной установки они не могут быть сброшены иначе как в результате антипереполнения счётчика сторожевого таймера или внешнего сброса

$$= \text{int}(\text{pclk}/32\ 768) - 1 = 304, \text{ а } \text{PREFRAC} = \text{pclk} - ((\text{PREINT} + 1) \times 32\ 768) = 5760.$$

В этом случае на выходе предделителя в секунду будут 5760 периодов

длительностью в 306 периодов частоты pclk, а остальные периоды будут иметь длительность 305 периодов частоты pclk.

Таблица 81. Группа сигнальных регистров модуля RTC

Адрес	Имя	Размер	Описание	Доступ
0xE0024060	ALSEC	6	Сигнальное значение для секунд	R/W
0xE0024064	ALMIN	6	Сигнальное значение для минут	
0xE0024068	ALHOUR	5	Сигнальное значение для часов	
0xE002406C	ALDOM	5	Сигнальное значение для дней месяца	
0xE0024070	ALDOW	3	Сигнальное значение для дней недели	
0xE0024074	ALDOY	9	Сигнальное значение для дней года	
0xE0024078	ALMON	4	Сигнальное значение для месяцев	
0xE002407C	ALYEAR	12	Сигнальное значение для лет	

Таблица 82. Регистр целой части предделителя RTC (PREINT – 0xE0024080)

Номер бита PREINT	Функция бита	Описание	Значение после сброса
15:13	Зарезервированы	Пользовательское ПО не должно производить запись в зарезервированные биты. Чтение зарезервированного бита возвращает неопределённое значение	NA
12:0	Целая часть предделителя	Содержит целую часть значения предделителя модуля RTC	0

Таблица 83. Регистр дробной части предделителя RTC (PREFRAC – 0xE0024084)

Номер бита PREFRAC	Функция бита	Описание	Значение после сброса
15	Зарезервирован	Пользовательское ПО не должно производить запись в зарезервированные биты. Чтение зарезервированного бита возвращает неопределённое значение	NA
14:0	Дробная часть предделителя	Содержит дробную часть значения предделителя модуля RTC	0

При настройке предделителя RTC единственная проблема заключается в том, что если содержимое регистра PREFRAC не нулевое, то не все выходные «секундные» последовательности из 32 768 импульсов будут иметь одинаковую длительность, равную одной секунде. Некоторые из них будут длиться на один период pclk больше, чем другие.

### СТОРОЖЕВОЙ ТАЙМЕР (WDT)

Сторожевой таймер WDT устройств семейства LPC2000 имеет следующие основные особенности:

- производит внутренний сброс устройства, если периодически не делается перезагрузка WDT;
- имеет режим отладчика;
- разрешается программным обеспечением, но требует аппаратного сброса или сброса/прерывания от WDT, чтобы стать запрещённым;
- позволяет производить некорректные/неполные варианты сброса/прерывания, если они разрешены;
- имеет флаг, указывающий на сброс от WDT;
- представляет собой программируемый 32-разрядный таймер с внутренним предделителем;
- имеет выбираемый период времени тайм-аута от  $(\text{tpclk} \times 256 \times 4)$  до  $(\text{tpclk} \times 2^{32} \times 4)$  в единицах (множителях)  $\text{tpclk} \times 4$ .

В данном случае имеется в виду, что время тайм-аута сторожевого таймера можно программно задавать с точностью до  $(\text{tpclk} \times 4)$ , где  $\text{tpclk}$  – период частоты pclk. При этом пределы задания значения тайм-аута составляют от  $(\text{tpclk} \times 4) \times 256$  до  $(\text{tpclk} \times 4) \times 2^{32}$ . Под тайм-аутом WDT понимается интервал времени от момента его запуска («подачи») до момента его антипереполнения с последующим сбросом/прерыванием.

WDT состоит из предделителя с фиксированным коэффициентом деления 4 и 32-разрядного счётчика, считающего на убывание. Тактовые импульсы поступают на счётчик через предделитель. Минимальное значение, с которого может начаться счёт на убывание, равно 0xFF. Задание значения, меньшего 0xFF, приводит к загрузке в счётчик значения 0xFF. WDT должен использоваться в приложении

в соответствии со следующим алгоритмом:

- установить значение константы перезагрузки WDT в регистре WDTC;
- задать установки режима WDT в регистре WDMOD;
- запустить WDT путём записи числа 0xAA, сопровождаемой записью числа 0x55 в регистр WDFEED, т.е. произвести «подачу» WDT;
- WDT должен быть «подан» вновь прежде, чем наступит антипереполнение его счётчика, с тем чтобы предотвратить сброс/прерывание от WDT.

Когда происходит антипереполнение счётчика WDT, в программный счётчик МК автоматически записывается значение 0x00000000, как и в случае внешнего сброса.

Флаг тайм-аута сторожевого таймера (WDTOF) после сброса может быть опрошен программой, чтобы определить, не был ли вызван сброс WDT. Флаг WDTOF сбрасывается пользовательским программным обеспечением.

Блок-схема WDT показана на рис. 31. WDT обслуживается следующими регистрами.

*Регистр режима сторожевого таймера (WDMOD – 0xE0000000).* Битовая структура регистра WDMOD приведена в табл. 84. После того как биты WDEN и/или WDRESET устанавливаются программой, они не могут быть сброшены программно. Оба этих бита могут быть сброшены только с помощью внешнего сброса или в результате антипереполнения сторожевого таймера.

Флаг тайм-аута сторожевого таймера WDTOF устанавливается, когда истекает тайм-аут сторожевого таймера. Этот флаг сбрасывается программно. Флаг прерывания от сторожевого таймера WDINT устанавливается, когда истекает тайм-аут сторожевого таймера. Этот флаг сбрасывается, когда происходит любой сброс.

*Регистр константы сторожевого таймера (WDTC – 0xE0000004).* Регистр определяет значение времени тайм-аута сторожевого таймера. Каждый раз, когда производится корректная последовательность «подачи», содержимое WDTC перегружается в сторожевой таймер.

*Регистр «подачи» сторожевого таймера (WDFEED – 0xE0000008).*

Таблица 84. Регистр режима сторожевого таймера (WDMOD – 0xE0000000)

Номер бита WDMOD	Функция бита	Описание	Значение после сброса
0	WDEN	Бит разрешения прерывания от сторожевого таймера (только установка)	0
1	WDRESET	Бит разрешения сброса от сторожевого таймера (только установка)	0
2	WDTOF	Флаг тайм-аута сторожевого таймера	0 (только после внешнего сброса)
3	WDINT	Флаг прерывания от сторожевого таймера (только чтение)	0
7:4	Зарезервированы	Пользовательское ПО не должно производить запись в зарезервированные биты. Чтение зарезервированного бита возвращает неопределённое значение	NA

Запись в этот регистр последовательности «подачи» перезагрузит сторожевой таймер значением регистра WDTC. Эта операция также запустит процесс отсчёта сторожевого интервала тайм-аута, если WDT был предварительно разрешён в регистре WDMOD. До момента разрешения битом WDEN сторожевой таймер будет игнорировать ошибки «подачи».

*Регистр значения сторожевого таймера (WDTV – 0xE000000C).* Регистр используется, чтобы программно читать текущее значение WDT.

*Продолжение следует*

## ЛИТЕРАТУРА

1. Редькин П.П. Микроконтроллеры ARM7. Семейство LPC2000 компании

Philips: полное руководство пользователя. М.: Додэка-XXI. 2007 (готовится к выпуску).

2. LPC2119/2129/2194/2292/2294 USER MANUAL. Feb. 2004. Philips Semiconductors (www.LPC2000.com).
3. ARM 7TDMI Data Sheet. Document Number: ARM DDI 0029E. Issued: August 1995. Copyright Advanced RISC Machines Ltd. (ARM) 1995 (www.arm.com).
4. ARM7TDMI-S Technical Reference Manual (Rev 4) Copyright © ARM Limited. ARM DDI 0234A (www.arm.com).
5. ARM Instruction Set. Quick Reference Card (www.arm.com).
6. Thumb Instruction Set. Quick Reference Card (www.arm.com).
7. 80C51 Family Derivatives 8XC552/562 Overview. Philips Semiconductors, 1996 Aug 06, (www.semiconductors.philips.com/acrobat/various/8XC552\_562OVERVIEW\_2.pdf).



**Мы переключаем ваше будущее!**

КОНЦЕВЫЕ ПЕРЕКЛЮЧАТЕЛИ  
DIP-ПЕРЕКЛЮЧАТЕЛИ  
МНОГОФУНКЦИОНАЛЬНЫЕ ПЕРЕКЛЮЧАТЕЛИ  
ТАКТОВЫЕ КНОПКИ  
СДВИГОВЫЕ ПЕРЕКЛЮЧАТЕЛИ

Diptronics, тайваньский лидер в разработке и производстве переключателей, специализируется в этой области с 1985 г.

**DIPTRONICS MANUFACTURING INC.**  
No. 110, Wugong 3rd Road, Wugu Shiang, 24889, Taipei County, Taiwan  
Tel.: +886 2 2298 9123 http://www.dip.com.tw E-mail: dip@dip.com.tw